

Лекция № 3 «Быстродействующие АЦП для радиационно-стойких SiGe технологических процессов»

Развитие SG-технологий, освоение производства интегральных транзисторов с частотой единичного усиления порядка 700 ГГц позволило ряду зарубежных фирм (ИНР, Германия) поставить вопрос о разработке параллельных дифференциальных аналогово-цифровых преобразователей (АЦП) с шириной полосы пропускания 25 ГГц при 5-6 разрядном разрешении.

В настоящем разделе рассмотрены возможные пути решения этой проблемы и устранения одного из доминирующих ограничений таких АЦП, связанного с частотной погрешностью входных аналоговых секций.

3.1 Методы высокочастотной коррекции аналоговых секций в сверхбыстродействующих параллельных АЦП с дифференциальным входом

В современных информационно-измерительных системах используют сверхбыстродействующие аналого-цифровые преобразователи (АЦП) [73-75] с различными идеями распараллеливания [76], интерполяции [77] или Δ -преобразования [78] обрабатываемых СВЧ сигналов. Ширина полосы полной мощности f_p серийных микросхем данного класса (EV8AQ160, EV8QA165, ADC08D1500, MAX108) достигает значений 0,9-3 ГГц. К классу наиболее быстродействующих АЦП относятся параллельные АЦП с дифференциальным входом [73], для которых $f_p=6-8$ ГГц [73,74]. На более высоких частотах в таких АЦП возникают существенные погрешности преобразования, обусловленные влиянием паразитных емкостей C_{0i} на подложку активных и пассивных компонентов входных аналоговых секций (АС), а также входными емкостями компараторов [73]. Применение SiGe технологий не дает существенного выигрыша по частотному диапазону [79]. Дальнейшее повышение быстродействия АЦП данного класса - одна из проблем современной

микроэлектроники, решение которой позволит осуществить обработку более быстроизменяющихся сигналов, например в радарх [73], приемниках с цифровой промежуточной частотой [77] и т.п.

Цель настоящего раздела – обобщение и сравнение основных свойств, предлагаемых в [80-88] методов компенсации влияния паразитных емкостей, приведенных ко входам компараторов, на амплитудно-частотную характеристику АС АЦП, в которых предусмотрено дополнительное распараллеливание аналоговых секций [73, 79].

3.1.1 Параллельные АЦП с нелинейным распределением сопротивлений эталонных резисторов

Среди сверхбыстродействующих параллельных АЦП особого внимания заслуживает архитектура [74], в которой организовано распараллеливание аналоговых секций для каждого из компараторов K_i относительно друг друга и разделение источников опорного тока (ИОТ) (I_1, I_2, \dots, I_n) и эталонных резисторов (R_1, R_2, \dots, R_n) (рис. 3.1).

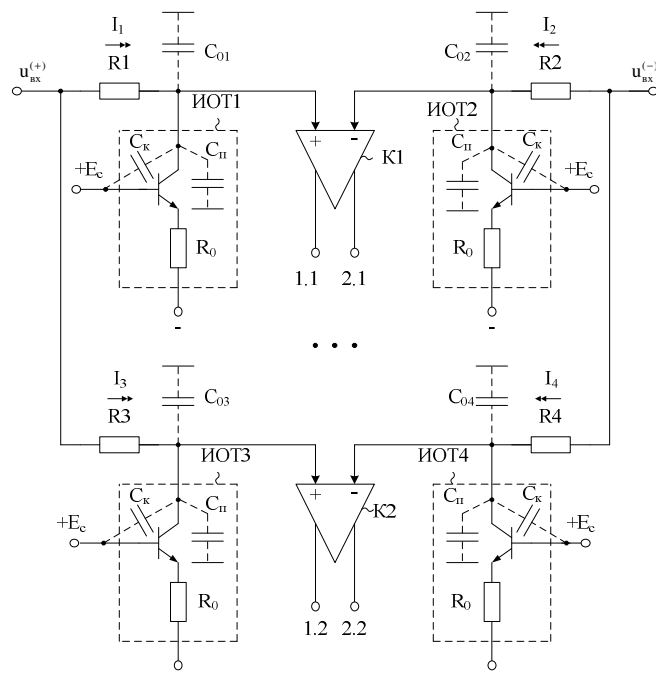


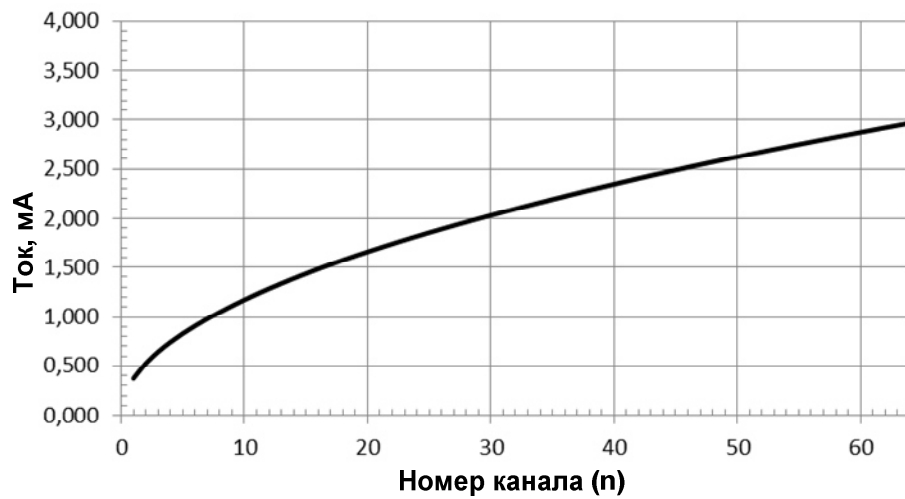
Рисунок 3.1 – Структура двух аналоговых секций параллельного АЦП с дифференциальным входом [74]

Схема АЦП (рис. 3.1) содержит N идентичных секций, где показаны выходные транзисторы источников опорного тока ИОТ1-ИОТ4, имеющие емкость на подложку ($C_{\text{п}}$) и емкость коллектор-база ($C_{\text{к}}$). Таким образом, эквивалентные паразитные емкости C_{01} и C_{02} в схеме определяются выходной емкостью транзисторов источников опорного тока (ИОТ) и входными емкостями компараторов напряжений K_i .

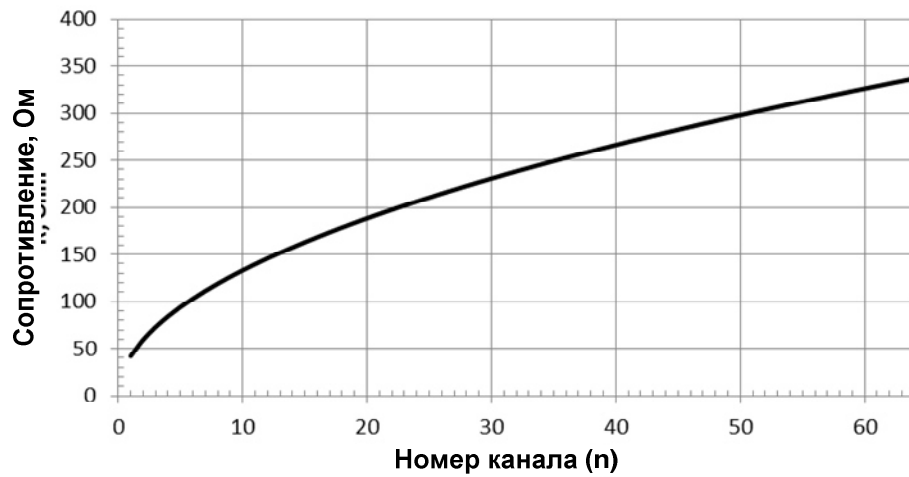
Практически верхняя граничная частота (по уровню -1 дБ, $f_{-1\text{dB.max}}$) АЦП с архитектурой рис. 3.1 при его реализации по SiGe технологиям не превышает 8-11 ГГц [79], в то время как быстродействие SiGe компаратора $K1$ позволяет работать до частот в несколько десятков гигагерц. Рациональное распределение номиналов резисторов R_i уменьшает их геометрические размеры и, следовательно, паразитные емкости, а также позволяет выбрать токи I_i по каждому из каналов в соответствии с необходимым падением напряжения [74,79].

В аналоговой секции рис. 3.1 [74] может быть реализован простой способ увеличения полосы частот $f_{-1\text{dB.max}}$ и повышения быстродействия АЦП, который связан с уменьшением площади резисторов R_i входной аналоговой секции. При этом возможно ступенчатое наращивание опорных сопротивлений резисторов R_i и токов I_i через них. В простейшем случае с ростом порядкового номера канала применим линейный закон изменения сопротивлений резисторов с идентичными источниками токов [79].

Наиболее интересен вариант применения квадратичного закона распределения номиналов резисторов (рис. 3.2б) и источников тока (рис. 3.2а), что дает повышение $f_{-1\text{dB.max}}$ аналоговой секции, так как приводит к уменьшению паразитных емкостей, увеличению полосы частот ($f_{-1\text{dB.max}}$), а также уменьшению разброса граничных частот ($\Delta f_{-1\text{dB.max}}$) по каждому из каналов входной аналоговой секции.



а)



б)

Рисунок 3.2 – Квадратичное распределение сопротивлений резисторов (б) и опорных токов (а) входной аналоговой секции АЦП

Переменная A определяет закон распределения номиналов резисторов R_i и токов I_i . При $A=1$ реализуется линейное распределение номиналов R_i с одинаковыми источниками тока. При $A=2$ обеспечивается квадратичное распределение токов и сопротивлений (рис. 3.2).

Приведенные выше рекомендации подтверждаются результатами моделирования шестиразрядного АЦП в среде Cadence с использованием SiGe технологии SGB25H1 (рис. 3.3).

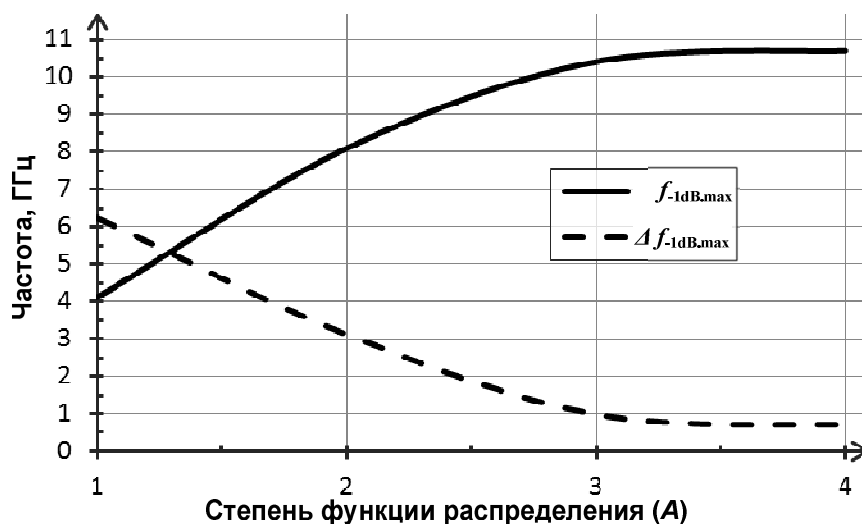


Рисунок 3.3 – Зависимость полосы частот ($f_{-1dB,max}$) и $\Delta f_{-1dB,max}$ от коэффициента распределения номиналов резисторов и источников тока A

Для исследований был использован SiGe входной блок АЦП с 64 параллельными каналами. На рис. 3.3 приведена логарифмическая амплитудно-частотная характеристика (ЛАЧХ) коэффициента передачи АС от дифференциального входа АЦП ко входам одного из компараторов аналоговых секций АЦП, а также зависимость $\Delta f_{-1dB,max} = \varphi(A)$.

С использованием описанной выше архитектуры АЦП (даже при ее реализации на транзисторах с $f_T=200$ ГГц техпроцесса SGB25H1, INP, Германия) предельный частотный диапазон преобразования входных аналоговых сигналов в цифру ограничен [79]. Дальнейшее увеличение быстродействия АЦП рассматриваемого подкласса связано, прежде всего, с уменьшением емкостей на подложку (C_p) и емкостей коллектор-база (C_k), а также паразитных емкостей резисторов и компараторов, что не всегда реализуемо.

В этой связи представляет интерес поиск других схемотехнических приемов расширения частотного диапазона аналоговых секций АЦП, базирующихся, например, на эффектах собственной и взаимной компенсации паразитных емкостей [86,87,88].

3.1.2 Метод снижения частотной погрешности коэффициента передачи аналоговой секции АЦП на основе дополнительного буферного усилителя

На рис. 3.4 показан метод коррекции АЧХ каждой из входных аналоговых секций АЦП [81], основанный на введении корректирующего конденсатора $C_{\kappa 1}$ и эмиттерного повторителя VT3.

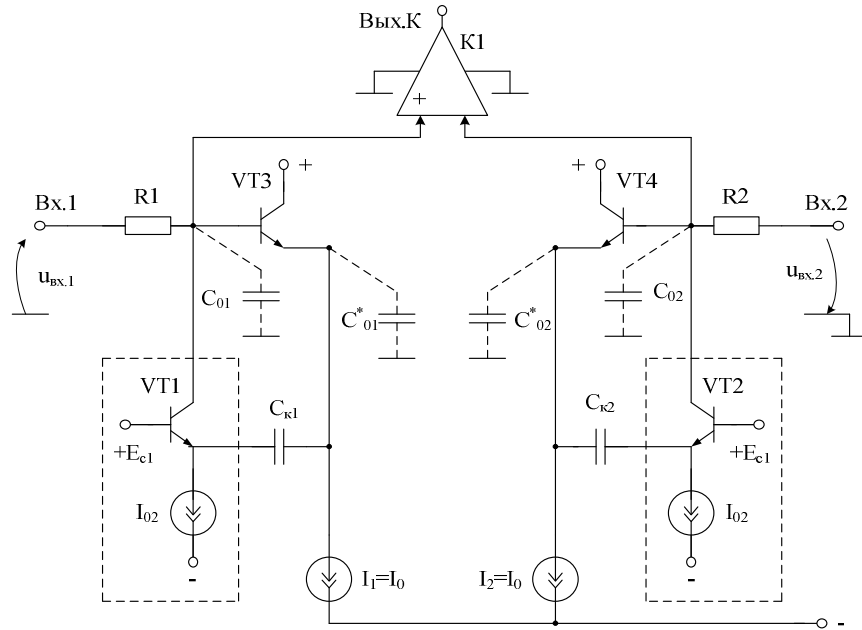


Рисунок 3.4 – Фрагмент входной аналоговой секции параллельного АЦП [81]

В линейном режиме для схемы рис. 3.4 можно записать следующее уравнение для комплекса напряжения на неинвертирующем входе компаратора K1:

$$\dot{U}_{\text{ВЫХ}}^{(+)} = \dot{U}_{\text{ВХ.1}} \frac{K_0}{1 + j\omega\tau_{1.2} \left(1 - \dot{K}_y \dot{K}_i \frac{C_{\kappa 1}}{C_{01}} \right)}, \quad (3.1)$$

где \dot{K}_i - комплекс коэффициента передачи по току неинвертирующего повторителя тока на транзисторе VT1; \dot{K}_y - комплекс коэффициента передачи по напряжению эмиттерного повторителя напряжения (VT3), $\tau_{1.2} \approx C_{01}R_1$.

Если обеспечить $\dot{K}_y = 1$, $\dot{K}_i = 1$, то, как следует из (3.1), условием существенного уменьшения влияния эквивалентной паразитной емкости C_{01} на амплитудно-частотную характеристику АС будет равенство

$$\frac{C_{к1}}{C_{01}} K_y K_i = 1. \quad (3.2)$$

Таким образом, в схеме рис. 3.4 создаются потенциальные условия для существенного расширения диапазона рабочих частот.

Исследованный АЦП на SiGe транзисторах (IHP, Германия) содержит 128 секций (рис. 3.4) и 64 компаратора. Токовые выходы компараторов K_i подключаются к логическому блоку АЦП (кодеру), формирующему (в результате обработки состояний компараторов) токовый цифровой эквивалент входного синусоидального сигнала [89].

На рис. 3.5 приведена ЛАЧХ коэффициента передачи по напряжению от дифференциального входа АЦП ко входам компаратора №2 аналоговой секции рис. 3.4 при разных значениях емкостей корректирующих конденсаторов $C_{к1} = C_{к2} = C_k = C_{var} = 0 \div 15$ фФ.

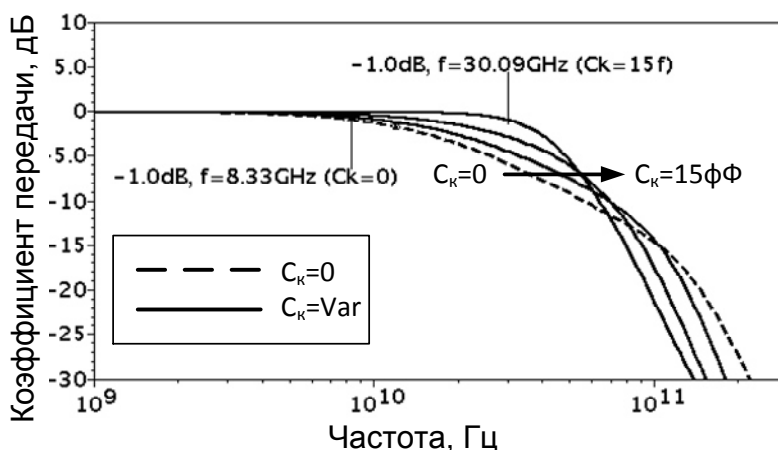


Рисунок 3.5 – ЛАЧХ коэффициента передачи АС ко входам компаратора №2

Из графиков рис. 3.5 следует, что диапазон рабочих частот аналоговой секции АЦП при $C_k = 15$ фФ расширяется с 8 ГГц до 30 ГГц.

3.1.3 Коррекция частотной погрешности коэффициента передачи аналоговой секции параллельным каналом передачи сигнала

В предлагаемом ниже варианте коррекции АЧХ входной аналоговой секции АЦП [82] (рис. 3.6) за счет введения корректирующих конденсаторов $C_{к1}$ и $C_{к2}$ диапазон рабочих частот АС расширяется в 5-6 раз.

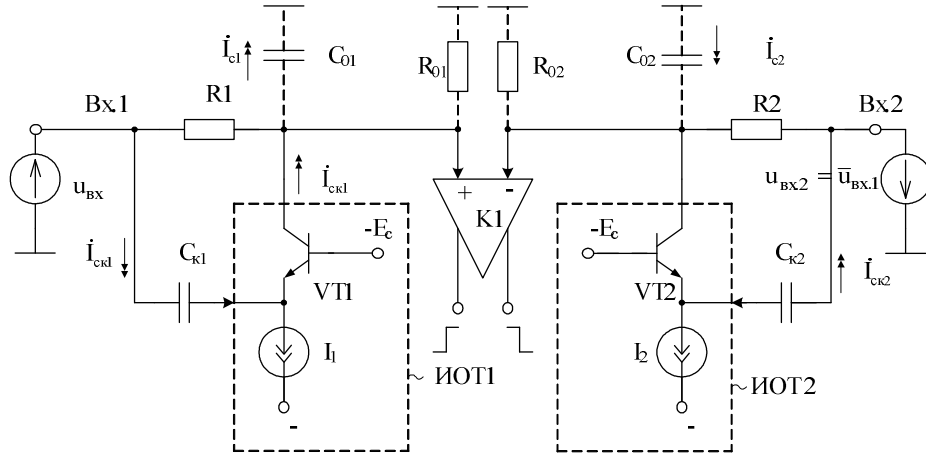


Рисунок 3.6 – Фрагмент аналоговой секции АЦП с повышенным быстродействием [82]

Коэффициент передачи левого фрагмента схемы рис. 3.6, определяется формулой:

$$K_{\pi}(j\omega) = K_0 \frac{1 + j\omega K_i \tau_{ck} K_0^{-1}}{1 + j\omega \tau_{c0}}, \quad (3.3)$$

где $\tau_{ck} = R_{12} C_{к}$, $\tau_{c0} = R_{12} C_0$, R_{01} - эквивалентное сопротивление на входе компаратора $K1$, $\alpha_i \approx 1$ - коэффициент передачи по току эмиттера $VT1$,

$$R_{12} = \frac{R_1 R_{01}}{R_1 + R_{01}}, \quad K_0 = \frac{R_{01}}{R_{01} + R_1}.$$

Из уравнения (3.3) можно получить условие независимости полосы пропускания АС от численных значений $R1$ и R_{01} :

$$C_{к1} = \frac{C_{01}}{\alpha_i} K_0 = \frac{C_{01}}{\alpha_i} \frac{1}{1 + R_1/R_{01}}. \quad (3.4)$$

На рис. 3.8 приведена схема шестиразрядного предлагаемого АЦП в среде Cadence на основе секции рис. 3.6 на моделях SiGe интегральных транзисторов.

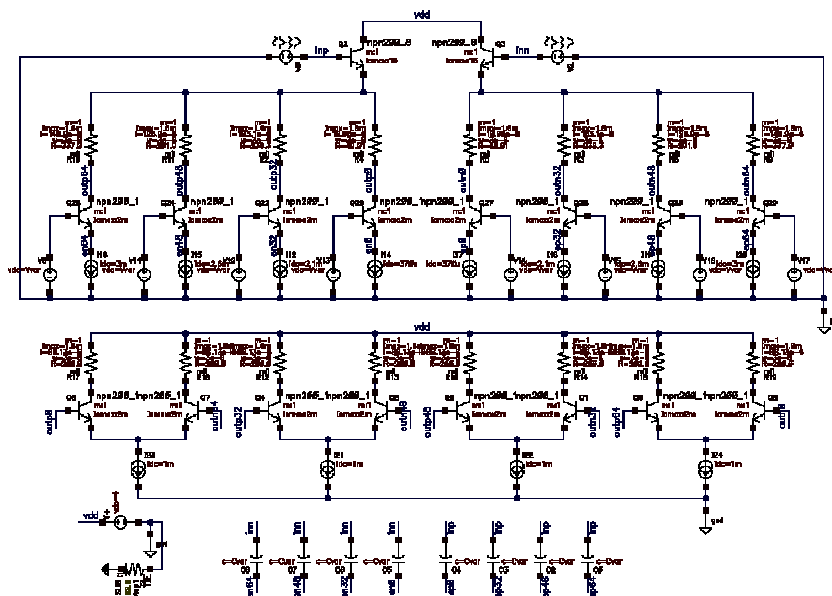


Рисунок 3.8 – Схема шестиразрядного предлагаемого АЦП на основе секции рис. 3.6 в среде Cadence

На рис. 3.9 приведена логарифмическая амплитудно-частотная характеристика коэффициента передачи по напряжению от дифференциального входа исследованного АЦП (техпроцесс SG25H1) ко входам компаратора №2 аналоговой секции рис. 3.8 при разных значениях емкостей корректирующих конденсаторов $C_{K1} = C_{K2} = C_K = C_{var} = 0 \div 25$ фФ.

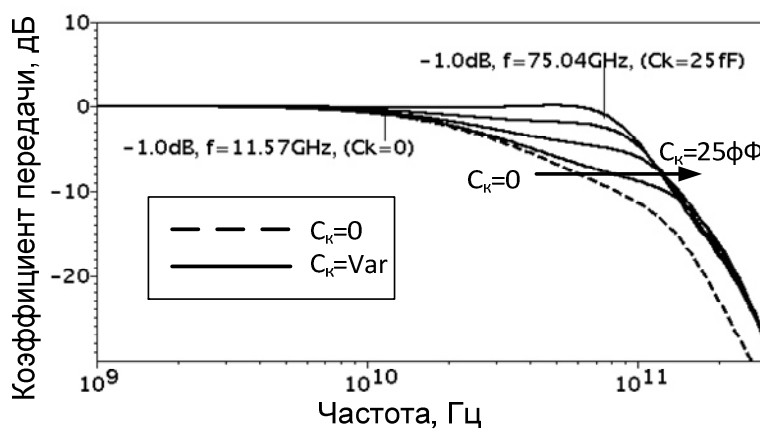


Рисунок 3.9 - ЛАЧХ коэффициента передачи по напряжению со входа АЦП ко входам компаратора №2 аналоговой секции

Из графиков рис. 3.9 следует, что диапазон рабочих частот рассматриваемой аналоговой секции при $C_k=0,25$ пФ расширяется с 11 ГГц до 75 ГГц. Недостаток данного метода коррекции – жесткие требования к выходным сопротивлениям источников сигнала.

3.1.4 Коррекция амплитудно-частотной характеристики аналоговой секции параллельным каналом передачи сигнала на основе буферного усилителя

В схеме рис. 3.10 [83] также решается задача расширения предельного частотного диапазона обрабатываемых сигналов АЦП путем снижения погрешности передачи входных дифференциальных напряжений к входам компаратора К1.

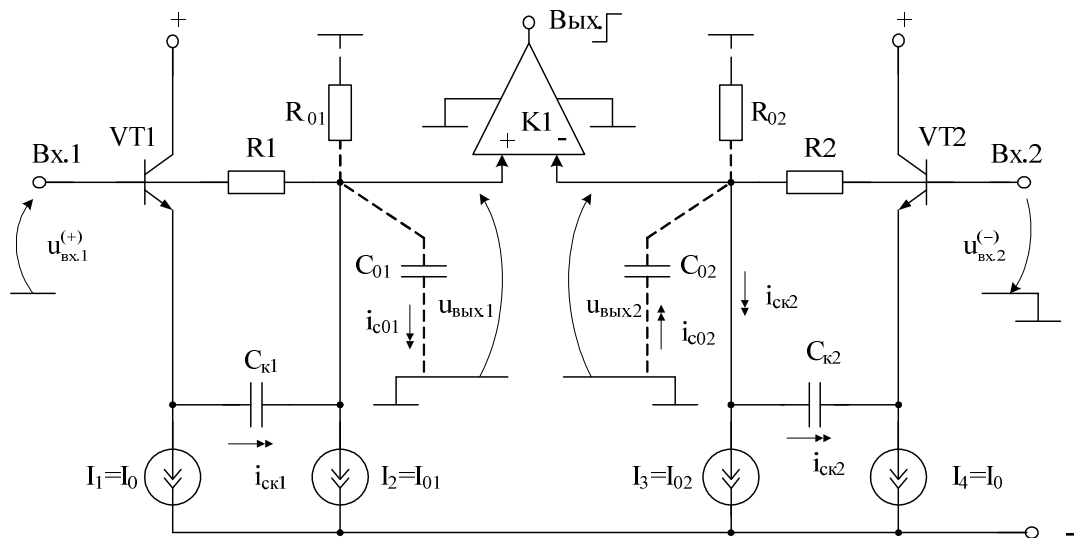


Рисунок 3.10 - Фрагмент входной аналоговой секции параллельного АЦП [83]

За счет введения входных эмиттерных повторителей VT1, VT2 и конденсаторов C_{k1} , C_{k2} диапазон рабочих частот аналоговой секции АЦП расширяется в 5-6 раз. Коэффициент передачи АС (рис. 3.10) по напряжению $K_n(P)$ в операторной форме (на примере левого фрагмента) определяется формулой:

$$K_n(P) = \frac{K_0 + K_y \tau_{ck} P}{1 + P(\tau_{ck} + \tau_{c0})}, \quad (3.5)$$

где $\tau_{ck} = R_{12}C_{k1}$, $\tau_{c0} = R_{12}C_{01}$, $K_0 = R_{01}/(R_{01} + R_1)$ - коэффициент передачи на низких частотах, $R_{12} = R_1R_{01}/(R_1 + R_{01})$; $K_y \approx 1$ - коэффициент передачи входного эмиттерного повторителя на транзисторе VT1.

Уравнение (3.5) можно представить в следующем виде:

$$K_{\Pi}(P) = K_0 \frac{1 + \frac{K_y}{K_0} \tau_{ck} P}{1 + (\tau_{ck} + \tau_{c0})P} = \frac{U_{\text{Вых.1}}(P)}{U_{\text{Вх.1}}(P)}. \quad (3.6)$$

Условие частотной независимости коэффициента передачи АС, т.е. когда $K_{\Pi}(p) = K_0$, можно получить из (3.6):

$$\frac{K_y}{K_0} \tau_{ck} = \tau_{ck} + \tau_{c0}. \quad (3.7)$$

После преобразований из (3.7) можно найти, что емкости цепей коррекции $C_k = C_{k1} = C_{k2}$ должны удовлетворять равенству:

$$C_k = \frac{C_{01}}{K_y \left(1 + \frac{R_1}{R_{01}} \right) - 1}. \quad (3.8)$$

На рис. 3.11 приведена ЛАЧХ коэффициента передачи по напряжению от дифференциального входа исследованного АЦП (SiGe технология SG25H1 INP, Германия) ко входам одного из компараторов аналоговой секции рис. 3.10 в среде Cadence при разных значениях емкостей корректирующих конденсаторов: $C_{k1} = C_{k2} = C_k = C_{\text{var}} = 0 \div 300$ фФ.

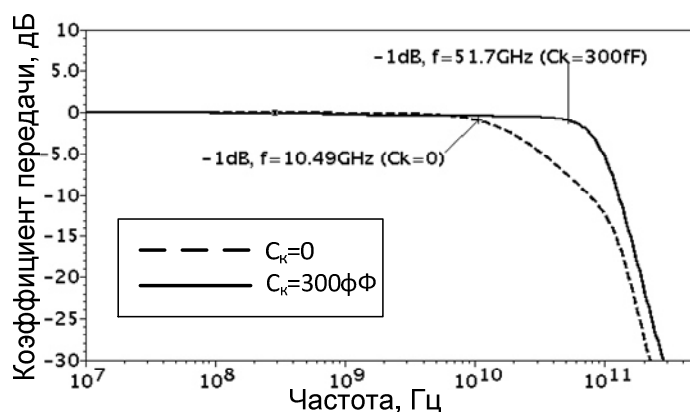


Рисунок 3.11 - ЛАЧХ коэффициента передачи со входа АЦП ко входам компаратора аналоговой секции

Из графиков рис. 3.11 следует, что диапазон рабочих частот рассмотренной аналоговой секции АЦП при $C_k=0,3$ пФ расширяется с $3\div 10$ ГГц до 51 ГГц.

3.1.5 Метод снижения частотной погрешности коэффициента передачи аналоговой секции АЦП на основе инвертирующих источников опорного тока

Основная особенность представленной на рис. 3.12 аналоговой секции АЦП [84] – использование инвертирующих токовых зеркал ПТ1, ПТ2, применяемых в качестве источников опорного тока (ИОТ), для компенсации эквивалентной паразитной емкости C_{0i} на входах компаратора К1.

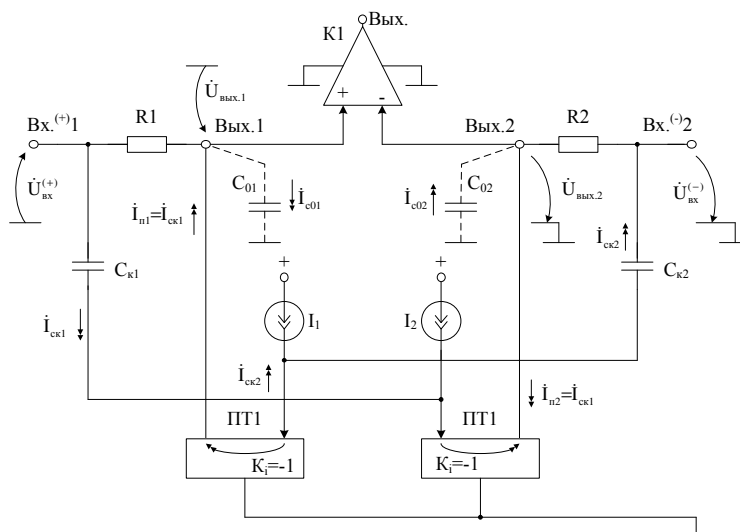


Рисунок 3.12 - Фрагмент входной аналоговой секции параллельного АЦП [84]

Условие расширения частотного диапазона входной аналоговой секции при идентичных и противофазных входных напряжениях $U_{\text{ВХ}}^{(+)} = U_{\text{ВХ}}^{(-)}$ может быть представлено в виде:

$$C_{\kappa 2} = \frac{C_{01}}{K_i}, \quad C_{\kappa 1} = \frac{C_{02}}{K_i}, \quad (3.9)$$

где $K_i \approx 1$ – коэффициент усиления по току ПТ1, ПТ2.

Результаты компьютерного моделирования схемы рис. 3.12 показывают (рис. 3.13), что диапазон рабочих частот в предлагаемой АС существенно расширяется.

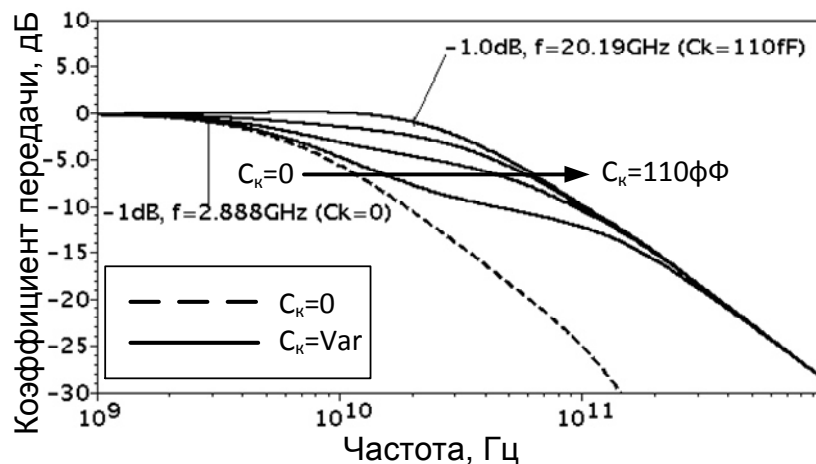


Рисунок 3.13 - ЛАЧХ коэффициента передачи аналоговой секции рис.3.12

3.1.6 Коррекция частотной погрешности аналоговой секции АЦП на основе неинвертирующих усилителей тока

Практическая реализация схемы рис. 3.14 [85] возможна в том случае, если источники опорного тока ИОТ1, ИОТ2 имеют неинвертирующие входы, относительно которых их коэффициенты передачи по току (K_i) больше единицы. В ряде случаев такое требование легко реализуется.

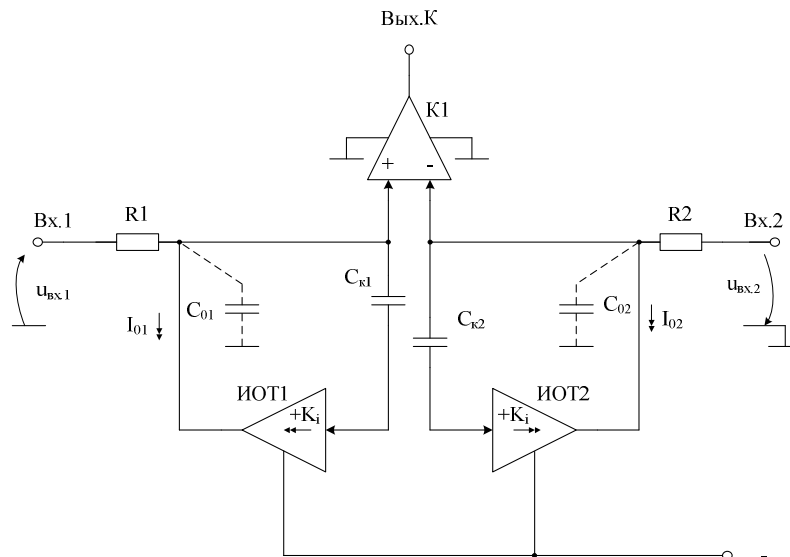


Рисунок 3.14 - Метод компенсации паразитной емкости C_{01} (C_{02}) аналоговой секции АЦП [85]

При $K_i > 1$ условие компенсации отрицательного влияния на ЛАЧХ паразитной емкости C_{01} (C_{02}) может быть представлено в виде

$$C_{к1} = \frac{C_{01}}{K_i - 1}, \quad C_{к2} = \frac{C_{02}}{K_i - 1}. \quad (3.10)$$

Компьютерное моделирование аналоговой секции рис. 3.14 (техпроцесс SGB25H1) показывает (рис. 3.15), что данное схемотехническое решение позволяет в несколько раз увеличить диапазон рабочих частот АЦП.

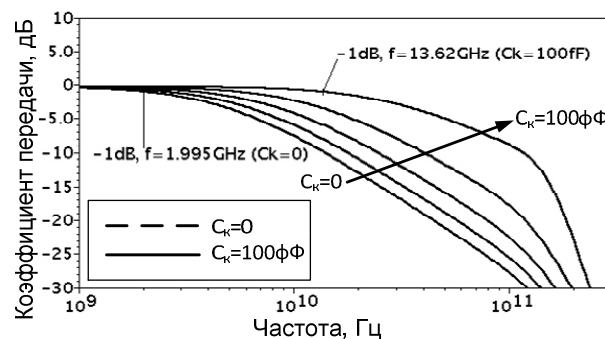


Рисунок 3.15 - ЛАЧХ аналоговой секции АЦП рис. 3.14 ($K_i = 2$)

3.2 Кодер состояний компараторов АЦП в базисе токовых преобразований логических сигналов

Формирование 6-разрядного двоичного кода ($a_6a_5...a_1$) с диапазоном значений 000000-100000 производится суммированием выходных токовых сигналов компараторов параллельного АЦП (рис. 3.16). Для ограничения внутренней значности токовых сигналов при суммировании выходные сигналы компараторов разбиты на 4 группы по 8 сигналов (увеличение номера сигнала соответствует увеличению уровня опорного напряжения соответствующего компаратора).

В каждой группе 7 меньших по опорным уровням сигналов компараторов определяют формирование трех младших разрядов выходного двоичного кода (рис. 3.17). Сумма токовых сигналов равна 0 – выходной код 000, сумма 1 – выходной код 001, сумма 2 – выходной код 010, ..., сумма 7 – выходной код 111. Единичное значение 8 сигнала, соответствующего наибольшему уровню опорного сигнала, обнуляет значения трех младших разрядов двоичного кода и формирует единичное значение следующего разряда двоичного кода. Т.е. пока сигнал 8 нулевой, в соответствии с суммой формируются выходные коды 0000-0111, при единичном значении сигнала 8, выходной код – 1000. Таким образом, сигнал 8 для формирователя трех младших разрядов является сигналом блокировки (отключения – OFF).

Аналогичным образом работают группы 9-16, 17-24, 25-32, формируя младшие разряды двоичного выходного кода. На схеме кодера (рис. 3.16) показаны сигналы блокировки (максимальное количество 4) от старших групп к младшим (входы блокировки (OFF), изображенные на верхней части условного обозначения элемента KD), для схемотехнической реализации эти сигналы от старших групп не нужны, т.к. появление единичного сигнала на входах старшей группы всегда соответствует единичному значению сигнала блокировки младшей группы.

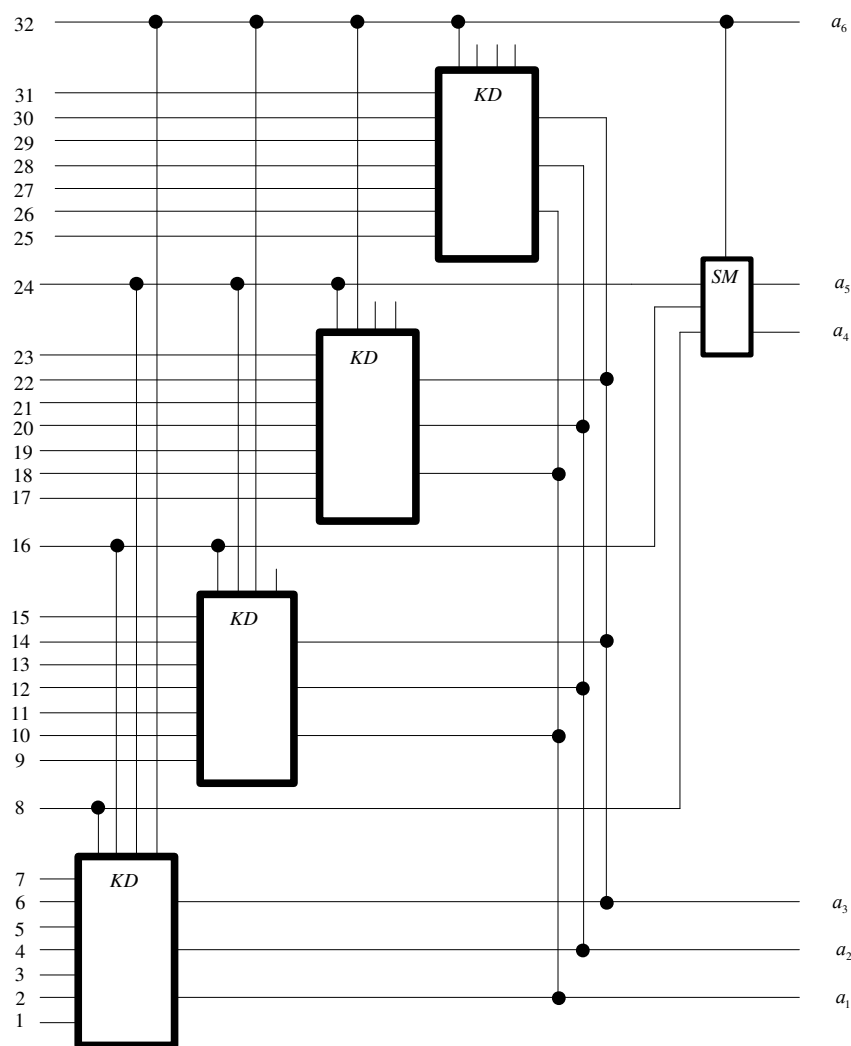


Рисунок 3.16 - Кодер на 32 входа и 6 выходов

Для формирования следующих двух разрядов выходного кода (a_3a_4) используется алгоритм аналогичный описанному выше. В соответствии с меньшей разрядностью кода необходимо суммировать только 3 токовых сигнала компараторов (входы слева на условном обозначении сумматора), а сигналом блокировки (вход сверху условного обозначения сумматора) служит 32-й (последний) сигнал компаратора.

В элементе KD (рис. 3.17) суммирование 7 токовых сигналов также приводит к избыточной внутренней значности сигналов, поэтому суммирование разбивается на 2 группы с использованием сумматора аналогичного сумматору для формирования старших разрядов кода. Т.е. 8

входных сигналов группы разбивается на подгруппы по 4 сигнала, 3 сигнала суммируются, а 4-й служит сигналом блокировки (см рис. 3.17).

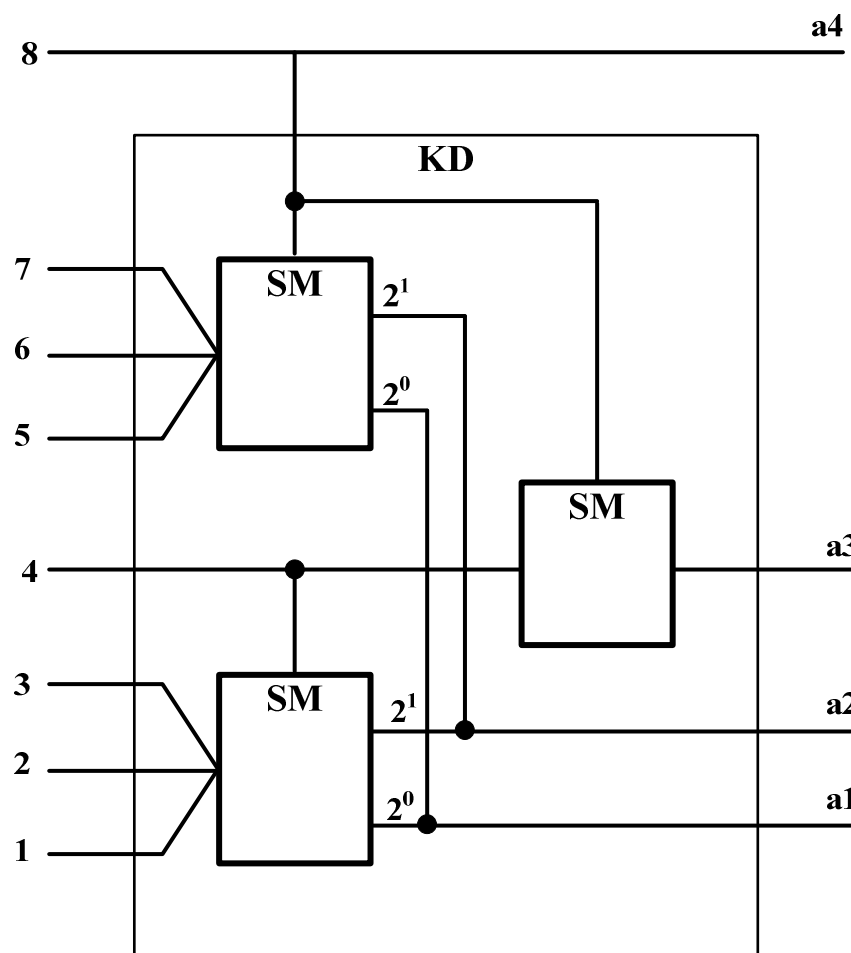


Рисунок 3.17 - Базовый элемент кодера (KD)

Таким образом, основным элементом схемотехнической реализации может служить сумматор 3-х токовых входных сигналов, а 4-й токовый сигнал должен выполнять функции блокировки и формирования старшего разряда выходного кода этой группы сигналов. Вариант схемотехнической реализации такого сумматора приведен на рис. 3.18, а результаты его моделирования в МС9 – на рис. 3.19.

В группе 8 входов, всего 4 группы. Внутри каждой группы формируется код количества единичных значений входов. Переход к следующей группе сопровождается отключением предыдущих групп. Группа 1 отключается входом 8 (на выходе формируется код 000100), группы 1,2 – входом 16 (на выходе формируется код 001000), группы 1,2,3 – входом 24 (на выходе

формируется код 010000), группы 1 – 4 – входом 32 (на выходе формируется код 100000). Входы 8, 16, 24 и 32 используются для формирования старших разрядов кода путем их сложения на сумматоре SM.

Суммированием сигналов на входах 8, 16 и 24 формируются 4 и 5 разряды кода. Вход 32 блокирует выходы всех групп и формирует код 100000.

В схеме рис. 3.18 входы разделены на подгруппы по 3. На выходе нижнего формирователя образуется код количества из трех нижних активных входов (коды 001, 010, 011). При появлении сигнала на входе 4 выход нижнего формирователя блокируется, а с появлением сигналов на входах 5 – 7 верхний формирователь создает те же коды с единичным старшим разрядом (101, 110 и 111). Блокирование нижнего формирователя дает возможность объединить одноименные выходы обоих формирователей.

С появлением сигнала на входе 8 вся группа блокируется и на те же выходы поступают сигналы следующей группы.

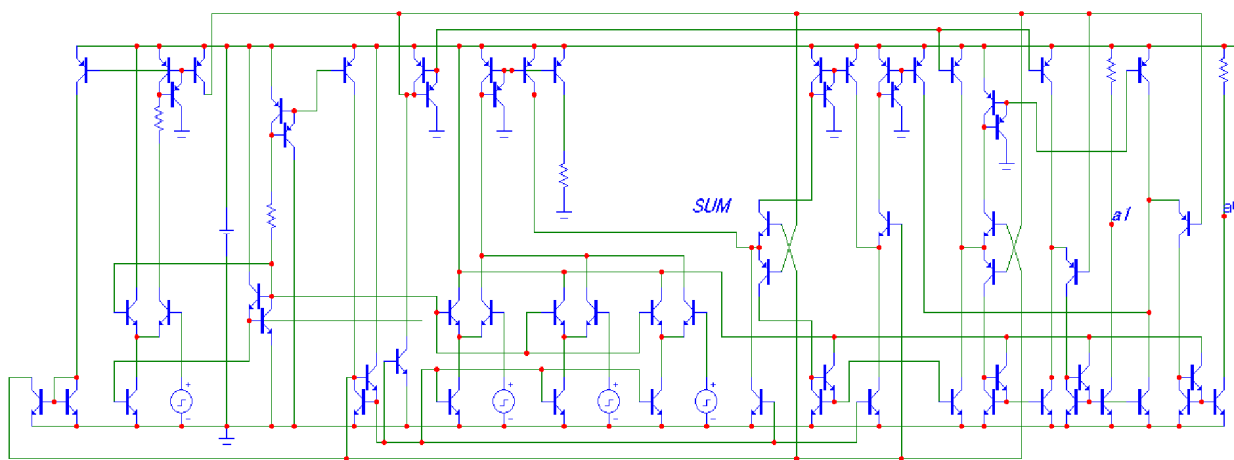


Рисунок 3.18 - Схема кодера в среде компьютерного моделирования

Сигнал SUM – сумма трех единичных токовых сигналов, сигнал OFF – токовый сигнал источника сигнала слева на схеме, выходные сигналы двоичного кода a0, a1.

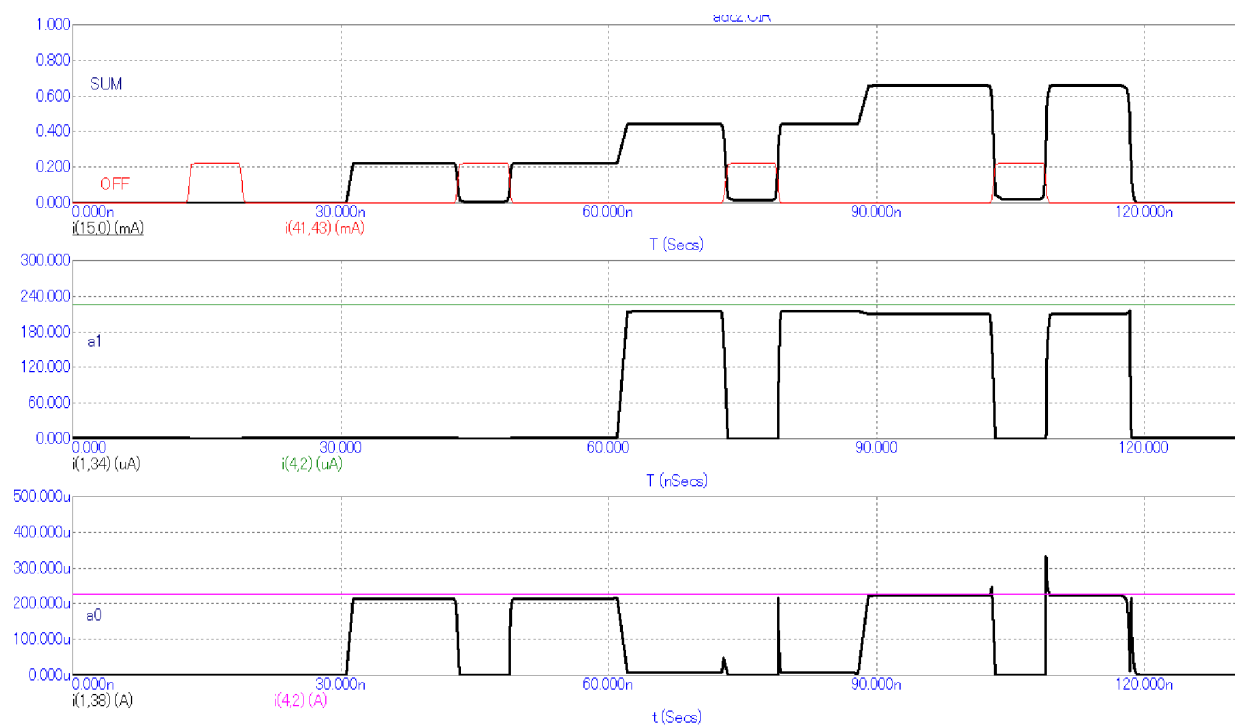


Рисунок 3.19 - Временные диаграммы работы кодера рис. 3

3.3 Исследование функциональных узлов сверхбыстродействующих АЦП по SiGe технологии IHP (Германия)

Ниже представлены результаты моделирования параллельного АЦП в среде Cadence с использованием SiGe технологии SGB25H1. На рис. 3.20 представлена упрощенная схема входного блока АЦП с компараторами эмитирующая разрядность 6-бит для оценки эффекта повышения быстродействия от распределения номиналов резисторов и источников тока.

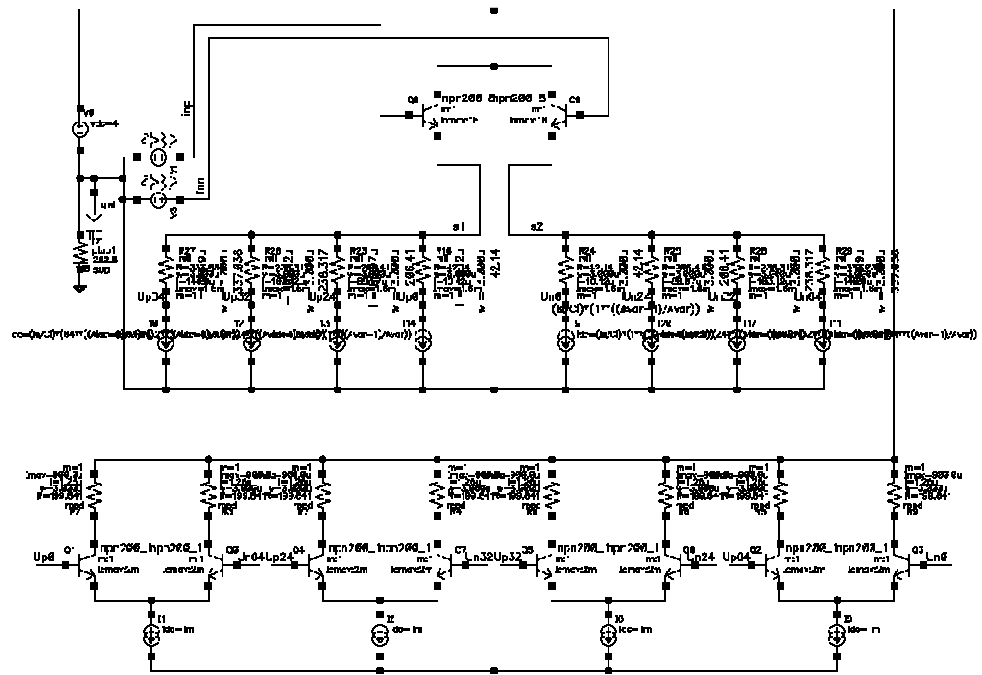


Рисунок 3.20 - Сокращенная схема входного блока АЦП с компараторами
эмитирующая разрядность 6-бит

На рисунке 3.21-3.22 представлены результаты моделирования схемы рис.3.20.

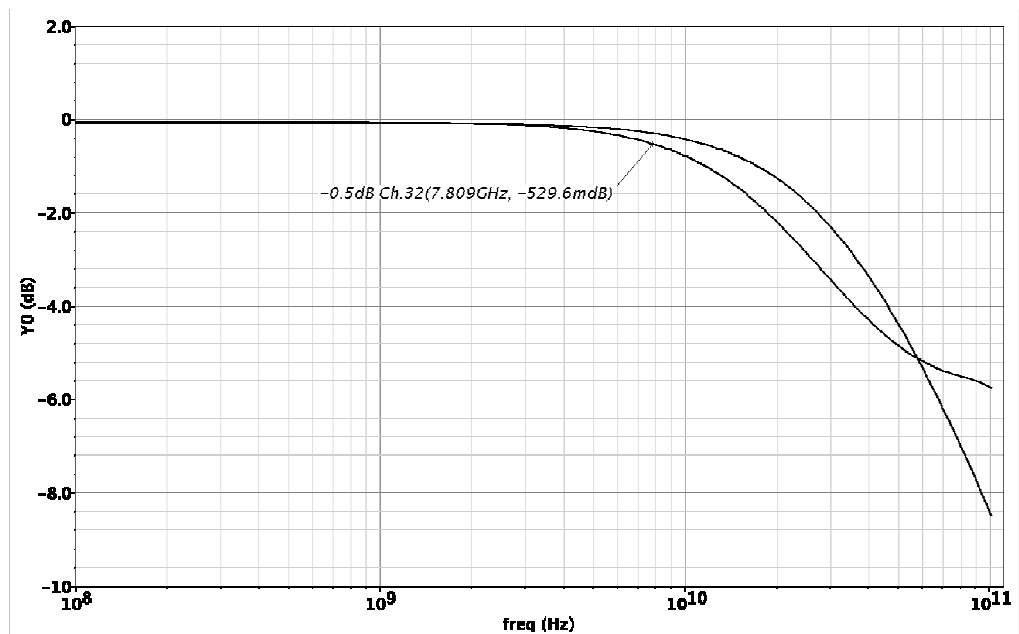


Рисунок 3.21 - ЛАЧХ коэффициента передачи входного блока ко входам
компаратора с линейным распределением номиналов резисторов и источников
тока

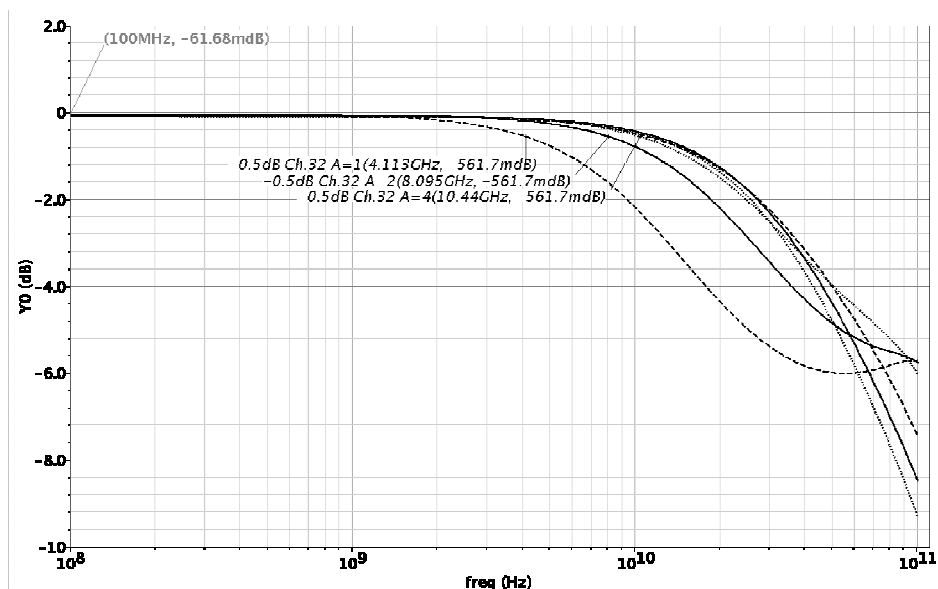


Рисунок 3.22 - ЛАЧХ коэффициента передачи входного блока ко входам компаратора с различным коэффициентом распределения «А», номиналов резисторов и источников тока

Ниже представлены результаты моделирования полной схемы входного блока АЦП с компараторами разрядностью 6-бит для оценки быстродействия от распределения номиналов резисторов и источников тока в сравнении с классическим flash-АЦП.

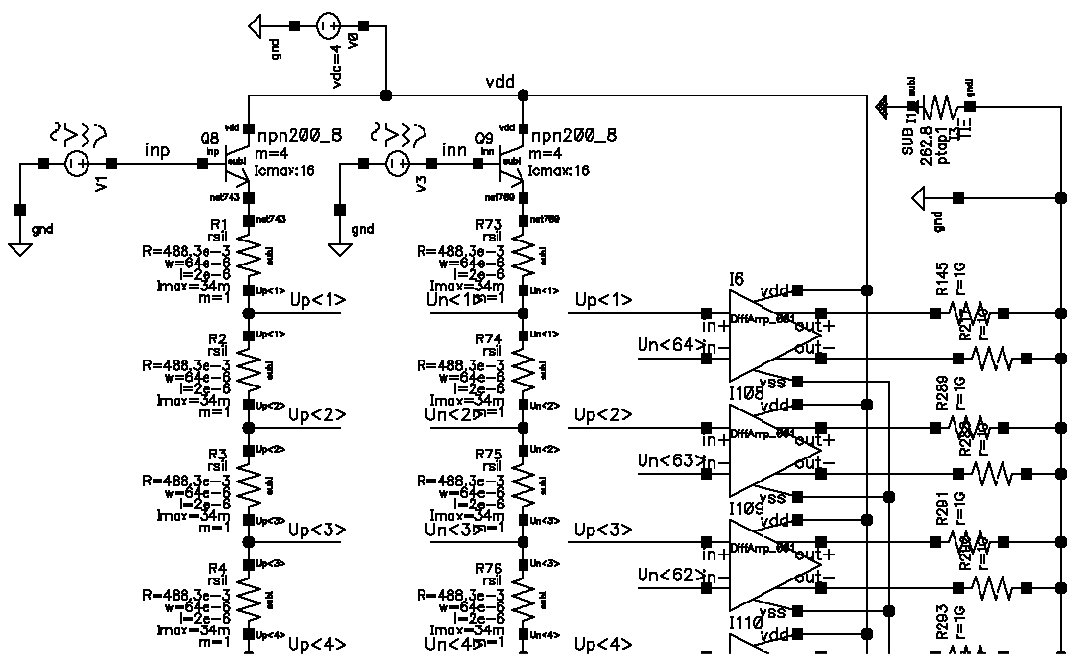


Рисунок 3.23 - Схема классического flash-АЦП в среде Cadence

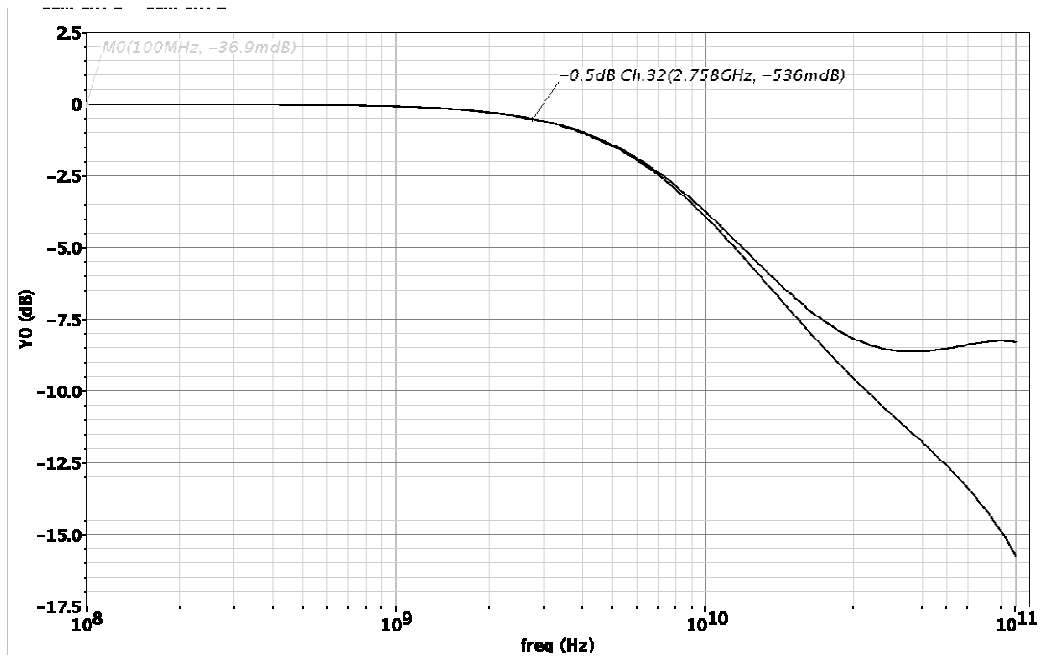
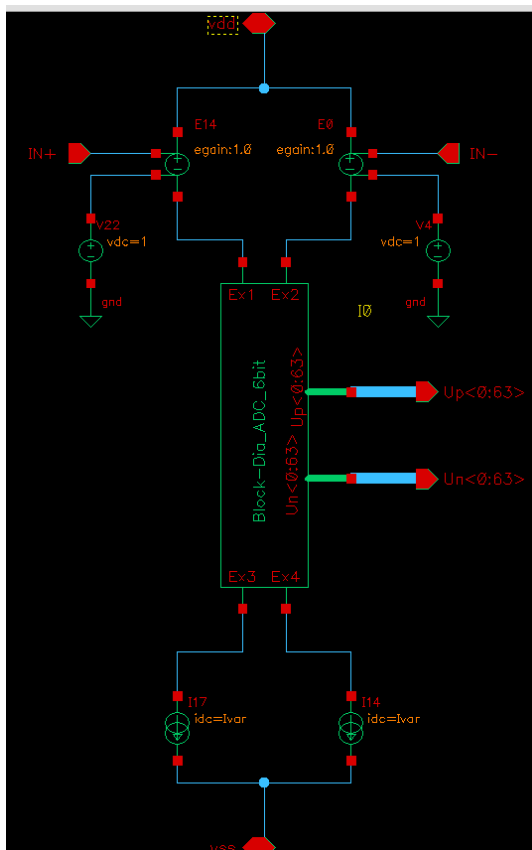
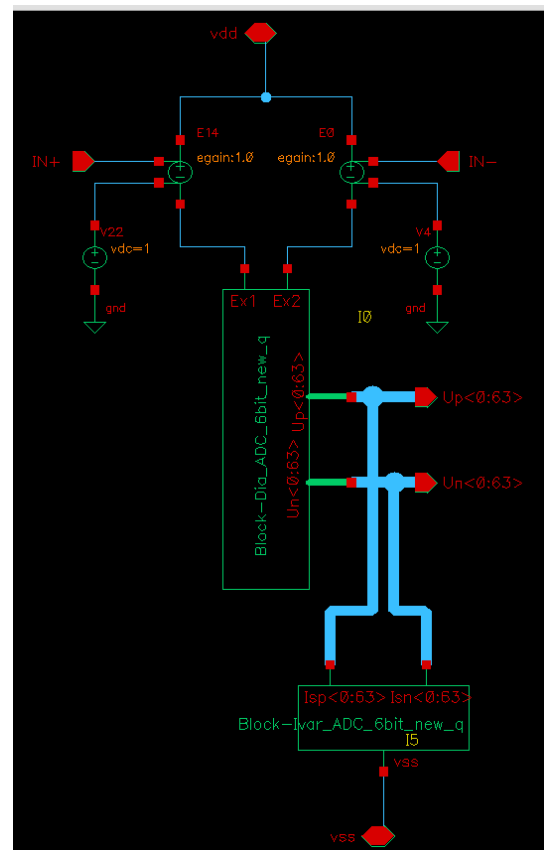


Рисунок 3.24 - ЛАЧХ коэффициента передачи входного блока ко входам компаратора классического flash-АЦП в среде Cadence



а)



б)

Рисунок 3.25 - Блок схема входной части классического (а) и предлагаемого (б) АЦП в среде Cadence

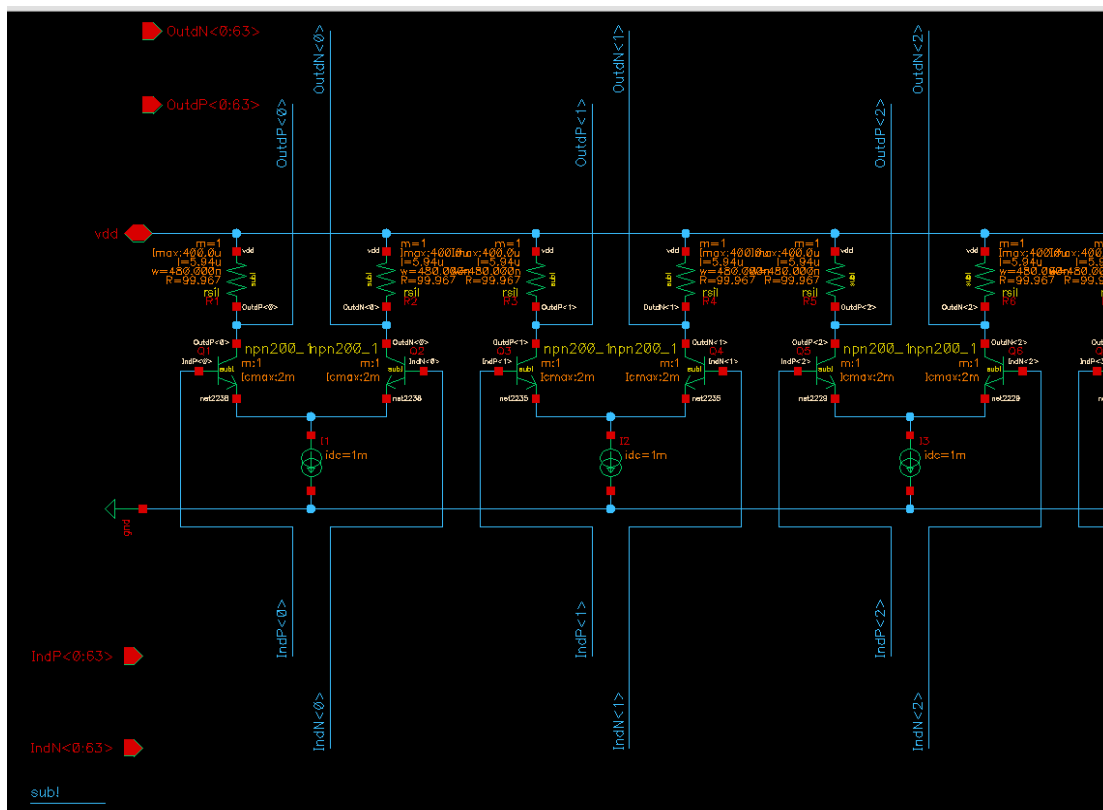


Рисунок 3.27 - Схема компараторов

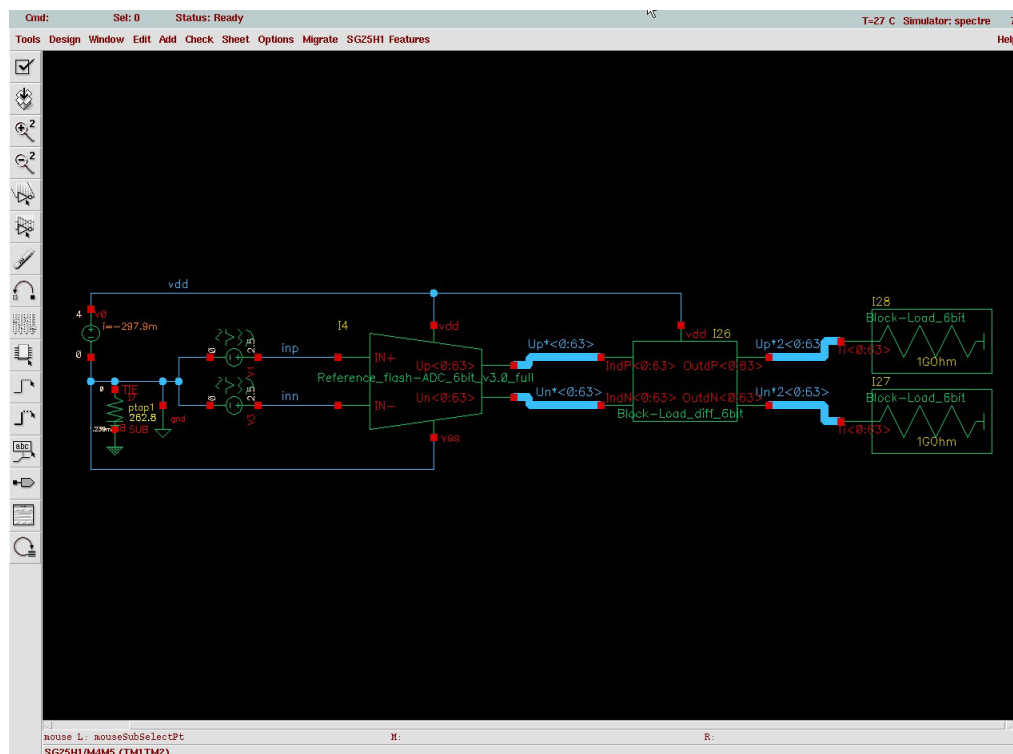


Рисунок 3.28 - Блок схема с компараторами

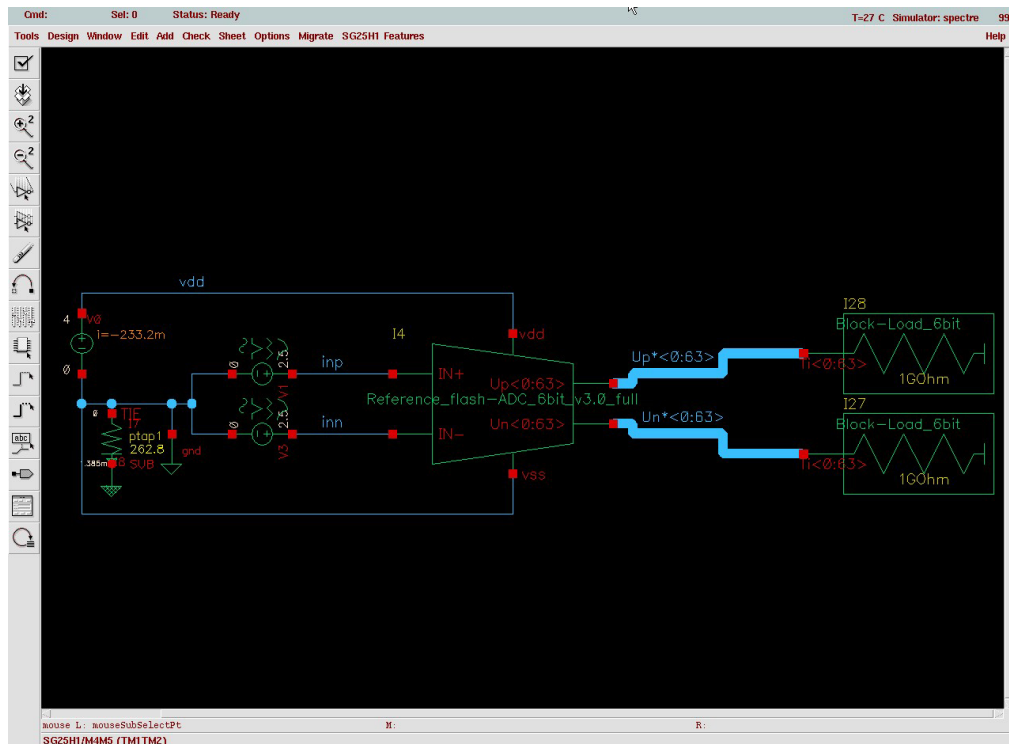


Рисунок 3.29 - Функциональная схема АЦП без компараторов

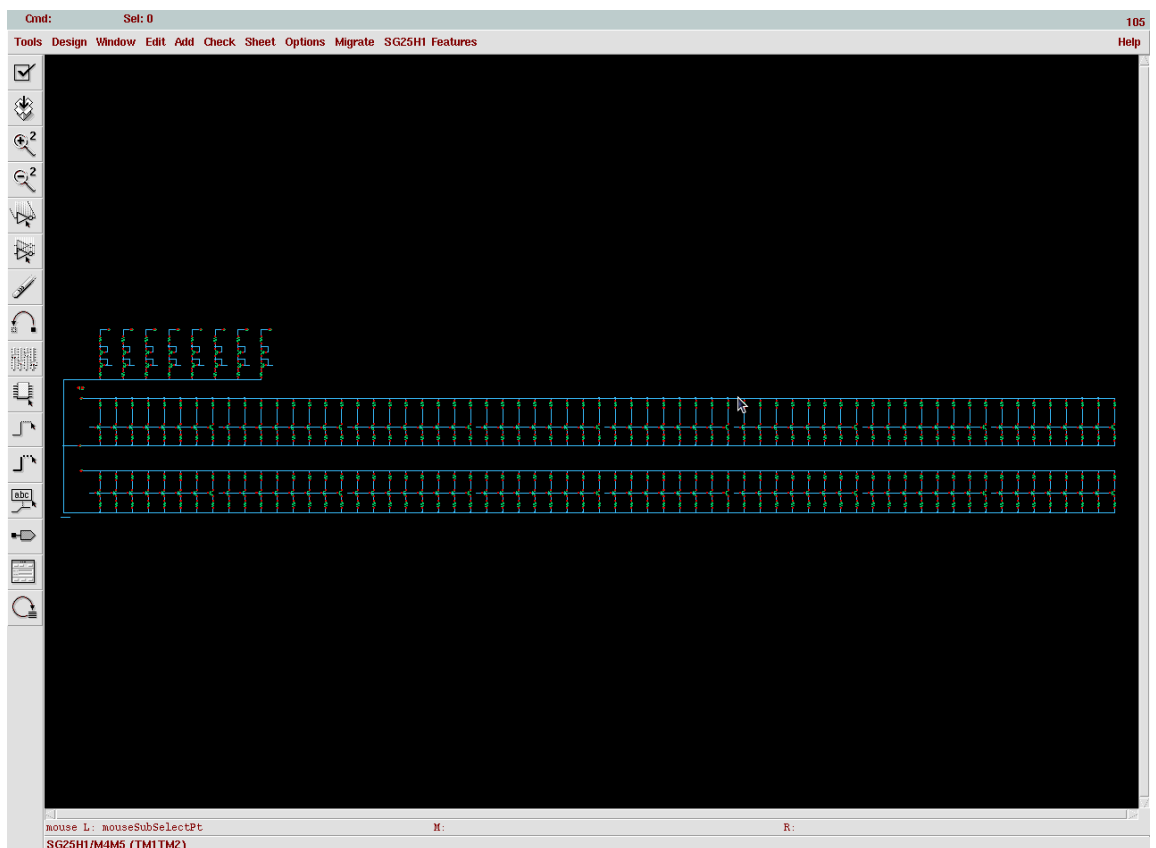


Рисунок 3.30 - Полная схема входных элементов параллельного АЦП разрядностью 6 бит

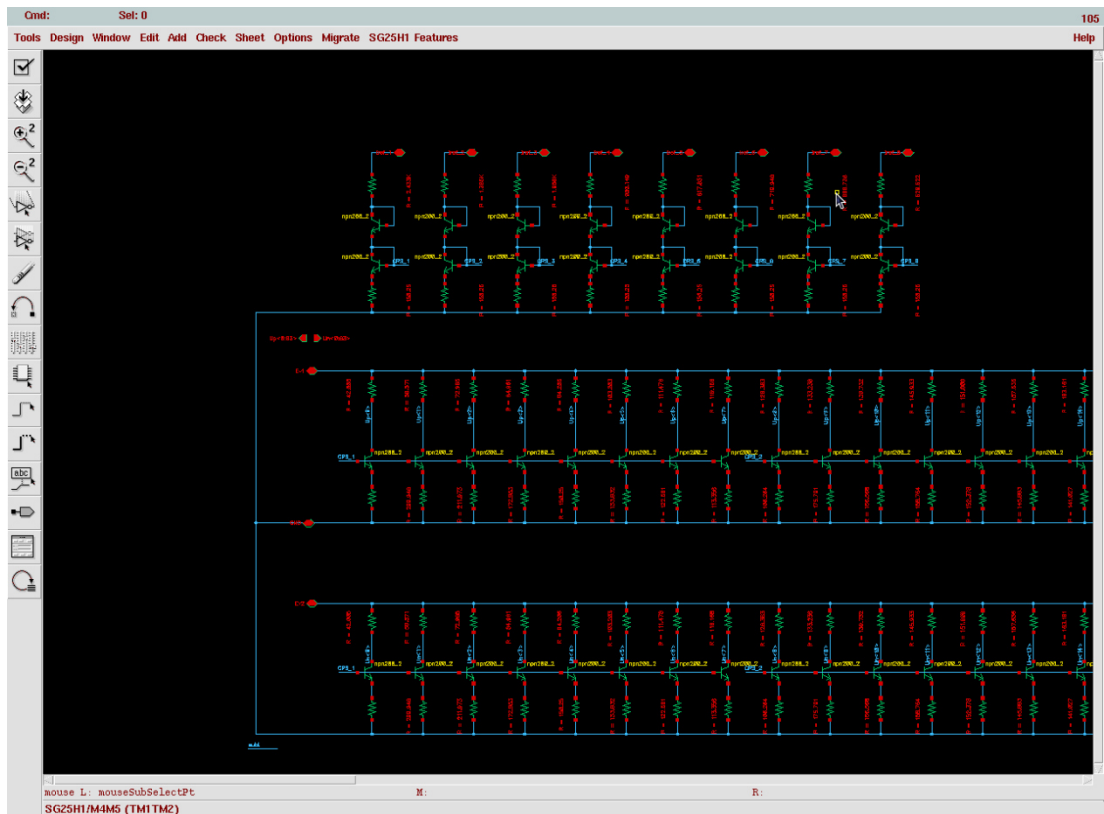


Рисунок 3.31 - Общая схема источников тока

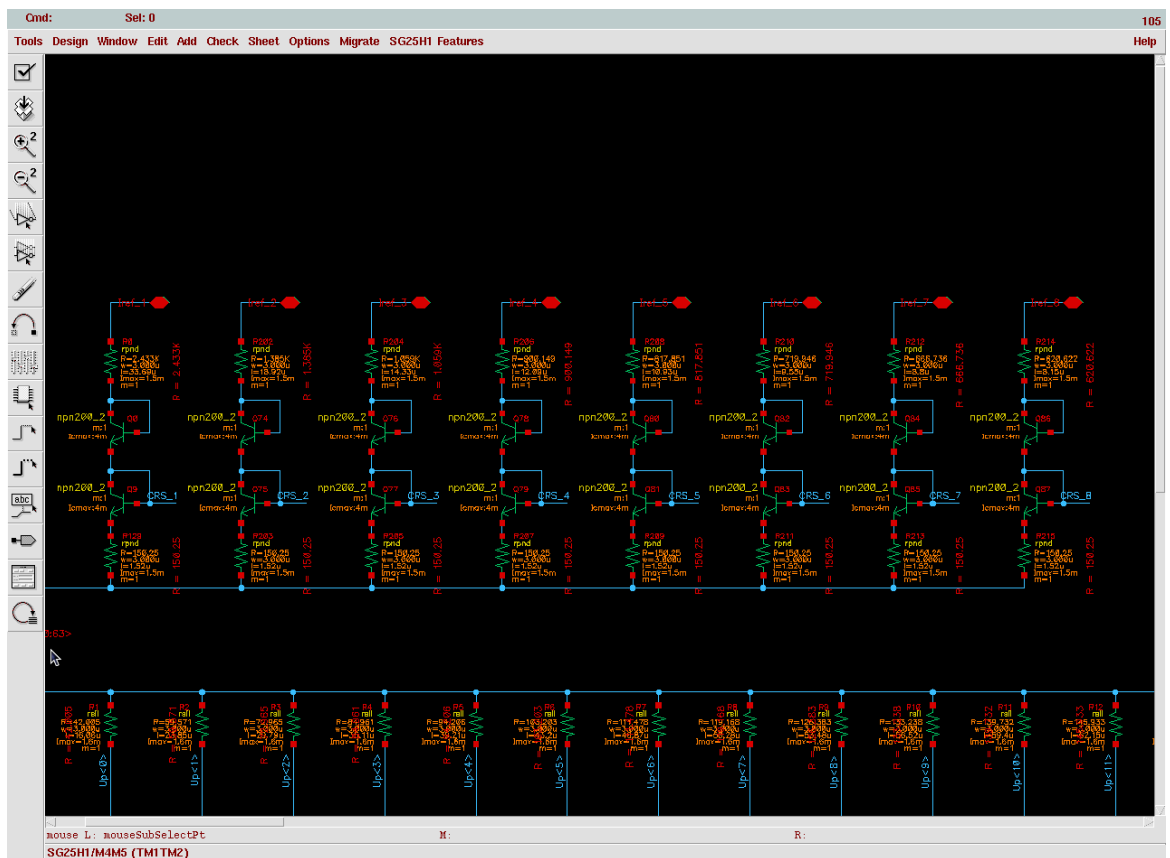


Рисунок 3.32 - Источники опорного тока

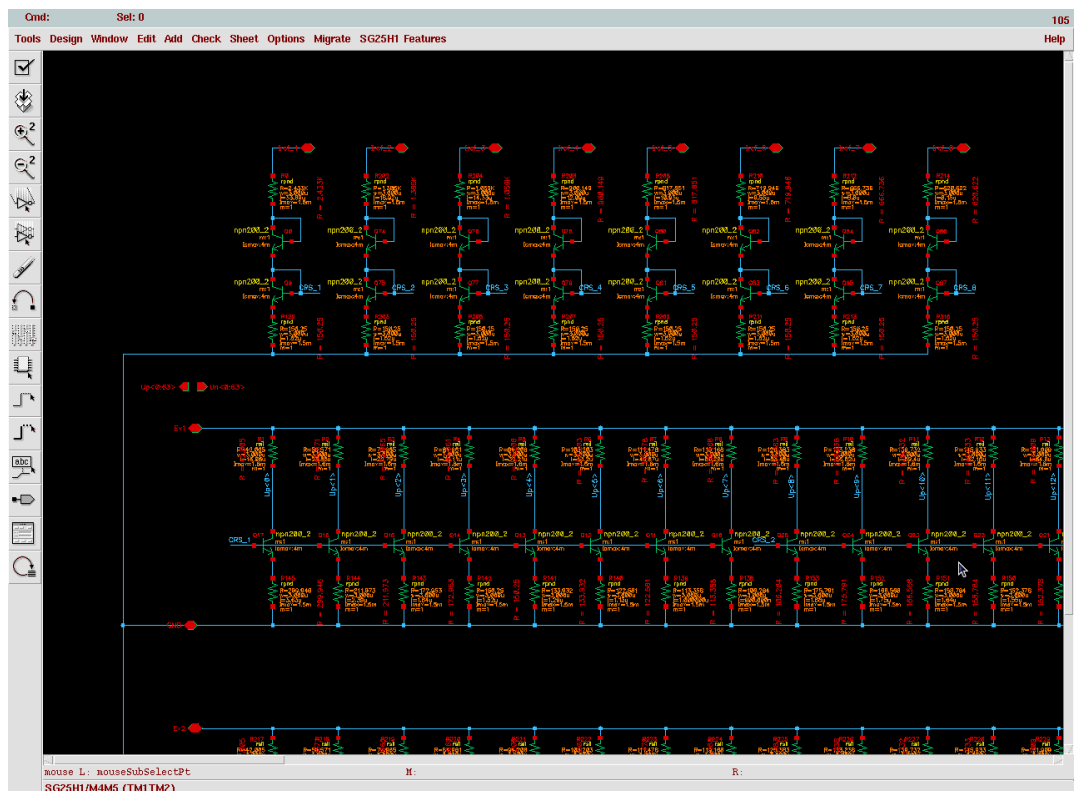


Рисунок 3.33 - Общая схема источников опорного тока и входных элементов аналоговой части АЦП

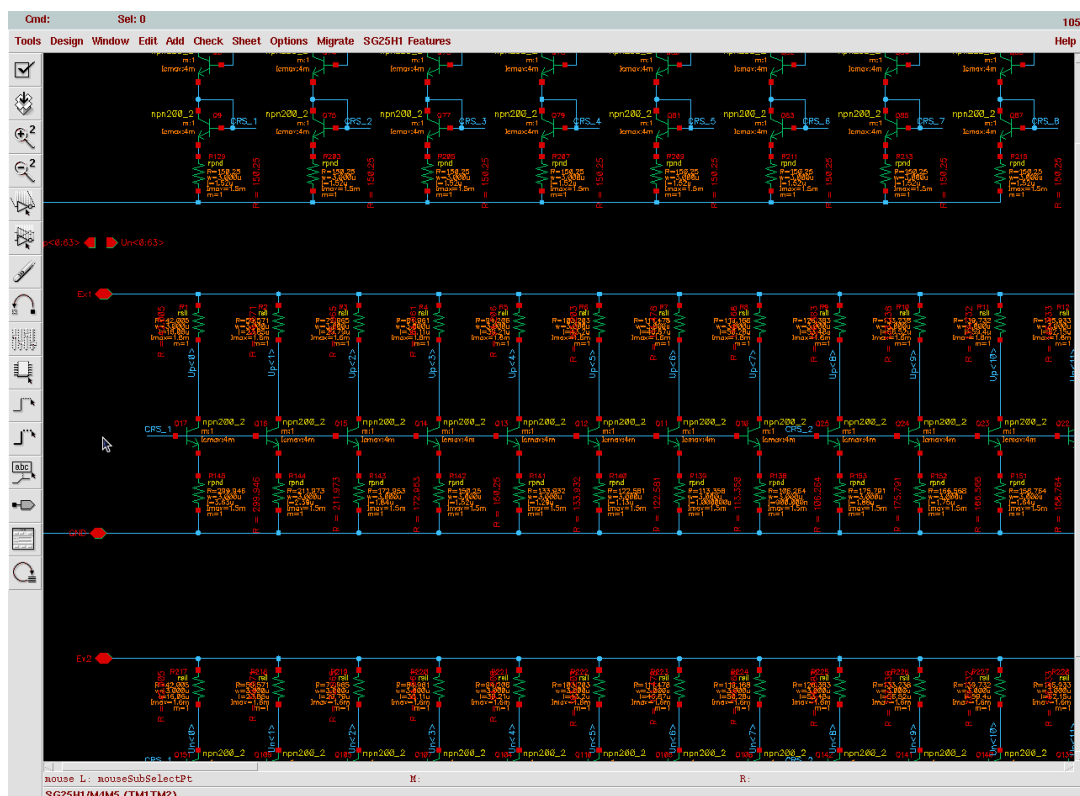


Рисунок 3.34 - Увеличенный фрагмент входных элементов аналоговой части АЦП



Рисунок 3.35 - Фрагмент входных элементов аналоговой части АЦП

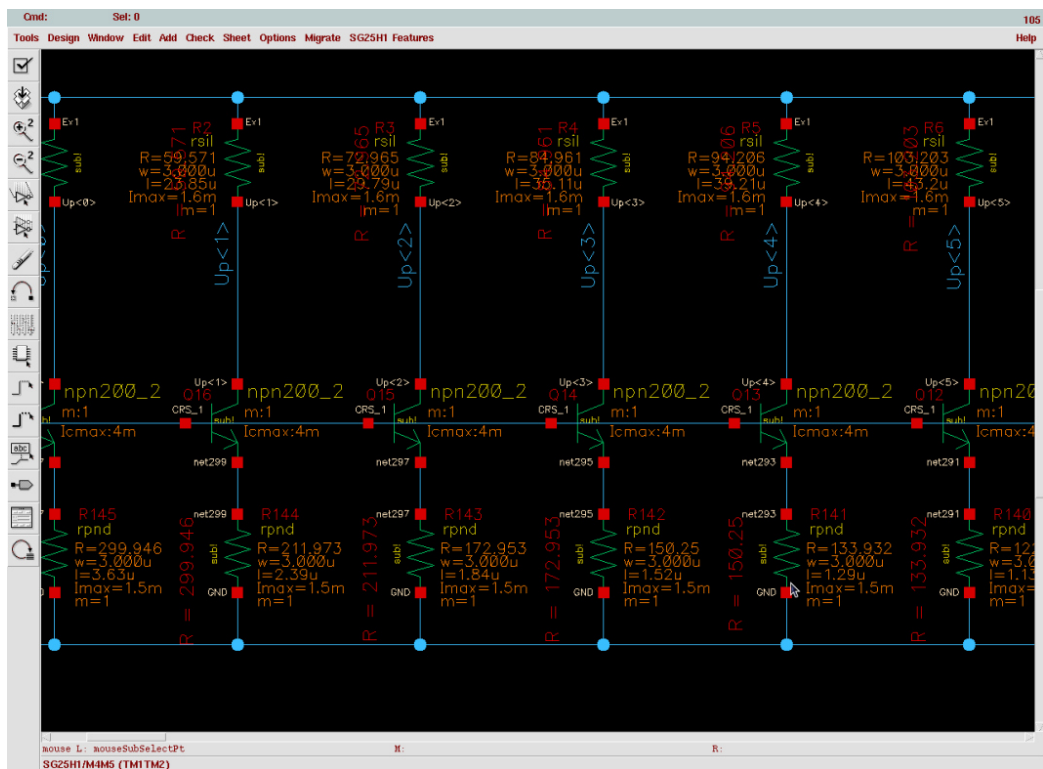


Рисунок 3.36 - Фрагмент входных элементов аналоговой части АЦП

3.4 Выводы

Нелинейное распределение сопротивлений эталонных резисторов и опорных токов сверхбыстродействующего АЦП с распараллеливанием аналоговых секций (АС) уменьшает влияние паразитных емкостей на их верхнюю граничную частоту.

Исследованы быстродействующие АЦП для радиационно-стойких SiGe технологических процессов, а также новые методы высокочастотной коррекции их аналоговых секций, расширяющие диапазон рабочих частот до 25-50 ГГц. Введение в АЦП рассмотренных выше специальных схем коррекции АЧХ коэффициента передачи АС позволяет расширить диапазон рабочих частот до 30-70 ГГц, который зависит не только от свойств выбранной цепи коррекции, но и от паразитных емкостей эталонных резисторов.

Предельный частотный диапазон исследованных SiGe АЦП ограничен быстродействием компараторов, которые при токовых выходах достаточно устойчиво работают до частот 20-40 ГГц, а также логической схемой кодера, формирующего цифровой эквивалент входного сигнала. При этом под устойчивой работой компаратора следует понимать его способность обеспечить на высоких частотах необходимые уровни выходных токов, которые воспринимаются кодером АЦП.

Для обработки состояния выходов компараторов рассмотренных сверхбыстродействующих АЦП целесообразно использовать в качестве кодеров цифровые логические элементы с токовыми входами и выходами, имеющими ряд преимуществ в сравнении с традиционной потенциальной цифровой логикой. Предлагается архитектура кодера состояний компараторов АЦП в базисе токовых преобразований логических сигналов.

Компьютерное моделирование шестиразрядного АЦП на основе SiGe техпроцесса (ИНР, Германия) показывает возможность построения практических схем рассматриваемого класса.