

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ  
Федеральное государственное бюджетное образовательное учреждение  
высшего профессионального образования  
«Южно-Российский государственный университет экономики и сервиса»  
(ФГБОУ ВПО «ЮРГУЭС»)

*Н.Н. Прокопенко, Н.В. Ковбасюк, С.В. Крюков*

## **ОСНОВЫ ПРОЕКТИРОВАНИЯ ДИФФЕРЕНЦИАЛЬНЫХ УСИЛИТЕЛЕЙ С ПОВЫШЕННОЙ СИНФАЗНОЙ ПОМЕХОУСТОЙЧИВОСТЬЮ**

**Учебное пособие**

Рекомендовано редакционно-издательским советом ЮРГУЭС  
в качестве учебного пособия для студентов,  
обучающихся по специальностям 210302 «Радиотехника»,  
210303 «Бытовая радиоэлектронная аппаратура»,  
210601 «Радиоэлектронные системы и комплексы»,  
230201 «Информационные системы и технологии»,  
080801 «Прикладная информатика (в сфере сервиса)»,  
190702 «Организация и безопасность движения»,  
направлений подготовки бакалавров 210400 «Телекоммуникации»,  
230400 «Информационные системы и технологии»,  
230700 «Прикладная информатика», 210700 «Инфокоммуникационные  
технологии и системы связи» и магистров 210400 «Радиотехника»



ШАХТЫ  
ФГБОУ ВПО «ЮРГУЭС»  
2013

УДК 621.375(075.8)

ББК 32.846я73

П804

**Рецензенты:**

д.т.н., профессор **С.Г. Крутчинский**

к.т.н., доцент **В.Г. Манжула**

**Прокопенко, Н.Н.**

П804 Основы проектирования дифференциальных усилителей с повышенной синфазной помехоустойчивостью : учеб. пособие для студентов специальностей 210302 «Радиотехника», 210303 «Бытовая радиоэлектронная аппаратура», 210601 «Радиоэлектронные системы и комплексы», 230201 «Информационные системы и технологии», 080801 «Прикладная информатика (в сфере сервиса)», 190702 «Организация и безопасность движения», направлений подготовки бакалавров 210400 «Телекоммуникации», 230400 «Информационные системы и технологии», 230700 «Прикладная информатика», 210700 «Инфокоммуникационные технологии и системы связи» и магистров 210400 «Радиотехника» / Н.Н. Прокопенко, Н.В. Ковбасюк, С.В. Крюков. – Шахты : ФГБОУ ВПО «ЮРГУЭС», 2013. – 180 с.  
ISBN 978-5-93834-825-7

В учебном пособии рассматриваются теоретические и практические проблемы повышения синфазной помехоустойчивости аналоговых микросхем с дифференциальным входом. Исследуются причины неполного ослабления синфазных сигналов в различных дифференциальных усилителях. Обсуждаются структурные методы, направленные на повышения коэффициента ослабления синфазных сигналов ( $K_{ос.сф}$ ) в базовых архитектурных решениях аналоговых микросхем, в т.ч. с учётом требований SiGe-технологий. Приводятся результаты компьютерного моделирования различных модификаций ДУ с повышенным  $K_{ос.сф}$ .

Предназначено для студентов, изучающих дисциплины «Схемотехника аналоговых электронных устройств», «Схемотехника цифровых электронных систем», «Устройства приёма и обработки сигналов», «Радиоавтоматика», «Электроника», «Системы автоматического управления», «Микроэлектроника», «Компоненты современной электроники», «Автоматика и телемеханика», «Схемотехника», «Основы схемотехники», «Устройства генерирования и формирования сигналов», «Архитектура ЭВМ и систем», «Архитектура информационных систем».

Может быть полезно для курсового, дипломного проектирования и самостоятельной работы, а также учебно-исследовательской и научно-исследовательской работы бакалавров, магистрантов соответствующих направлений подготовки, а также аспирантов (05.13.05 «Элементы и устройства вычислительной техники и систем управления»), занимающихся разработкой электронной компонентной базы устройств радиотехники, автоматики и вычислительной техники в рамках диссертационных исследований.

УДК 621.375(075.8)

ББК 32.846я73

Учебное пособие разработано в рамках государственного задания Минобрнауки РФ на НИР № 8.3383.2011 (ЮРГУЭС-02.12.ГЗ) «Теоретические основы проектирования нового поколения СФ-блоков систем связи, телекоммуникаций и технической диагностики на основе радиационно-стойких технологий (SiGe, АБМК\_1\_3/4 и др.)», выполняемой в 2012–2014 гг.

**Режим доступа к электронной копии печатного издания: <http://www.libdb.sssu.ru>**

ISBN 978-5-93834-825-7

© Прокопенко Н.Н., Ковбасюк Н.В., Крюков С.В., 2013

© ФГБОУ ВПО «Южно-Российский государственный университет экономики и сервиса», 2013

## ОГЛАВЛЕНИЕ

|   |    |
|---|----|
| Введение.....   | 5  |
| Часть 1. Архитектура дифференциальных усилителей с повышенным коэффициентом ослабления входных синфазных сигналов .....   | 6  |
| 1. Дифференциальные усилители с собственной и взаимной компенсацией импедансов цепей установления статического режима .....                                     | 6  |
| 1.1. Классические ДУ с резистивным токостабилизирующим двухполюсником.....  | 6  |
| 1.2. Дифференциальные усилители с симметричным выходом.....   | 9  |
| 1.3. Дифференциальные усилители с «токовыми зеркалами».....   | 10 |
| 1.4. Дифференциальные усилители с параллельным компенсирующим каналом.....  | 12 |
| 1.5. Архитектура каналов компенсации в ДУ с местной отрицательной обратной связью для дифференциального сигнала .....   | 13 |
| 1.6. Дифференциальные усилители со структурой $\mu A741$ .....  | 20 |
| 1.7. Классические комплементарные ДУ .....  | 23 |
| 1.7.1. Условия взаимной компенсации импедансов токостабилизирующих двухполюсников общей эмиттерной цепи.....  | 23 |
| 1.7.2. Дифференциальные усилители с четырёхканальным сумматором .....   | 25 |
| 1.8. Комплементарные дифференциальные каскады с местной обратной связью .....   | 32 |
| 1.9. Комплементарные ДУ с многоканальной компенсацией .....   | 35 |
| 2. Дифференциальные каскады с цепями взаимной компенсации ошибок преобразования синфазных сигналов и ЭДС смещения нуля при неидеальных активных нагрузках ..... | 40 |
| 2.1. Способы компенсации ЭДС смещения нуля и повышения $K_{ос.сф}$ ДУ с несимметричным включением активной нагрузки.....  | 42 |
| 2.2. Классический дифференциальный усилитель с активной нагрузкой .....   | 44 |
| 2.3. Дифференциальные усилители на основе «перегнутого» каскода....   | 47 |
| 2.4. Дифференциальные усилители с rail-to-rail выходом .....  | 53 |
| 2.5. Дифференциальные усилители с архитектурой $\mu A741$ .....   | 62 |
| 3. Дифференциальные усилители с последовательной многоканальной компенсацией.....   | 66 |
| 4. Дифференциальные каскады с прямой передачей синфазного сигнала в эмиттерную цепь входных транзисторов .....  | 73 |
| 4.1. Каскады с каналом прямой передачи синфазного сигнала .....   | 74 |
| 4.2. Каскады с глубокой обратной связью по синфазному сигналу в канале формирования корректирующего тока.....   | 79 |
| 4.2.1. Эффективная выходная проводимость управляемого источника опорного тока в корректирующем ДУ.....  | 79 |
| 4.2.2. Базовые структурные схемы .....  | 81 |

|  |     |
|--|-----|
| 5. Дифференциальные усилители с каналами собственной компенсации выходной проводимости транзисторных источников опорного тока.....             | 86  |
| Выводы .....   | 92  |
| Вопросы для самоконтроля .....   | 92  |
| Часть 2. Схемотехника дифференциальных усилителей  |     |
| с повышенным ослаблением входного синфазного сигнала .....   | 94  |
| 6. Перспективные способы введения отрицательных обратных связей по синфазному сигналу в аналоговых микросхемах с дифференциальным входом ..... | 94  |
| 6.1. Дифференциальные усилители с обратной связью по общей эмиттерной цепи.....  | 94  |
| 6.2. Дифференциальные усилители с обратной связью по цепи активной нагрузки.....   | 97  |
| 6.3. Дифференциальные усилители с обратной связью в выходной цепи «перегнутого» каскода .....  | 101 |
| 7. Методы повышения синфазной помехоустойчивости комплементарных дифференциальных усилителей .....   | 104 |
| 7.1. Дифференциальные усилители с выходным каскадом на комплементарных повторителях тока.....  | 108 |
| 7.2. Дифференциальные усилители с выходным каскадом на основе комплементарных «перегнутых» каскодов .....                                      | 111 |
| 7.3. Дифференциальные усилители с гибридным выходным каскадом ..   | 121 |
| 7.4. Дифференциальные усилители с инвариантной архитектурой выходного каскада.....   | 123 |
| 8. Дифференциальные каскады широкополосных операционных усилителей .....   | 138 |
| 8.1. Входные каскады быстродействующих ОУ с повышенным ослаблением синфазного сигнала.....   | 138 |
| 8.2. Собственная компенсация паразитных импедансов в ДУ с архитектурой $\mu A741$ .....  | 142 |
| 9. Дифференциальные усилители с параллельным каналом компенсации импедансов токостабилизирующих двухполюсников .....                           | 145 |
| 9.1. Схемы с симметричным выходом .....  | 146 |
| 9.2. Схемы с несимметричной активной нагрузкой .....   | 159 |
| 9.3. Способы собственной и взаимной компенсаций $r_k$ - $C_k$ транзисторных источников опорного тока в дифференциальном усилителе .....        | 166 |
| 9.3.1. Классические дифференциальные усилители .....   | 166 |
| 9.3.2. Дифференциальные усилители на «перегнутых» каскодах .....   | 170 |
| 9.3.3. Дифференциальные усилители на основе каскадов «ОК-ОБ-ОБ» .....  | 174 |
| 9.3.4. Взаимная компенсация $r_k$ - $C_k$ в ДУ со следящим питанием .....  | 175 |
| Вопросы для самоконтроля.....  | 176 |
| Заключение .....   | 176 |
| Библиографический список.....  | 177 |



## ВВЕДЕНИЕ

В цифровых интегральных микросхемах результатом увеличения скорости обработки информации стали тенденции постоянного уменьшения напряжения питания, что является «анафемой» в аналоговом проектировании с высокими значениями обобщённых показателей качества. При технологических нормах 350 нм (3,3 В) по-прежнему достаточно схемотехнических возможностей для аналогового проектирования, хотя наличие 5 В питания было бы предпочтительнее. При нормах 180 нм (1,8 В) процесс усложняется и характеристики страдают. При 120 нм (1,2 В) аналоговое проектирование значительно усложняется даже при ухудшенных характеристиках. При 90 нм аналоговое проектирование практически невозможно. За пределами 90–130 нм процессов нас ждут фундаментальные схемотехнические ограничения. В этой связи необходима поддержка новых семейств микросхем и подходов к их проектированию, ориентированных на улучшение параметров при низковольтном питании.

Снижение напряжения питания микросхем операционных усилителей и компараторов до  $1,5 \div 3$  В требует пересмотра сложившихся представлений о методах обеспечения синфазной помехоустойчивости (высоких значений  $K_{oc.cф}$ ) и допустимого диапазона изменения входных синфазных сигналов ( $U_{c.max}$ ).

## **ЧАСТЬ 1**

# **АРХИТЕКТУРА ДИФФЕРЕНЦИАЛЬНЫХ УСИЛИТЕЛЕЙ С ПОВЫШЕННЫМ КОЭФФИЦИЕНТОМ ОСЛАБЛЕНИЯ ВХОДНЫХ СИНФАЗНЫХ СИГНАЛОВ**

## **1. ДИФФЕРЕНЦИАЛЬНЫЕ УСИЛИТЕЛИ С СОБСТВЕННОЙ И ВЗАИМНОЙ КОМПЕНСАЦИЕЙ ИМПЕДАНСОВ ЦЕПЕЙ УСТАНОВЛЕНИЯ СТАТИЧЕСКОГО РЕЖИМА**

Переход на малые напряжения питания аналоговых микросхем, недостаточно высокие значения выходного сопротивления транзисторных источников опорного тока (ИОТ), а также их негативное влияние на допустимый диапазон входных синфазных сигналов ставят вопрос о целесообразности применения классических ИОТ в дифференциальных усилителях. Очевидно, это должно привести к пересмотру сложившихся схемотехнических решений в данном классе аналоговых устройств и поиску альтернативной схемотехники. Действительно, хорошо известно, что не допускается применять резисторы для стабилизации статического режима ДУ, если он имеет синфазную составляющую входных сигналов.

Данную задачу можно решить путём синтеза схем дифференциальных каскадов, использующих принципы собственной и взаимной компенсации влияния низкоомных токостабилизирующих двухполюсников на коэффициент ослабления синфазных сигналов.

### **1.1. Классические ДУ с резистивным токостабилизирующим двухполюсником**

Получим условия компенсации влияния резистора  $R_1$  на  $K_{oc.cф}$  классического ДУ рис. 1.1 при условии, что входные сопротивления подсхемы  $\sum 1 R_{вх.2} \ll R_1 \gg r_{э1} \approx r_{э2}$ ,  $R_{вх.1} \ll R_1 \gg r_{э1} \approx r_{э2}$ , где  $r_{э1} \approx r_{э2}$  – дифференциальное сопротивление эмиттерных переходов VT1, VT2.

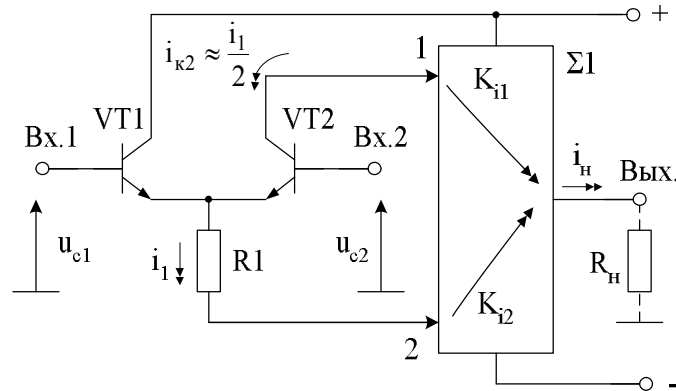


Рис. 1.1. Собственная компенсация R1 в классическом ДУ

Сумматор  $\Sigma 1$  обеспечивает передачу на выход ДУ приращений токов  $i_{k2}$  и  $i_1$ , которые должны компенсировать друг друга:

$$i_n = i_1 K_{i2} - 0,5 i_1 K_{i1} = u_c S_{сф}, \quad (1.1)$$

где  $S_{сф} = \frac{K_{i2} - 0,5 K_{i1}}{R_1} = \frac{i_n}{u_c}$  – крутизна ДУ по синфазному сигналу.

Для получения нулевой передачи  $u_c$  на выход  $\Sigma 1$  необходимо обеспечить следующее соотношение между коэффициентами усиления по току сумматора:

$$K_{i2} = \frac{1}{2} K_{i1}. \quad (1.2)$$

Условие качественного усиления дифференциального сигнала также накладывает ограничение на параметры схемы

$$\frac{R_n K_{i1}}{r_{\Sigma 1} + r_{\Sigma 2}} \gg 1.$$

Минимизация влияния R1 на усиление дифференциального сигнала обеспечивается, если  $R_1 \gg r_{\Sigma 1} + r_{\Sigma 2}$ .

На рис. 1.2 приведены примеры построения схем ДУ с архитектурой рис. 1.1.

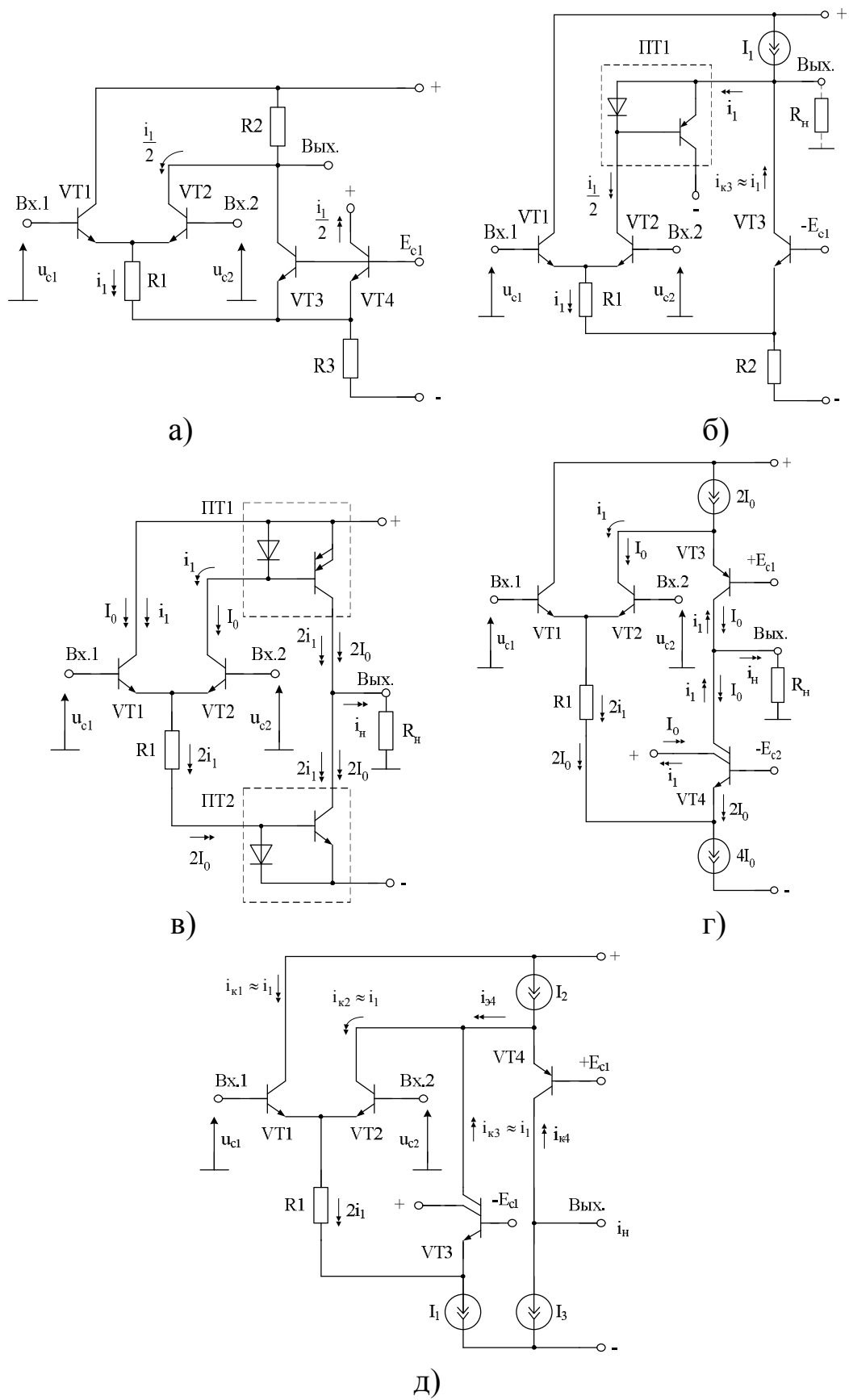


Рис. 1.2. Пример построения ДУ с собственной компенсацией R1

Результаты компьютерного моделирования ДУ рис. 1.2г показаны на рис. 1.3б.

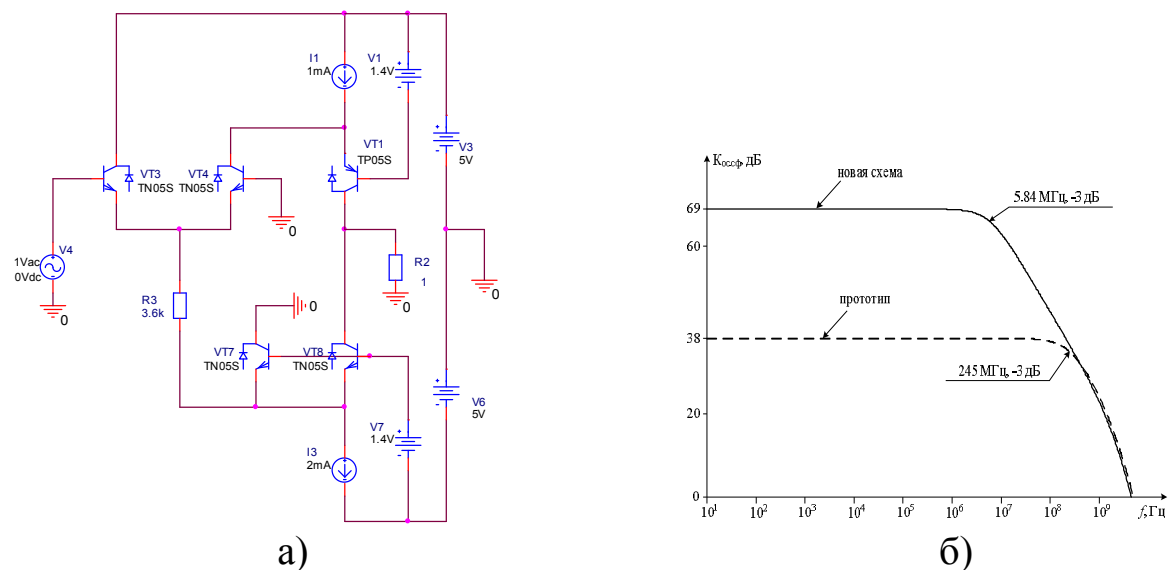


Рис. 1.3. Компьютерная модель ДУ рис. 1.2г (а) и результаты её исследований (б)

## 1.2. Дифференциальные усилители с симметричным выходом

В тех случаях, когда ДУ имеет два выхода (рис. 1.4), условия собственной компенсации должны работать для каждого из выходов независимо друг от друга.

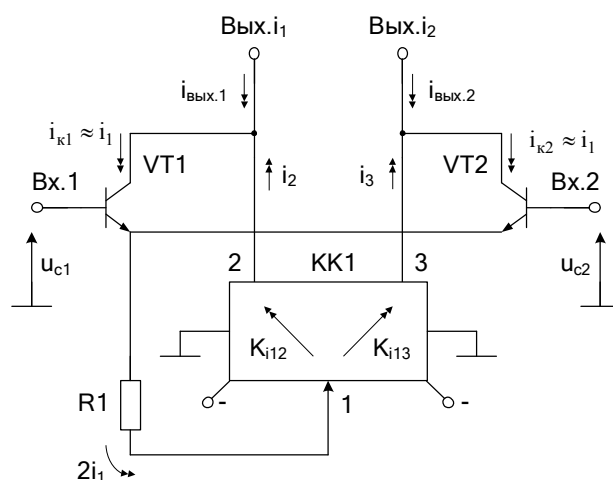


Рис. 1.4. Собственная компенсация  $R_1$  в ДУ с симметричным выходом

Примеры синтеза ДУ, соответствующих обобщённой схеме рис. 1.4, приведены на рис. 1.5.

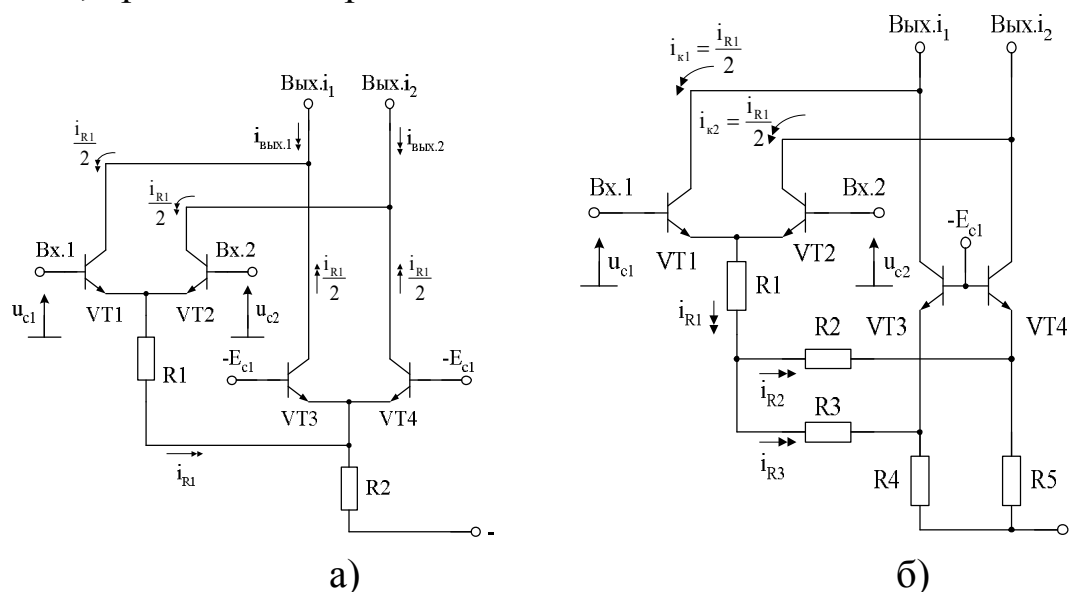


Рис. 1.5. Примеры построения дифференциальных усилителей с симметричным выходом

### 1.3. Дифференциальные усилители с «токовыми зеркалами»

Для усилителей данного подкласса характерно суммирование дифференциальных сигналов выходов Вых.1 и Вых.2 ДУ (рис. 1.6).

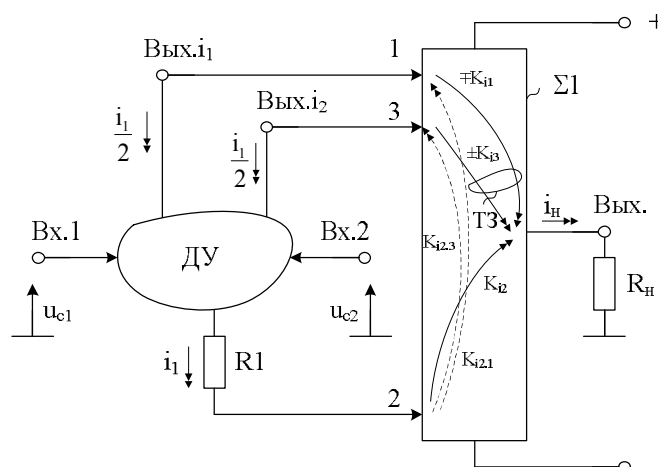


Рис. 1.6. Общий случай суммирования выходных синфазных и дифференциальных сигналов

Поэтому коэффициенты передачи по току сумматора  $\Sigma 1$  по входам 1, 2, 3, ( $K_{i1}$ ,  $K_{i3}$ ,  $K_{i2}$ ) должны удовлетворять условиям

$$\begin{cases} K_{i1} = -K_{i3} \\ 2K_{i2} = (K_{i1} - K_{i3}). \end{cases} \quad (1.3)$$

В ряде случаев целесообразна организация каналов передачи тока  $i_1$  от входа 2 ко входам 1 и 3, а затем передача образовавшихся таким образом разностных сигналов на выход ДУ через «токовые» зеркала. В этом случае у сумматора  $\Sigma 1$  должны быть следующие коэффициенты передачи

$$\begin{cases} K_{i1} = -K_{i2} \\ K_{i2.3} = 0,5 \\ K_{i2.1} = 0,5. \end{cases} \quad (1.4)$$

Примеры построения практических схем с архитектурой рис. 1.6 приведены на рис. 1.7.

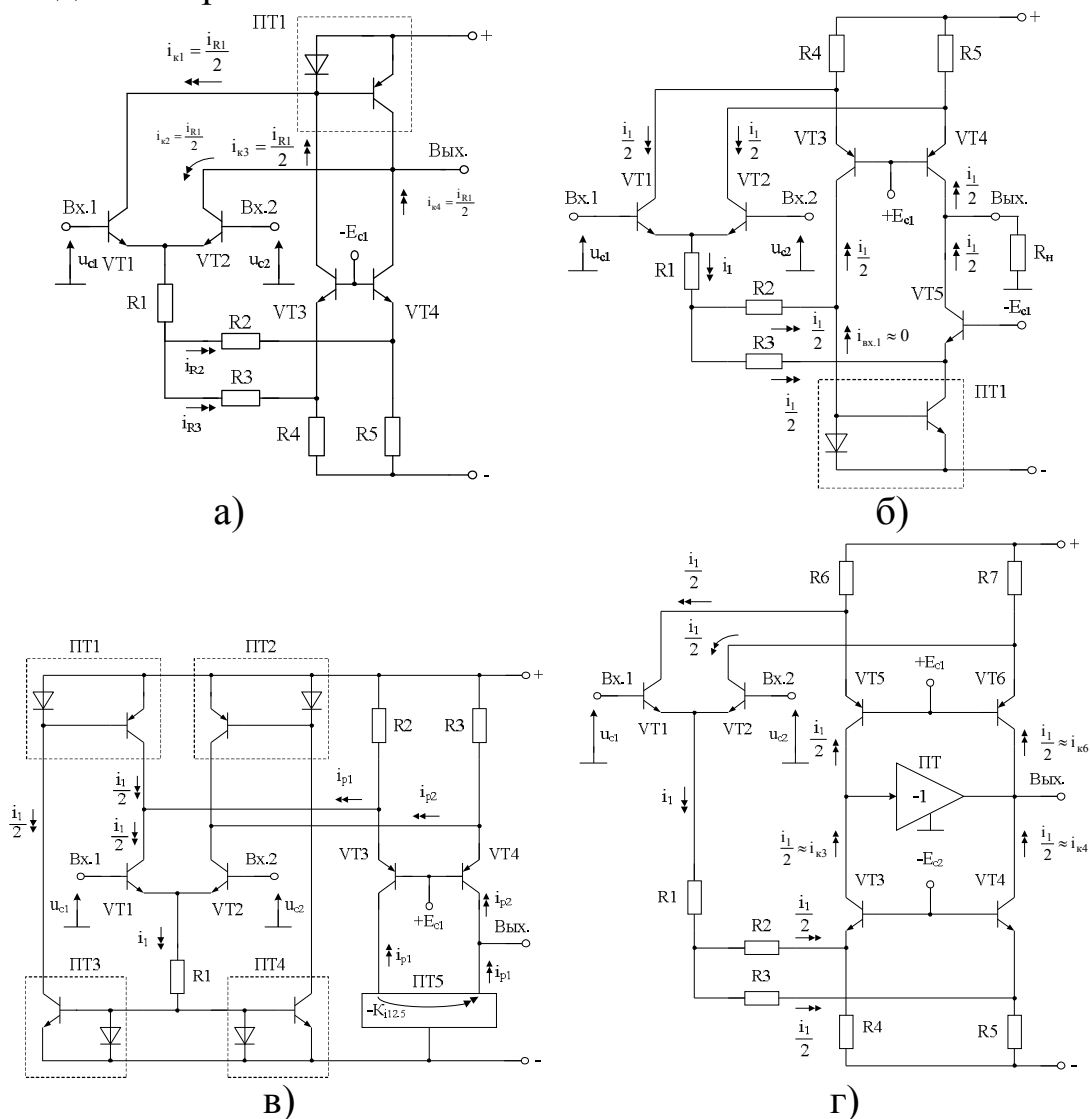


Рис. 1.7. Примеры построения ДУ с архитектурой рис. 1.6

## 1.4. Дифференциальные усилители с параллельным компенсирующим каналом

В структурной схеме рис. 1.8 для минимизации влияния резистора  $R_8$  на  $K_{ос.сф}$  предусмотрен специальный компенсирующий канал на транзисторах VT3 и VT4 и резисторах  $R_1^*$  и  $R_1^{**}$ .

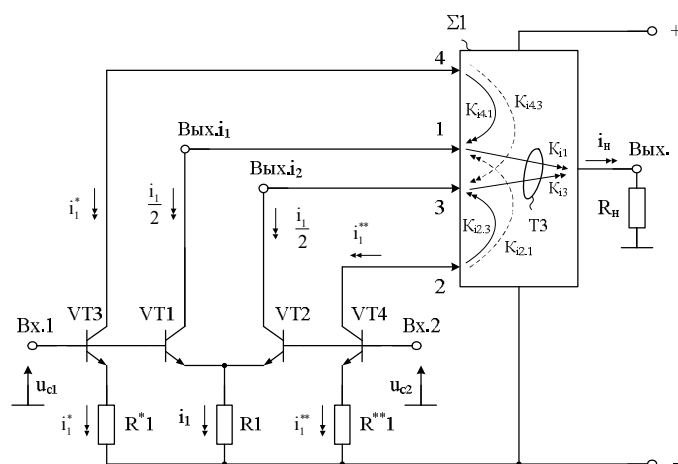


Рис. 1.8. Архитектура ДУ  
со взаимной компенсацией сопротивлений  $R_1$  и  $R_1^*$ ,  $R_1^{**}$

Коэффициенты передачи сумматора сигналов  $\Sigma 1$  должны удовлетворять условиям

$$\begin{cases} K_{i4.1} = -\frac{R_1^*}{2R_1} \\ K_{i2.3} = -\frac{R_1^{**}}{2R_1} \end{cases} \quad (1.5)$$

$$\begin{cases} K_{i4.3} = -\frac{R_1^*}{2R_1} \\ K_{i2.1} = -\frac{R_1^{**}}{2R_1} \end{cases} \quad (1.6)$$

При этом для усиления дифференциального сигнала необходимо обеспечить

$$K_{i1} = -K_{i3}.$$

Возможна также организация компенсирующих каналов с передачей сигналов со входов 4 и 2 непосредственно на выход ДУ.



Пример построения ДУ данного подкласса приведён на рис. 1.9.

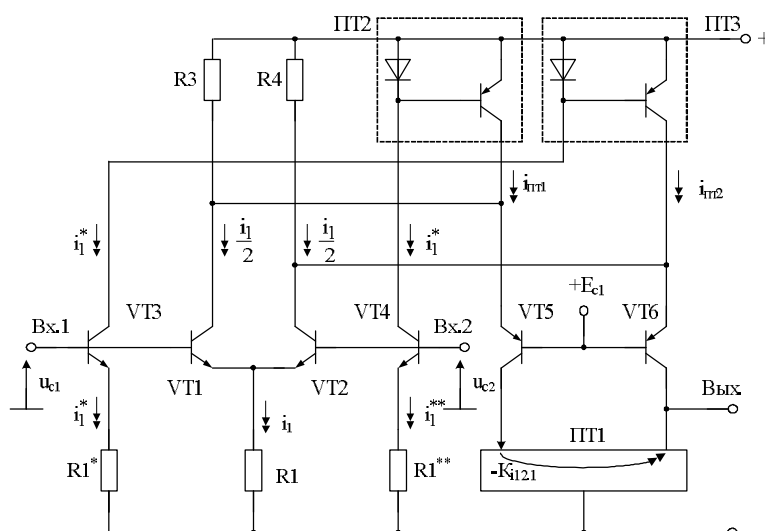


Рис. 1.9. Пример построения ДУ с архитектурой рис. 1.8

### 1.5. Архитектура каналов компенсации в ДУ с местной отрицательной обратной связью для дифференциального сигнала

Схемы ДУ с местной обратной связью для дифференциального сигнала (рис. 1.10) также относятся к числу базовых и широко применяются в аналоговых перемножителях сигналов, ОУ, стабилизаторах напряжения, компараторах.

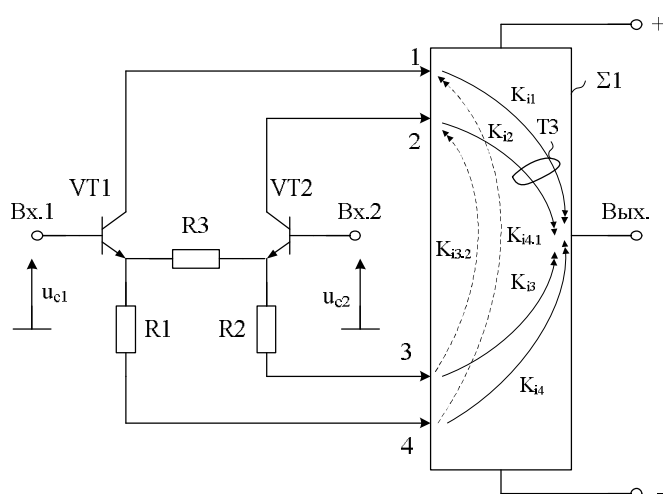


Рис. 1.10. Базовая архитектура каналов компенсации в ДУ с местной отрицательной обратной связью

Определим требования к коэффициентам передачи по току сумматора  $\Sigma 1$ , при которых уменьшается влияние резисторов  $R_1 \approx R_2$  на ослабление синфазных сигналов. Приращение тока в нагрузке  $R_H$  зависит от элементов схемы рис. 1.10 и входного синфазного сигнала  $u_c = u_{c1} = u_{c2}$  следующим образом:

$$i_H = u_c S_{\text{сф}}, \quad (1.7)$$

где  $S_{\text{сф}}$  – крутизна преобразования  $u_c$  в  $i_H$ . Причём при  $K_{i3,2} = K_{i4,1} = 0$

$$S_{\text{сф}} = u_c \left[ \frac{K_{i3} - K_{i2}}{R_2} + \frac{K_{i4} - K_{i1}}{R_1} \right]. \quad (1.8)$$

Формула (1.8) позволяет определить общее условие компенсации влияния резисторов  $R_1$  и  $R_2$  на  $S_{\text{сф}}$ :

$$\frac{K_{i3} - K_{i2}}{R_2} = \frac{K_{i1} - K_{i4}}{R_1}. \quad (1.9)$$

Для собственной компенсации  $R_1$  и  $R_2$  необходимо обеспечить

$$\begin{cases} K_{i3} = K_{i2} \\ K_{i1} = K_{i4} \end{cases}. \quad (1.10)$$

Это означает, что при идентичных токовых усилениях по инвертирующим и неинвертирующим входам 3 и 2, 1 и 4 резисторы  $R_1$  и  $R_2$  не влияют на  $S_{\text{сф}}$  и могут выбираться достаточно низкоомными.

Примеры построения схем, удовлетворяющих условиям (1.10), приведены на рис. 1.11а, в.

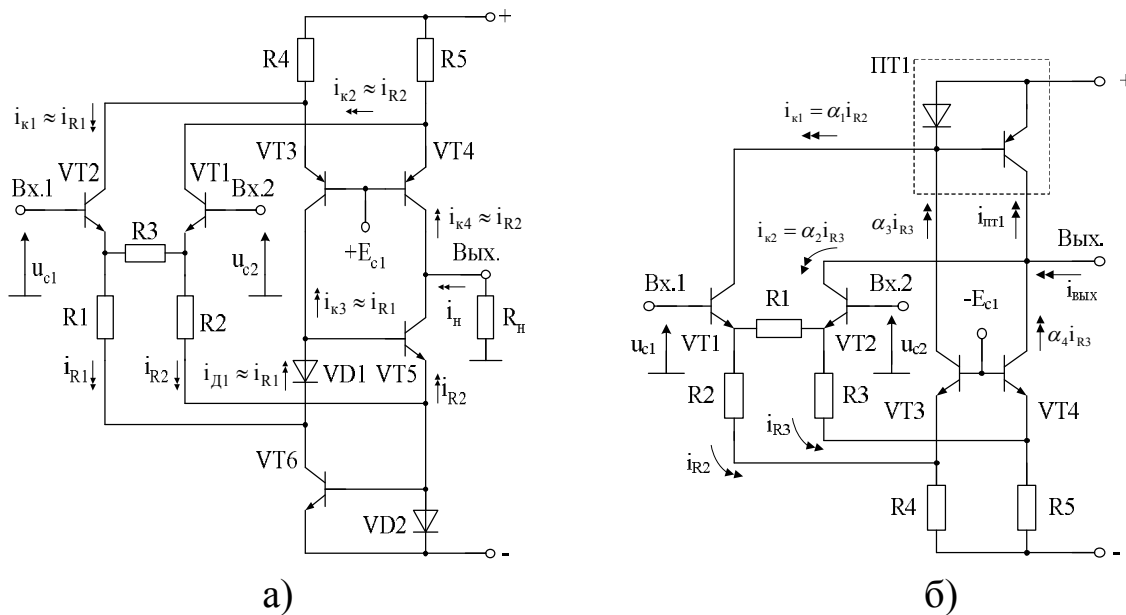


Рис. 1.11. Собственная компенсация  $R_1, R_2$  в ДУ  
(начало, окончание см. на с. 15)

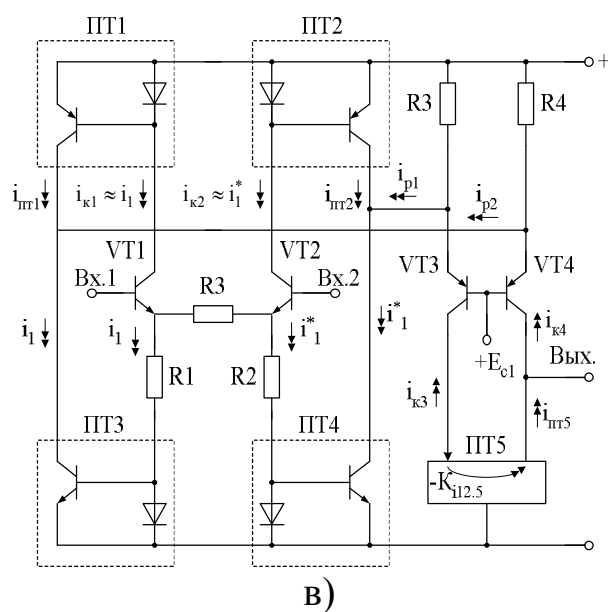


Рис. 1.11. Окончание (начало см. на с. 14)

Два условия менее перспективной взаимной компенсации влияния на  $K_{ос.сф}$   $R1$  и  $R2$  имеют следующий вид

$$\left. \begin{aligned} K_{i2} = K_{i4} = 0 \\ \frac{K_{i3}}{K_{i1}} = \frac{R_2}{R_1} \end{aligned} \right\}, \quad (1.11)$$

$$\left. \begin{aligned} K_{i3} = K_{i1} = 0 \\ \frac{K_{i2}}{K_{i4}} = \frac{R_2}{R_1} \end{aligned} \right\}. \quad (1.12)$$

Пример построения такого ДУ показан на рис. 1.12.

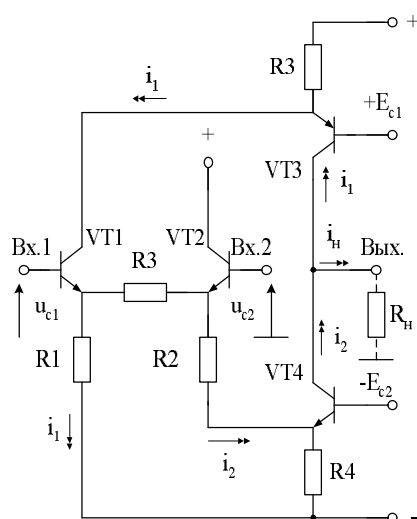


Рис. 1.12. ДУ со взаимной компенсацией  $R1$  и  $R2$

Формулам (1.11) и (1.12) также удовлетворяет достаточно широкий спектр схемотехнических решений ДУ. Следует, однако, заметить, что взаимная компенсация  $R1$  и  $R2$  (1.11) и (1.12) имеет более высокую чувствительность к нестабильности этих элементов (технологический разброс, температурные эффекты, старение и т.п.).

В схемах ДУ с двумя выходами условия (1.9) должны работать для каждого выхода независимо. Примеры синтеза таких схем показаны на рис. 1.13.

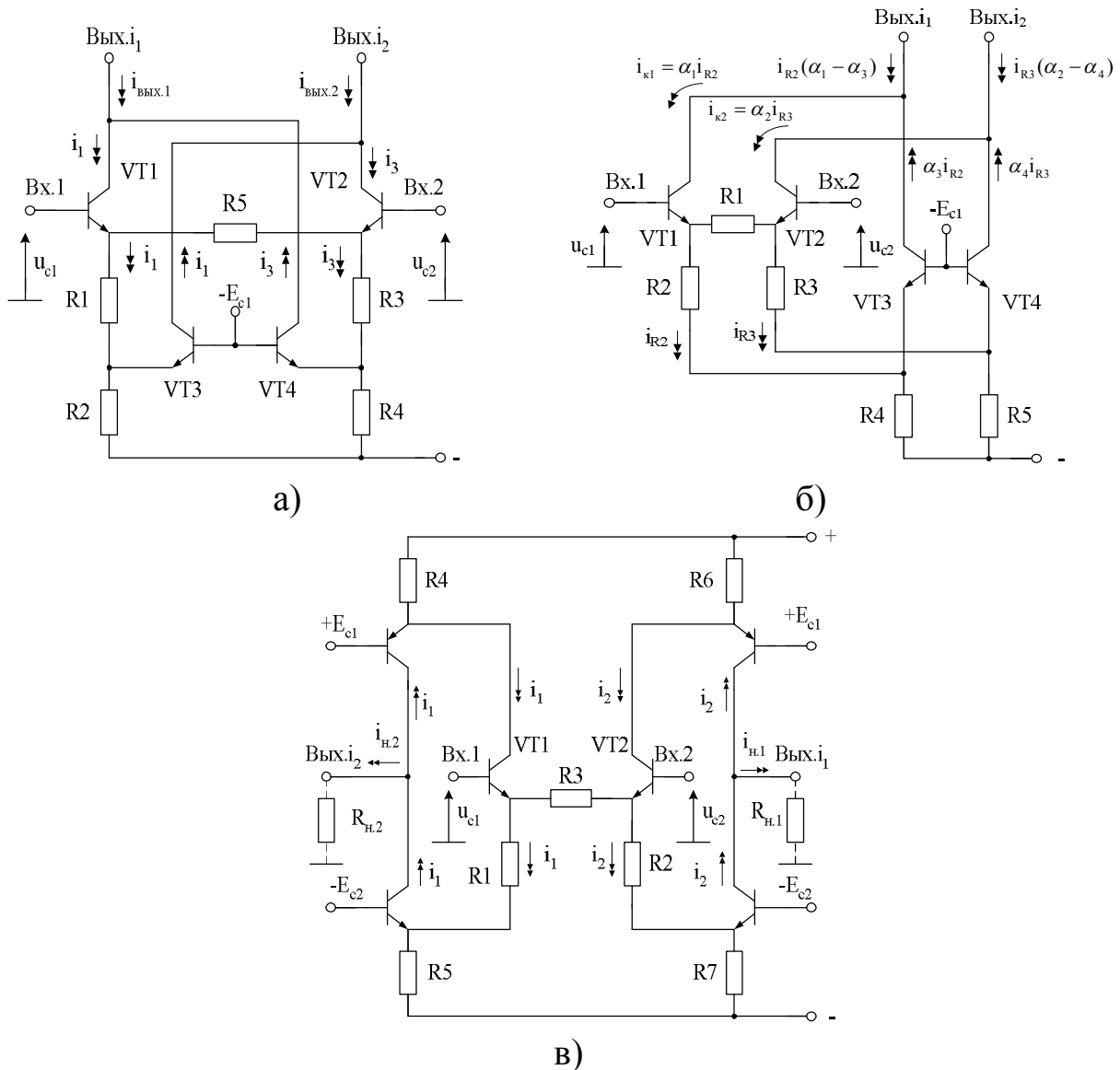


Рис. 1.13. Примеры построения мультывыходных ДУ со взаимной (а) и собственной (б) компенсацией

Особенность обобщённой схемы рис. 1.14 состоит в том, что здесь обеспечивается взаимная компенсация сопротивлений  $R1$  и  $R4$  ( $R2$  и  $R5$ ) относительно выходов.

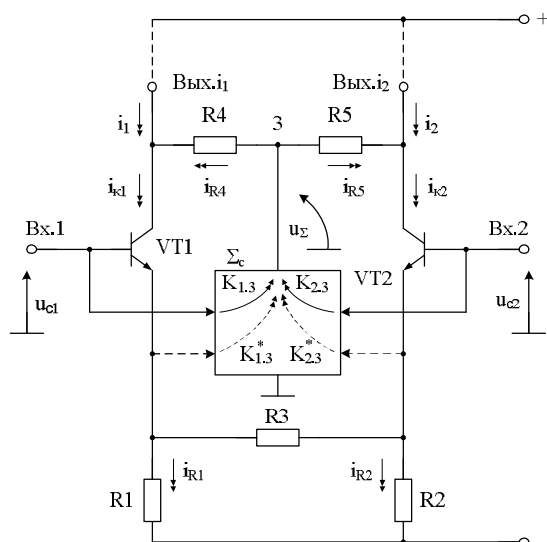


Рис. 1.14. Архитектура ДУ с параллельным каналом взаимной компенсации резисторов R1 и R4 (R2 и R5)

Подсхема выделения синфазного входного напряжения ДУ  $\Sigma_c$  обеспечивает единичную передачу  $u_c$  в узел 3 ( $u_\Sigma = u_c$ ). Для этого необходимо иметь коэффициенты передачи напряжения

$$\begin{cases} K_{13} = 1 \\ K_{23} = 1 \\ K_{13}^* = 1 \\ K_{23}^* = 1 \end{cases} \quad (1.13)$$

В данном случае дополнительным условием взаимной компенсации токов через R1 и R4 (R2 и R5) будут равенства  $R4=R1$ ,  $R2=R5$ .

Примеры построения ДУ данного подкласса приведены на рис. 1.15.

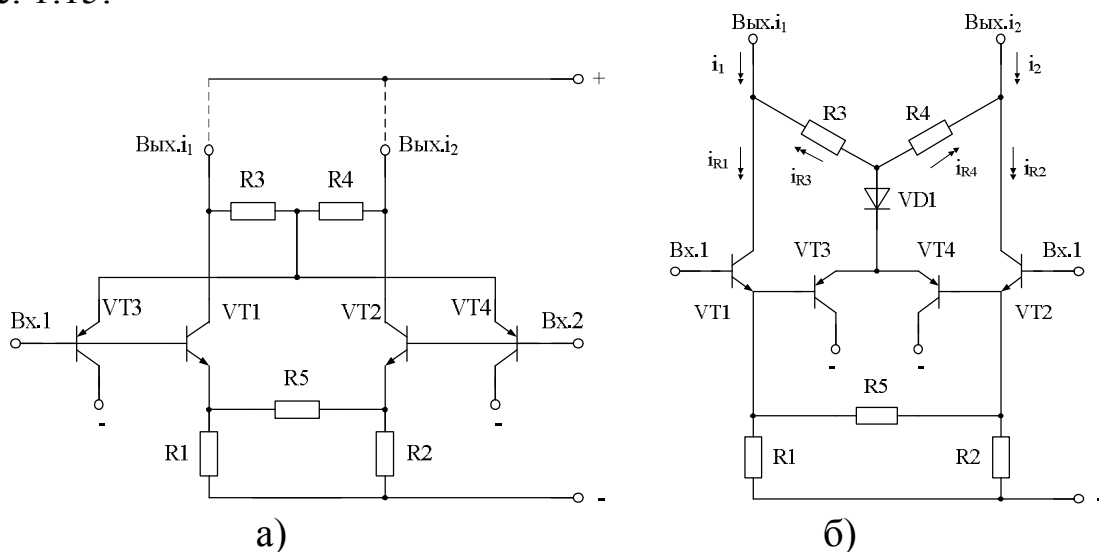


Рис. 1.15. Примеры построения подсхемы выделения синфазного сигнала  $\Sigma_c$  (начало, окончание см. на с. 18)

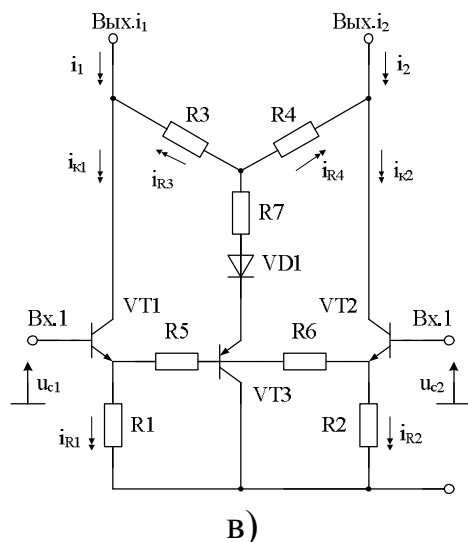


Рис. 1.15. Окончание (начало см. на с. 17)

В общем случае подсьема выделения синфазного сигнала  $\Sigma_c$  может иметь два потенциальных выхода, каждый из которых «обслуживает» соответствующий токовый выход ДУ – создаёт компенсирующий ток. Примеры построения ДУ с данной архитектурой показаны на рис. 1.16.

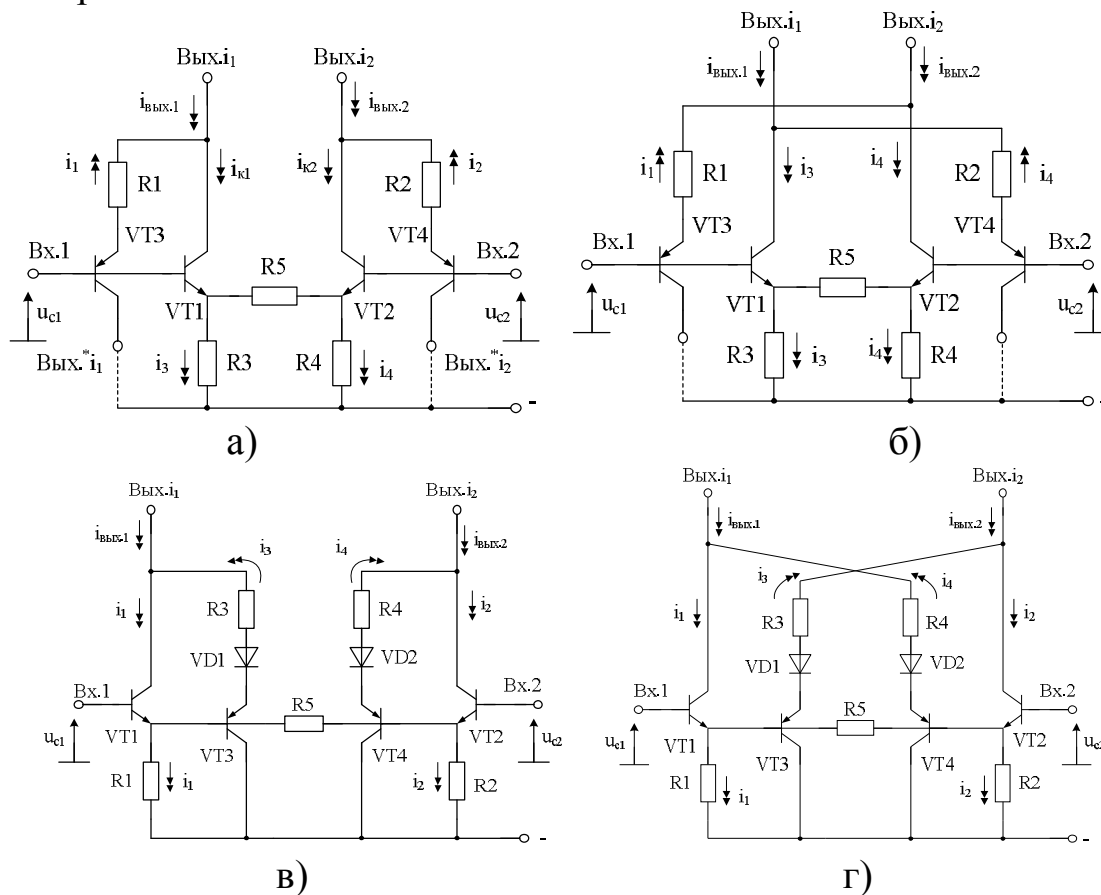
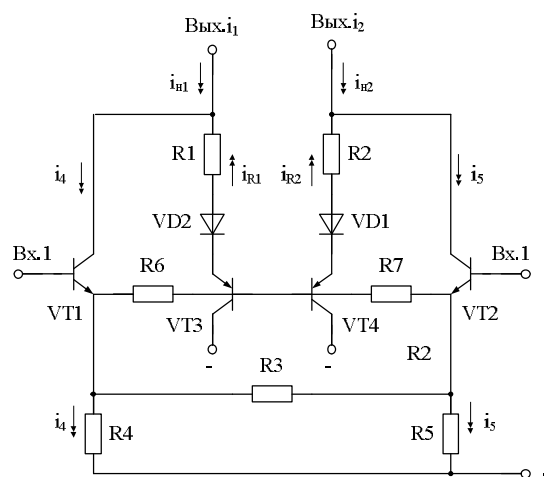


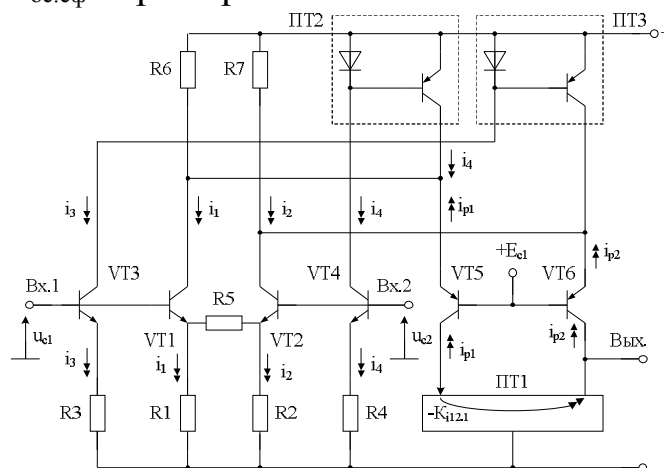
Рис. 1.16. Способы взаимной компенсации импедансов двухполюсников в ДУ с мультывыходной подсьемой выделения синфазного сигнала (начало, окончание см. на с. 19)



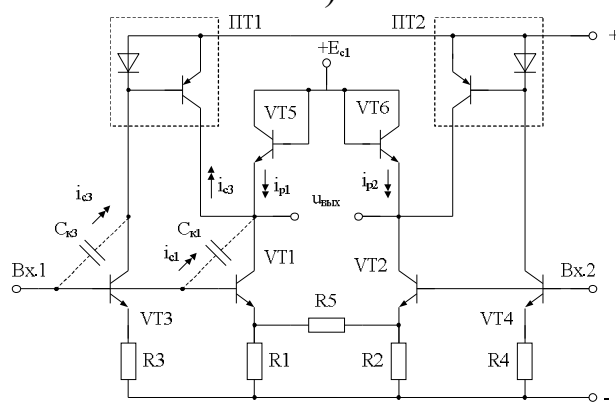
д)

Рис. 1.16. Окончание (начало на с. 18)

В усилителях с местной отрицательной обратной связью возможно также применение ранее рассмотренных (рис. 1.8) параллельных каналов взаимной компенсации влияния токостабилизирующих резисторов на  $K_{\text{ос.сф}}$ . Примеры таких схем показаны на рис. 1.17.



а)



б)

Рис. 1.17. ДУ с параллельным каналом взаимной компенсации резисторов (начало, окончание на с. 20)

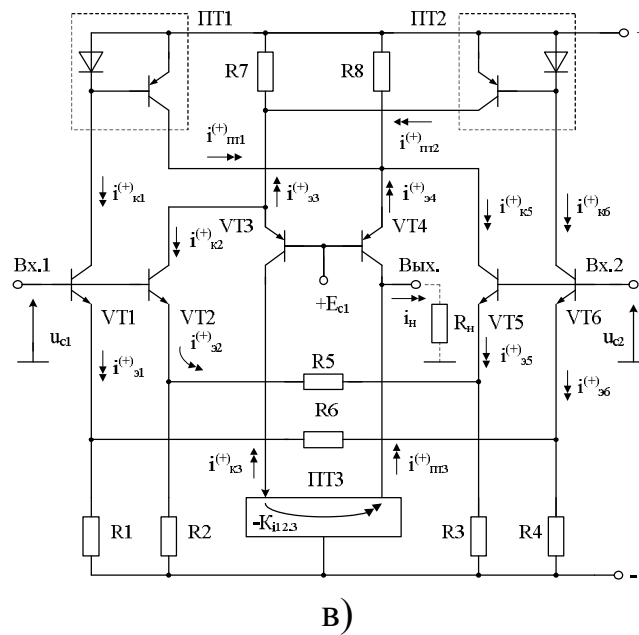


Рис. 1.17. Окончание (начало см. на с. 19)

В схеме рис. 1.18 для организации канала взаимной компенсации используются «токовые» зеркала VT4-VT5.

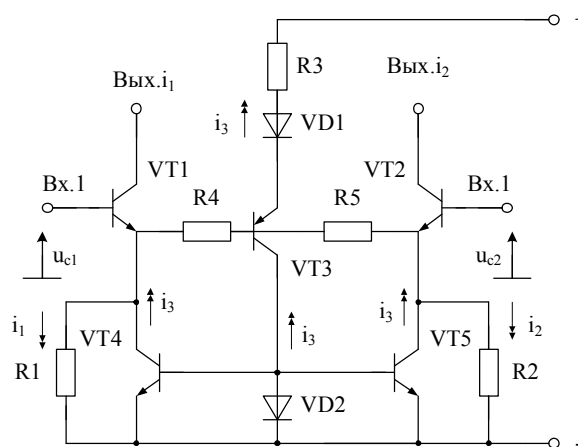


Рис. 1.18. ДУ с каналом взаимной компенсации на «токовых» зеркалах

## 1.6. Дифференциальные усилители со структурой $\mu A741$

Схема входного каскада с архитектурой ОУ  $\mu A741$  относится к числу базовых (рис. 1.19). Поэтому достаточно актуальным является вопрос об условиях компенсации влияния резистора R1 на  $K_{oc.cф}$  в данном ДУ.



Для определения условий получения нулевой проводимости передачи синфазного сигнала  $S_{\text{сф}} = 0$  в ДУ рис. 1.19 найдём выходной ток  $i_{\text{н}}$ :

$$i_{\text{н}} = u_{\text{с}} S_{\text{сф}}, \quad (1.14)$$

где  $S_{\text{сф}} = K_{i2} - K_{i1}$ .

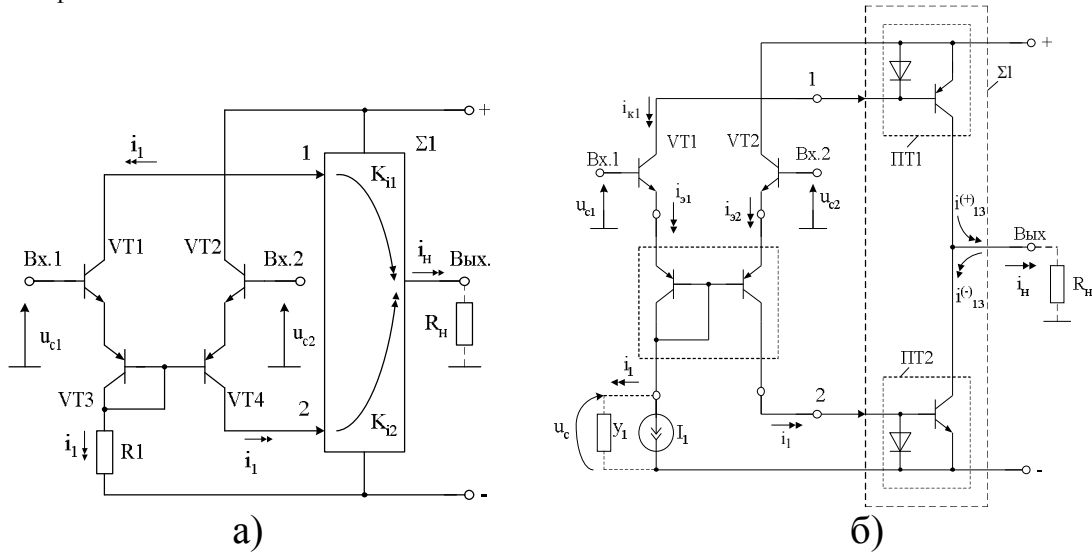


Рис. 1.19. Архитектура каскодного ДУ на комплементарных транзисторах (а) и пример его построения

Из (1.14) следует, что собственная компенсация R1 возможна при  $K_{i2} = K_{i1}$ . (1.15)

Данному уравнению удовлетворяет достаточно большое число схемотехнических решений ДУ на «токовых» зеркалах и «перегнутых» каскодах.

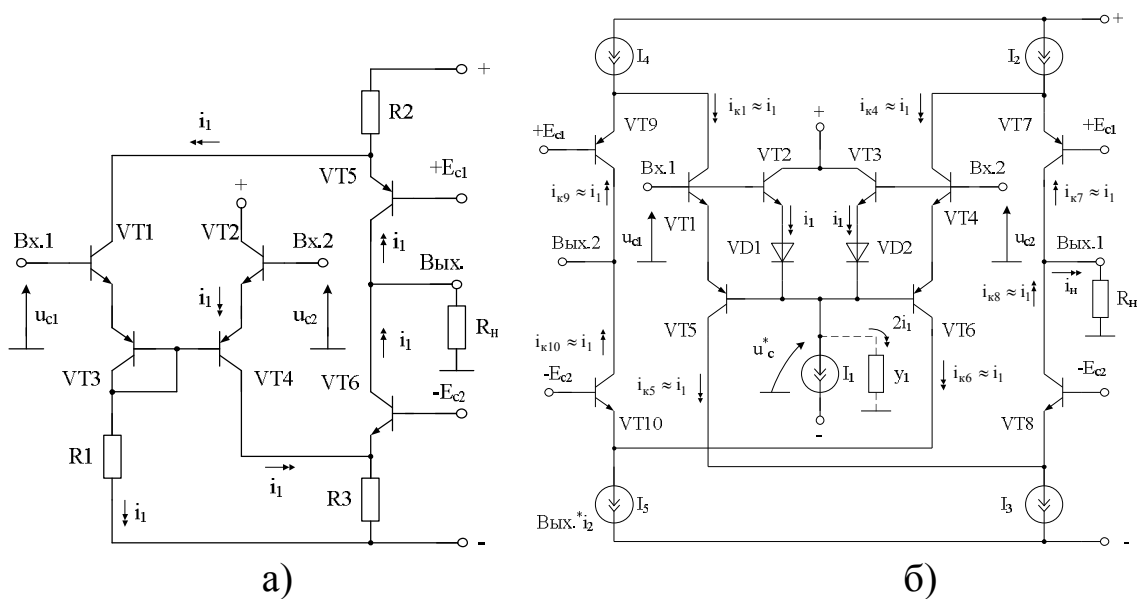


Рис. 1.20. ДУ с повышенным  $K_{\text{ос.сф}}$

Наиболее простые реализации компенсирующего канала в ДУ с архитектурой  $\mu A741$  возможны в соответствии с функциональной схемой рис. 1.21.

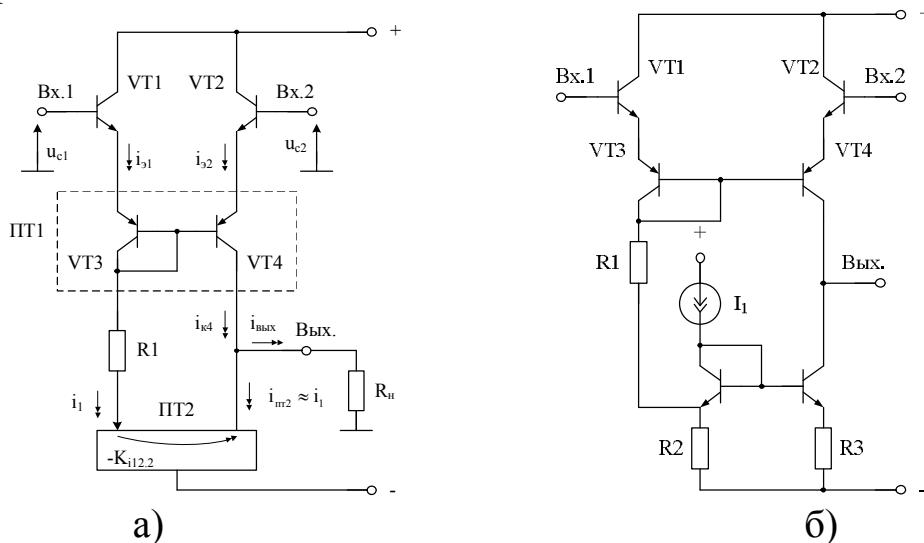


Рис. 1.21. Архитектура ДУ с собственной компенсацией  $R1$  (а) и пример её построения (б)

Погрешности компенсации зависят от коэффициента передачи по току токового зеркала  $PT2$ . В идеальном случае необходимо, чтобы

$$\begin{cases} K_{i12.2} = 1 \\ K_{i12.1} = 1, \end{cases} \quad (1.16)$$

где  $K_{i12.1}$  – коэффициент передачи подсхемы  $PT1$ .

На рис. 1.22 приведены примеры построения дифференциальных усилителей с архитектурой  $\mu A741$ .

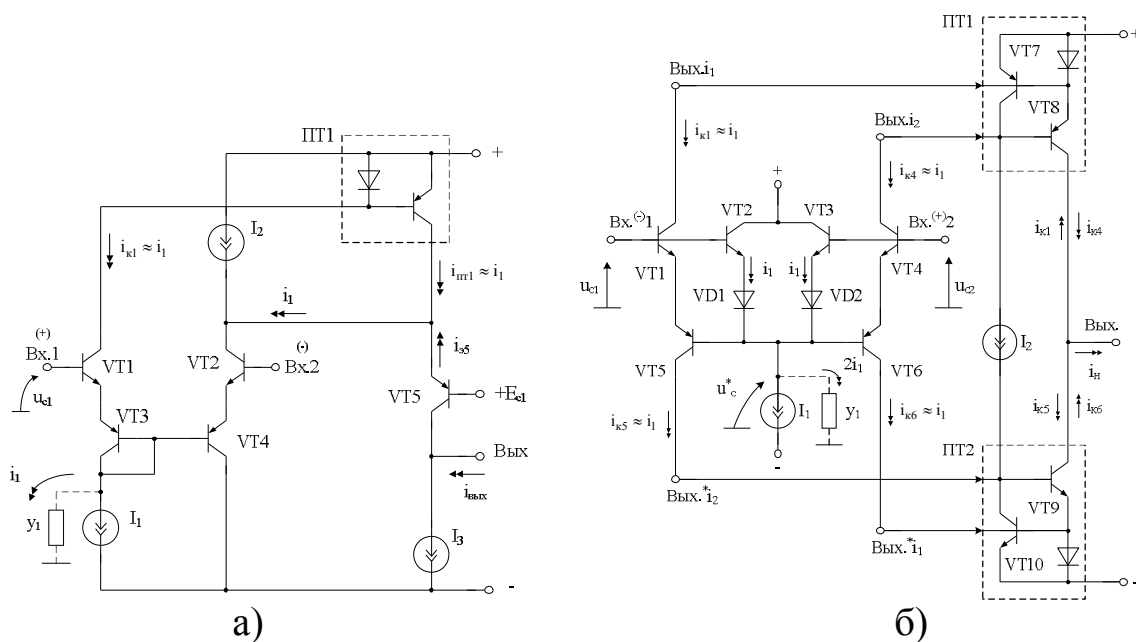


Рис. 1.22. Схемы ДУ с повышенным  $K_{oc.cf}$

## 1.7. Классические комплементарные ДУ

Рассмотрим базовые варианты построения компенсирующих каналов в комплементарных ДУ, представляющих собой параллельное (по входу) соединение двух дифференциальных каскадов на n-p-n и p-n-p транзисторах.

### 1.7.1. Условия взаимной компенсации импедансов токостабилизирующих двухполюсников общей эмиттерной цепи

Условия взаимной компенсации влияния  $R_1$ ,  $R_2$  на  $K_{ос.сф}$  для схемы рис. 1.23 можно получить из уравнения для тока её нагрузки:

$$i_H = 0,5i_2K_{i1} + 0,5i_1K_{i2}, \quad (1.17)$$

где  $i_1 \approx \frac{u_c}{R_1}$ ;  $i_2 \approx \frac{u_c}{R_2}$ .

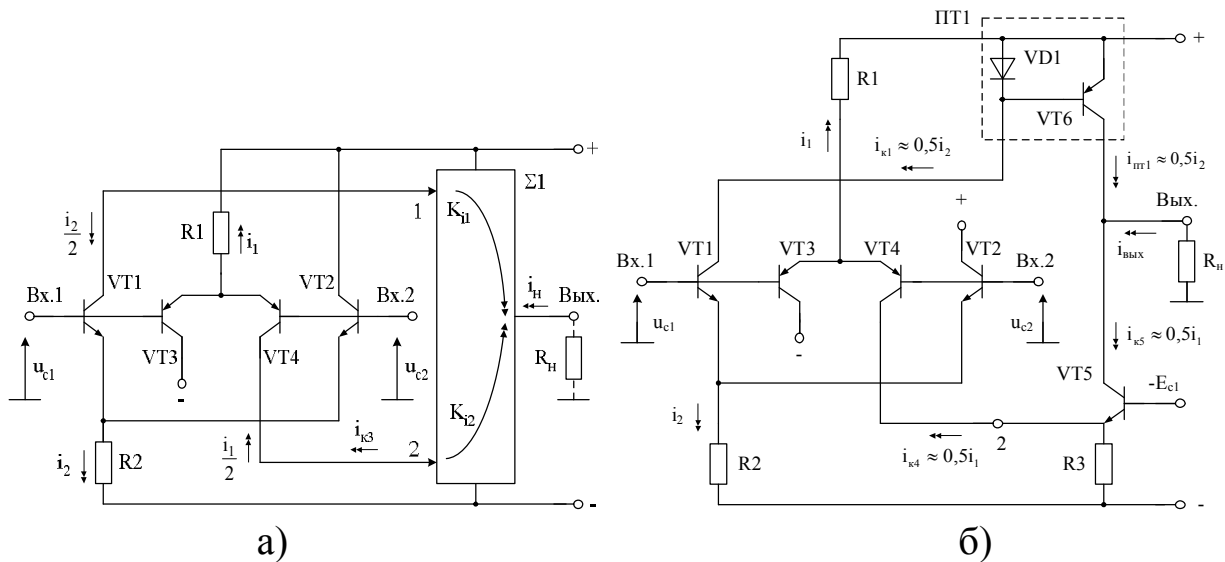


Рис. 1.23. Архитектура комплементарного ДУ со взаимной компенсацией  $R_1$  и  $R_2$  (а) и пример его построения (б)

Таким образом,

$$i_H = u_c S_{сф},$$

где  $S_{сф} = \frac{K_{i1}}{2R_2} + \frac{K_{i2}}{2R_1}$ .

Нулевая передача синфазного сигнала  $u_c$  на выход сумматора  $\Sigma 1$  обеспечивается, когда

$$\frac{K_{i1}}{K_{i2}} = -\frac{R_2}{R_1}. \quad (1.18)$$

Если положить, что  $R_2 = R_1$ , то для их взаимной компенсации следует иметь  $K_{i1} = -K_{i2}$ .

Таким образом, в архитектуре рис. 1.23 необходимо выбрать одинаковые по величине, но противоположные по знаку коэффициенты усиления по току для входов 1 и 2 сумматора  $\Sigma 1$ .

В частном случае (рис. 1.23б) ограничения (1.18) сводятся к синтезу сумматора сигналов на основе токовых зеркал (ПТ1) и «перегнутых» каскодов.

**Симметричные схемы с четырьмя выходами.** Введение последовательно с  $R_1$  и  $R_2$  делителей тока ДТ1, ДТ2 (рис. 1.24) создаёт предпосылки для взаимной компенсации  $R_1$  и  $R_2$  в схемах с четырьмя выходами.

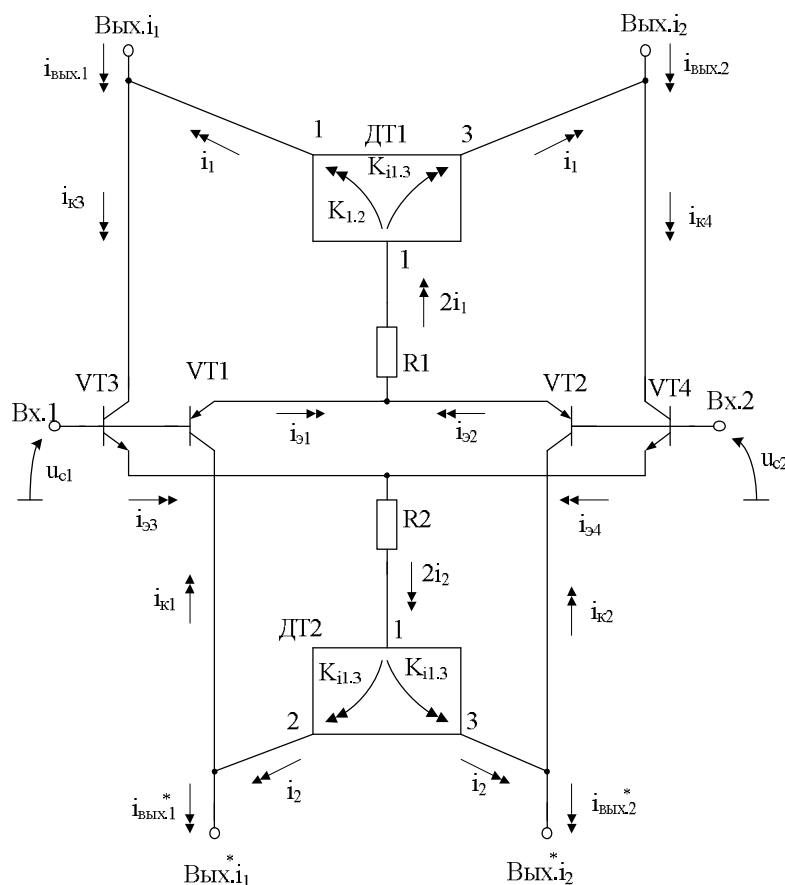


Рис. 1.24. Архитектура комплементарного ДУ с симметричными выходами

В качестве ДТ1, ДТ2 могут применяться делители тока как на резисторах, так и на р-п переходах. Основное требование к ДТ1-ДТ2 – стабильность их коэффициентов передачи  $K_{i1.2}$ ,  $K_{i1.3}$ . При  $R1=R2$  эти коэффициенты должны удовлетворять условиям:

$$K_{i1.2} = K_{i1.3} = 0,5. \quad (1.19)$$

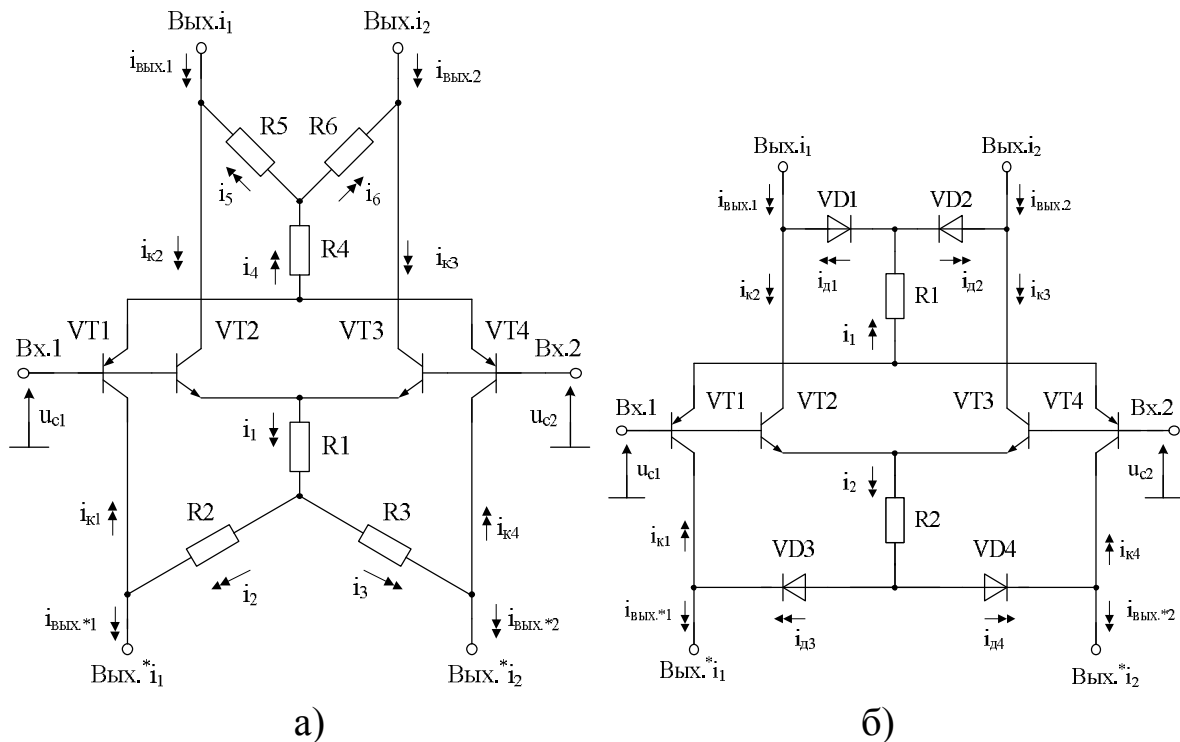


Рис. 1.25. Примеры построения практических схем

Основные достоинства комплементарных ДУ с архитектурой рис. 1.24:

- наличие противофазных выходов, согласованных как с шиной положительного, так и шиной отрицательного источников питания;
- потенциальная возможность построения ДУ с предельным диапазоном изменения  $u_c$ , близким к напряжению питания.

### 1.7.2. Дифференциальные усилители с четырёхканальным сумматором

Введение дополнительных каналов передачи токов через резисторы  $R1$  и  $R2$  на выход ДУ (рис. 1.26) существенно расширяет (в отличие от ДУ рис. 1.23) число возможных вариантов его построения.

Для получения условий эффективного подавления синфазного сигнала в комплементарном ДУ (рис. 1.26), имеющем сравнительно низкоомные резисторы  $R1 \div R2$  в общей эмиттерной цепи, уравнение для тока нагрузки  $i_n$ , обусловленного входным синфазным напряжением  $u_c = u_{c1} = u_{c2}$ :

$$i_n = i_1 K_{i1} - i_{k4} K_{i2} - i_{k3} K_{i3} + i_2 K_{i4}, \quad (1.20)$$

где  $K_{ij}$  – коэффициент передачи по току для  $j$ -го входа сумматора  $\Sigma_1$ :

$$i_1 \approx \frac{u_c}{R_1}; i_2 \approx \frac{u_c}{R_2}, i_{k4} \approx 0,5i_2; i_{k3} \approx 0,5i_1. \quad (1.21)$$

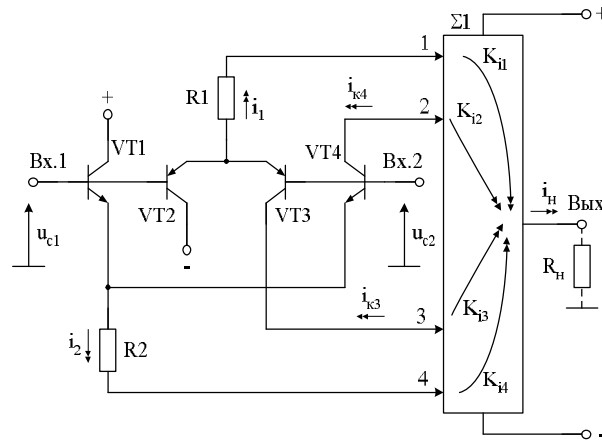


Рис. 1.26. Обобщённая схема компенсации влияния  $R1, R2$  на синфазном сигнале

Из (1.20) и (1.21) находим, что

$$i_n = S_{сф} u_c, \quad (1.22)$$

$$S_{сф} = \frac{K_{i1} - 0,5K_{i3}}{R_1} + \frac{K_{i4} - 0,5K_{i2}}{R_2}, \quad (1.23)$$

где  $S_{сф}$  – крутизна передачи по синфазному сигналу.

Из (1.23) можно определить независимые условия, при которых обеспечивается собственная компенсация влияния резисторов  $R1$  и  $R2$  на  $K_{ос.сф}$ :

$$\left. \begin{aligned} 2K_{i1} &= K_{i3} \\ 2K_{i4} &= K_{i2} \end{aligned} \right\}. \quad (1.24)$$

Таким образом, при выборе коэффициентов передачи сумматора сигналов  $\Sigma_1$  в соответствии с (1.24) коэффициент ослабления синфазных сигналов комплементарного ДУ рис. 1.26 существенно повышается. Это позволяет обойтись без традиционных источников опорного тока и использовать вместо них сравнительно низкоомные резисторы  $R1$  и  $R2$ .

В более общем случае условия собственной и взаимной компенсации  $R_1$  и  $R_2$  в схеме рис. 1.26 имеют вид:

$$\frac{K_{i1} - 0,5K_{i3}}{0,5K_{i2} - K_{i4}} = \frac{R_1}{R_2}. \quad (1.25)$$

Формула (1.25) является основой для синтеза комплементарных ДУ рассматриваемого класса.

Условия менее перспективной взаимной компенсации резисторов  $R_1$  и  $R_2$  можно получить из уравнений (1.23)

$$\begin{cases} K_{i3} = K_{i4} = 0 \\ \frac{K_{i1}}{R_1} = \frac{K_{i2}}{2R_2} \end{cases}, \quad (1.26)$$

$$\begin{cases} K_{i1} = K_{i2} = 0 \\ \frac{K_{i3}}{2R_1} = \frac{K_{i4}}{R_2} \end{cases}. \quad (1.27)$$

**Схемы с сумматором сигналов на «перегнутых» каскодах.** Частным случаем практической реализации ДУ с архитектурой рис. 1.26 является схема рис. 1.27, в которой суммирование сигналов обеспечивается каскадами с общей базой.

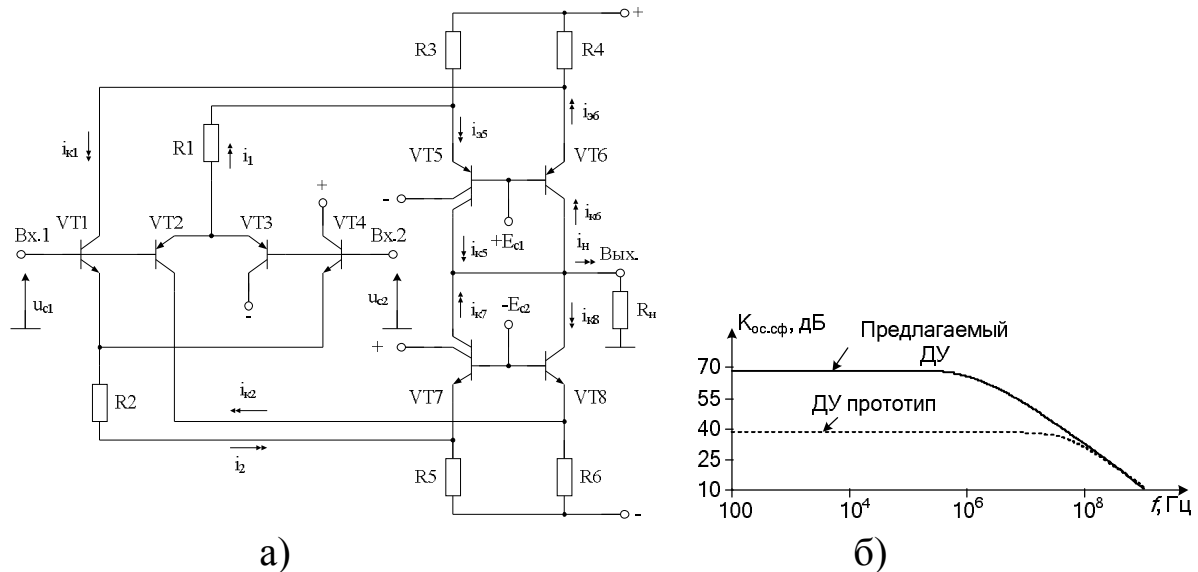


Рис. 1.27. Схема ДУ с сумматором на «перегнутых» каскодах (а) и результаты её моделирования (б)

Предельные значения  $K_{ос.сф}$  в схеме рис. 1.27 определяются погрешностью деления токов в эмиттерной цепи транзисторов  $VT_5$ ,  $VT_7$ , которая зависит от статического режима  $VT_5$ ,  $VT_7$  по напряжению коллектор-база ( $U_{кб}$ ). Для дальнейшего повышения  $K_{ос.сф}$

необходимо применять схемотехнические методы симметрирования  $U_{кб}$  транзисторов VT5-VT8. Примеры построения таких схем показаны на рис. 1.28.

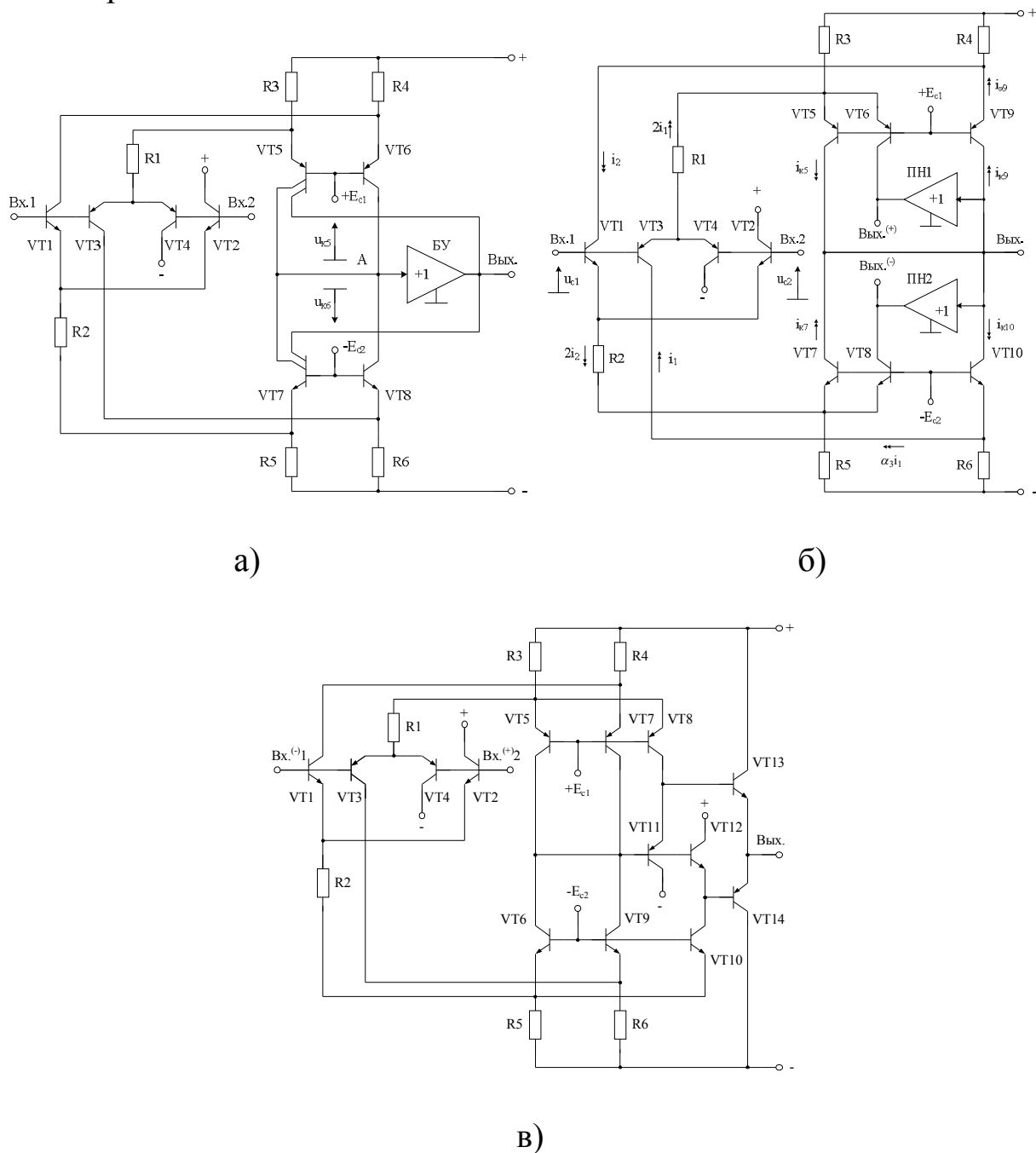
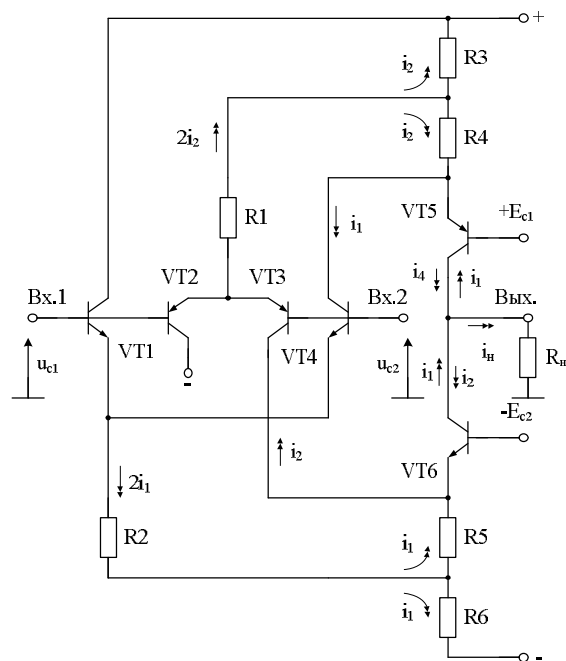


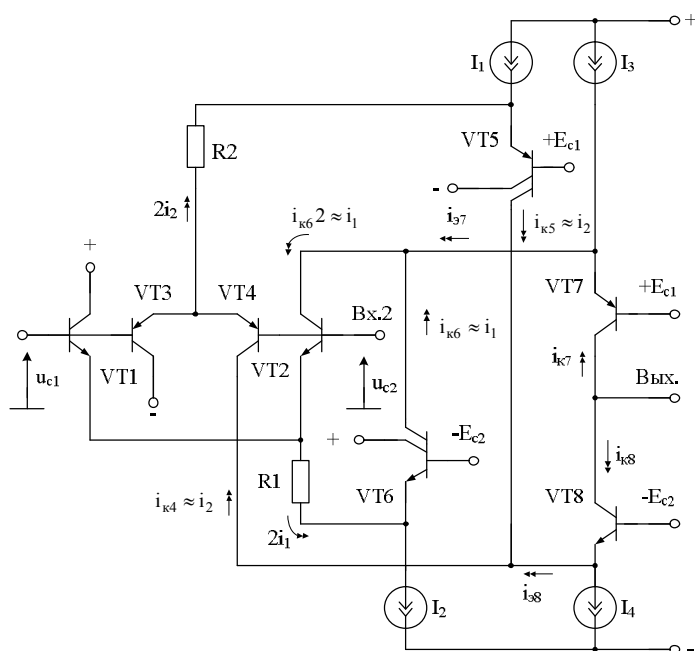
Рис. 1.28. Схемы ДУ с повышенным  $K_{oc.cф}$

Другие модификации ДУ с сумматорами сигналов на основе каскадов с общей базой приведены на рис. 1.29, 1.30.



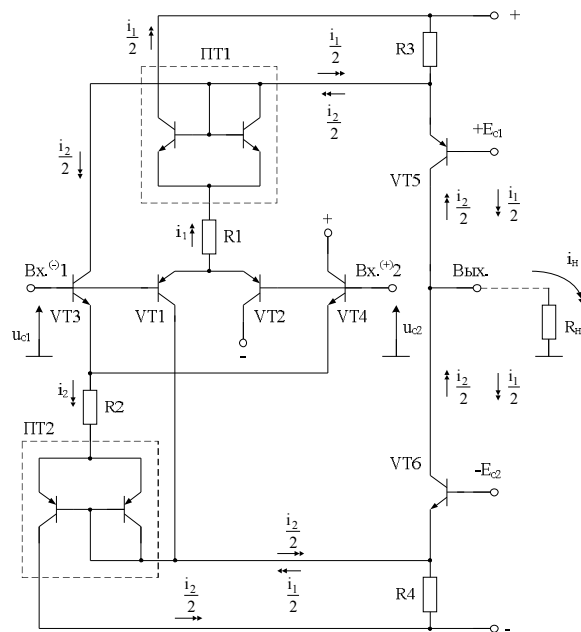


а)



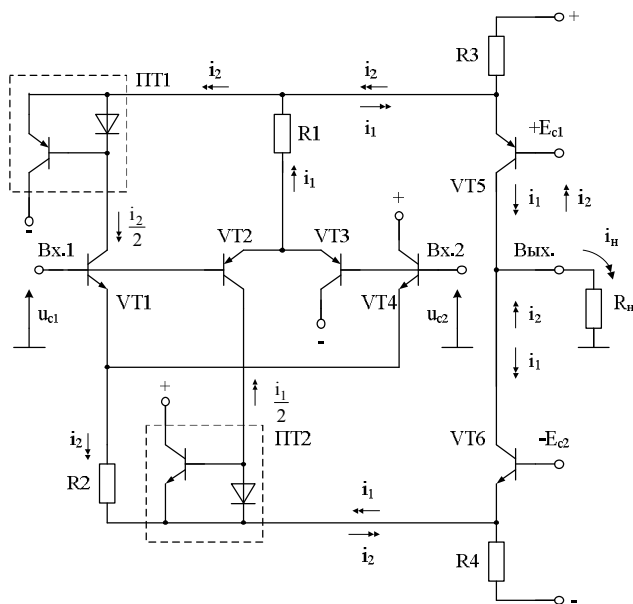
б)

Рис. 1.29. Примеры построения ДУ  
с резистивными сумматорами сигналов  
(начало, окончание см. на с. 30)

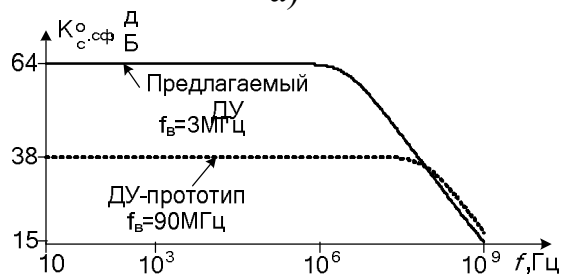


В)

Рис. 1.29. Окончание (начало см. на с. 29)



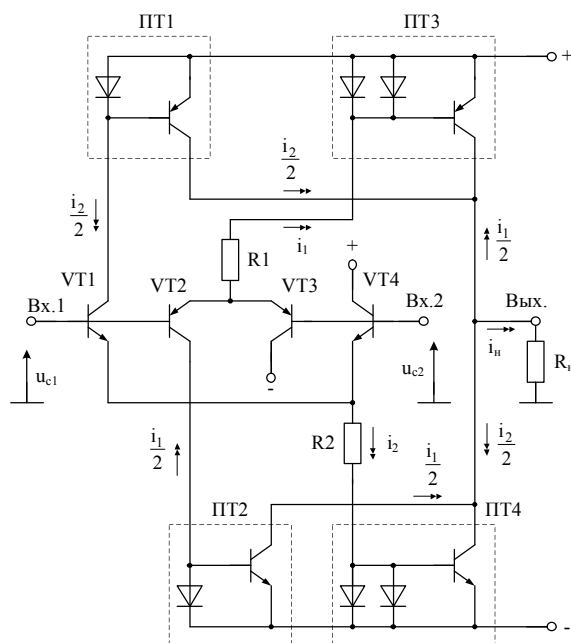
а)



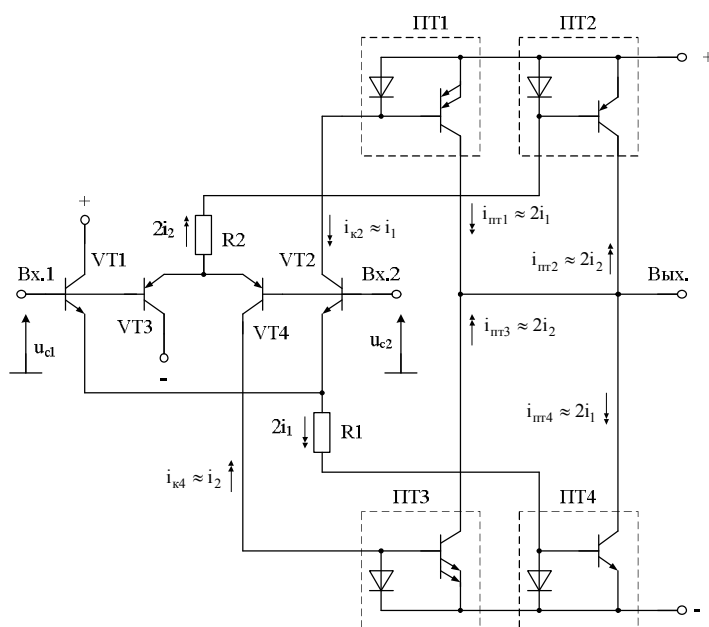
б)

Рис. 1.30. ДУ с сумматором сигналов на основе каскадов с общей базой (а) и результаты его моделирования (б)

**Схемы ДУ с сумматором сигналов на «токовых» зеркалах.**  
В качестве сумматоров сигналов, обеспечивающих условия для взаимной компенсации сопротивлений резисторов  $R1$  и  $R2$  (1.26), (1.27), могут применяться классические токовые зеркала (рис. 1.31).



а)



б)

Рис. 1.31. Схемы ДУ с сумматорами сигналов на «токовых» зеркалах  
(начало, окончание см. на с. 32)

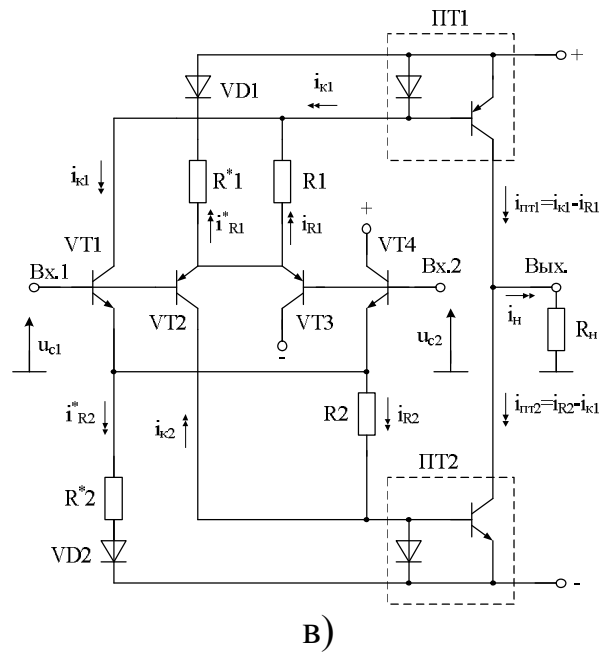


Рис. 1.31. Окончание (начало см. на с. 31)

Необходимые значения коэффициентов передачи по току, при которых минимизируется влияние  $R1$  и  $R2$  на  $K_{oc.cф}$ , устанавливаются за счёт параллельного включения нескольких транзисторов.

## 1.8. Комплементарные дифференциальные каскады с местной обратной связью

**Симметричные схемы.** Одна из составляющих  $K_{oc.cф}$  классических ДУ определяется выходным сопротивлением источников опорного тока, которое для современных интегральных СВЧ-транзисторов при миллиамперных токах лежит в пределах  $20 \div 60$  кОм. Поэтому иногда целесообразно (особенно в схемах с низковольтным питанием) отказаться от традиционного построения цепей установления статического режима ДУ и использовать для повышения  $K_{oc.cф}$  предлагаемые ниже схемотехнические решения.

В схеме ДУ рис. 1.32 отсутствуют классические транзисторные источники опорного тока, а режим его активных элементов устанавливается резисторами  $R1=R2=R3=R4$ .

Другая группа резисторов  $R5$ ,  $R5$  определяет крутизну преобразования входного дифференциального напряжения  $u_{вх}=u_{c1}-u_{c2}$  в выходные токи ДУ.

Основная особенность ДУ рис. 1.32 состоит в том, что в его выходных узлах происходит вычитание близких по величине токов, обусловленных синфазным сигналом:

$$\begin{aligned} i_{\text{ВЫХ.1}} &= i_{\text{К2}} - i_1, & i_{\text{ВЫХ.2}} &= i_{\text{К3}} - i_2, \\ i_{\text{ВЫХ.1}}^* &= i_3 - i_{\text{К1}}, & i_{\text{ВЫХ.2}}^* &= i_4 - i_{\text{К4}}, \end{aligned} \quad (1.28)$$

причём

$$\begin{aligned} i_{\text{ВЫХ.1}} &= u_c (\alpha_2 y_3 - y_1), & i_{\text{ВЫХ.2}} &= u_c (\alpha_3 y_4 - y_2), \\ i_{\text{ВЫХ.1}}^* &= u_c (y_3 - \alpha_1 y_1), & i_{\text{ВЫХ.2}}^* &= u_c (y_4 - \alpha_4 y_2), \end{aligned} \quad (1.29)$$

где  $\alpha_i$  – коэффициент усиления по току эмиттера  $i$ -го транзистора.

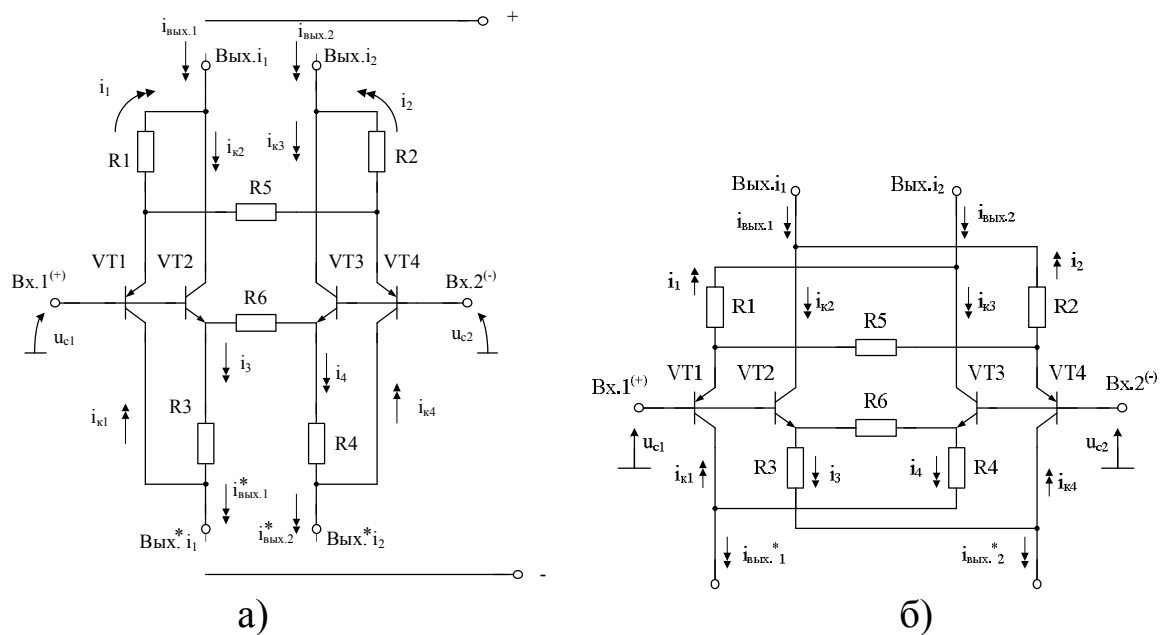


Рис. 1.32. Архитектура комплементарных дифференциальных усилителей со взаимной компенсацией резисторов R1-R4

Если обеспечить идентичность проводимостей резисторов R1-R4 ( $y_1=y_2=y_3=y_4$ ), то при  $\alpha_i = 1$  в ДУ будут отсутствовать составляющие выходных токов  $i_{\text{ВЫХ.}}$ , обусловленные входным синфазным сигналом. Так, для несимметричного выхода  $\text{Вых.}i_1$

$$K_{\text{ос.сф}}^{-1} \approx \frac{\alpha_2 y_3 - y_1}{y_{21.1}} \approx R_6 (\alpha_2 y_3 - y_1). \quad (1.30)$$

Более высокое ослабление синфазных сигналов (100÷120 дБ) обеспечивается в схемах ОУ, использующих суммирование токов всех четырёх выходов ДУ.

Важнейшее свойство ДУ рис. 1.32, которое наиболее ярко проявляется при его использовании в структуре ОУ с функцией rail-to-rail по входу, – широкий допустимый диапазон изменения синфазного сигнала ( $u_{c.max}$ ) – практически равный напряжению питания ( $E_{\pi}$ ). Следует обратить внимание, что построение высокоэффективных входных дифференциальных каскадов с  $u_{c.max} = \pm E_{\pi}$  относится к числу нерешённых проблем современной аналоговой микросхемотехники. Для построения дифференциальных усилителей с функцией rail-to-rail по входу при низковольтном питании, используются каскады с переключаемыми (синфазным сигналом) источниками опорного тока. Однако они характеризуются повышенным уровнем нелинейных искажений.

В схеме рис. 1.32 имеется два канала усиления, причём при  $u_c^{(+)} = E_{\pi}^{(+)}$  происходит самовыключение одного канала на р-п-р транзисторах, а при  $u_c^{(-)} = E_{\pi}^{(-)}$  самовыключается канал на н-р-п транзисторах. При этом суммарное усиление дифференциального сигнала в ДУ несколько уменьшается. Однако это несущественно для многих применений ДУ в системах с глубокой обратной связью.

Таким образом, ДУ рис. 1.32 имеет более высокий, чем классические ДУ, диапазон изменения входного синфазного сигнала.

На рис. 1.33 приведены структурные схемы несимметричных ДУ, в которых также реализуется эффект взаимной компенсации.

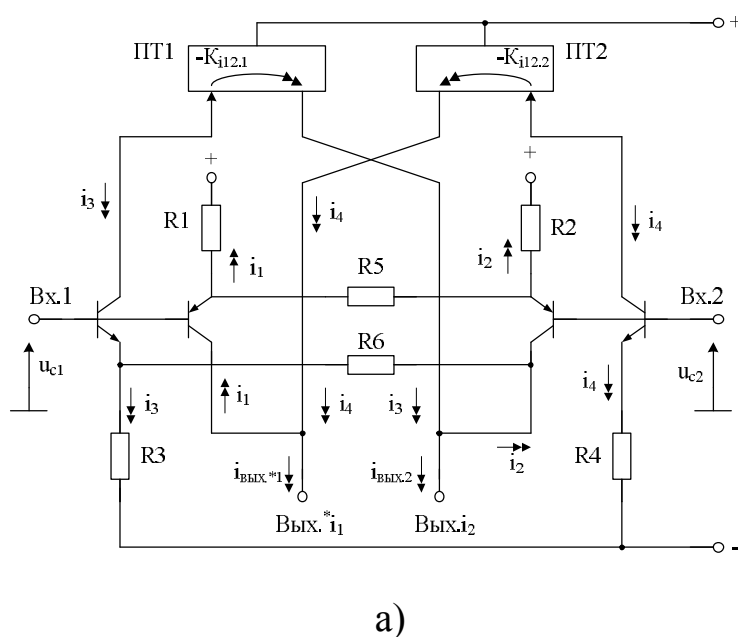
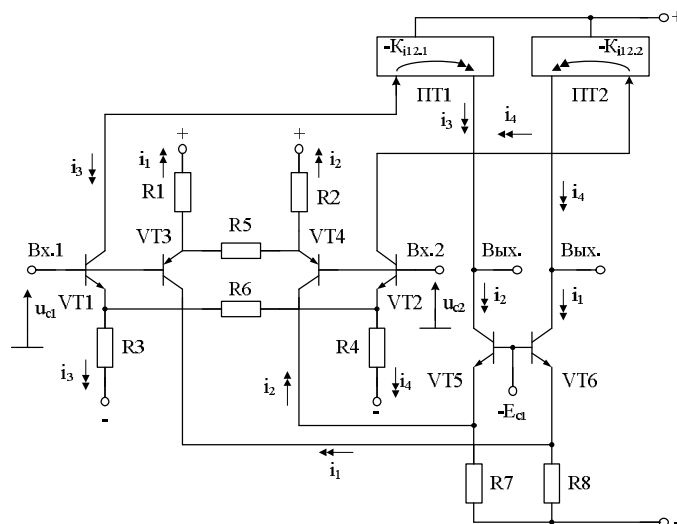


Рис. 1.33. Архитектура несимметричных ДУ  
(начало, окончание см. на с. 35)



б)

Рис. 1.33. Окончание (начало см. на с. 34)

## 1.9. Комплементарные ДУ с многоканальной компенсацией

Условия компенсации влияния резисторов в модифицированном комплементарном ДУ рис. 1.34 можно получить из уравнения для выходного тока сумматора  $\Sigma 1$ .

Для упрощения анализа будем считать, что сопротивления резисторов  $R_5$  и  $R_6$  превышают сопротивления эмиттерных переходов транзисторов, а резисторы  $R_1 \approx R_2 \approx R_3 \approx R_4$  незначительно отличаются друг от друга.

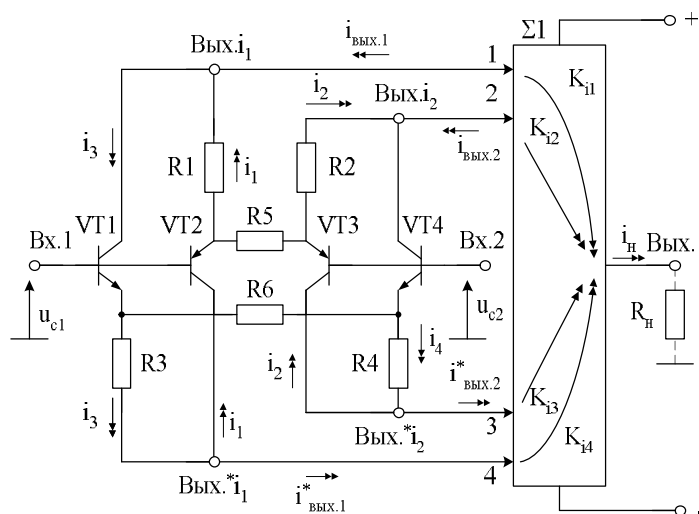


Рис. 1.34. Комплементарный ДУ с многоканальной компенсацией

Тогда условия компенсации влияния резисторов левого плеча ДУ ( $R_1, R_3$ ) находятся из системы уравнений:

$$\begin{cases} i_H = i_{\text{ВЫХ.1}}^* K_{i4} - i_{\text{ВЫХ.1}} K_{i1} \\ i_{\text{ВЫХ.1}} = i_3 - i_1 \\ i_{\text{ВЫХ.1}}^* = i_3 - i_1 \end{cases}, \quad (1.31)$$

где  $i_3 \approx \frac{u_c}{R_3}$ ;

$$i_1 \approx \frac{u_c}{R_1}.$$

Следовательно, ток в нагрузке  $R_H$ :

$$i_H = u_c S_{\text{сф}}, \quad (1.32)$$

где  $S_{\text{сф}}$  – крутизна передачи синфазного сигнала со входов на выход.

Причём

$$S_{\text{сф}} = (K_{i1} - K_{i4}) \frac{R_3 - R_1}{R_1 R_3}. \quad (2.33)$$

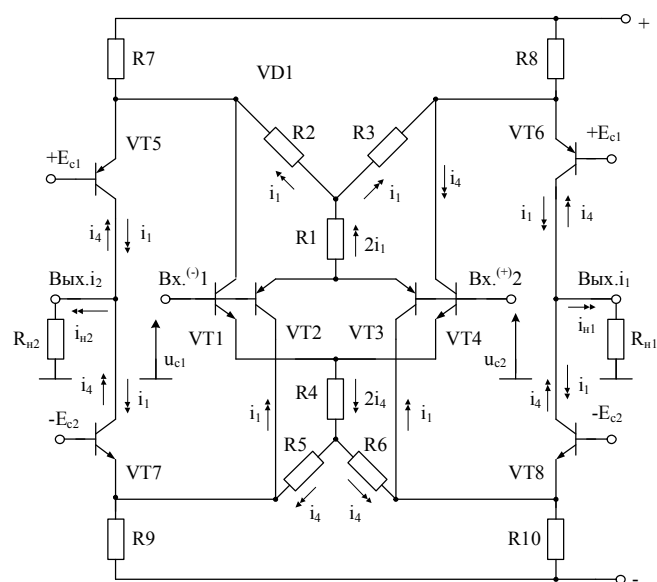
Таким образом, при идентичных коэффициентах передачи по току  $K_{i1} = K_{i4}$  разброс резисторов  $R_1$  и  $R_3$  в схеме рис. 1.34 не влияет на ослабление синфазного сигнала. Если  $K_{i1} \neq K_{i4}$ , то передача синфазного сигнала со входа ДУ на выход сумматора  $\Sigma$  зависит от разброса резисторов  $R_1$  и  $R_3$ . Аналогичные выводы можно сделать и для резисторов  $R_2, R_4$ .

Условия (2.33) работают и для схем с несколькими выходами.

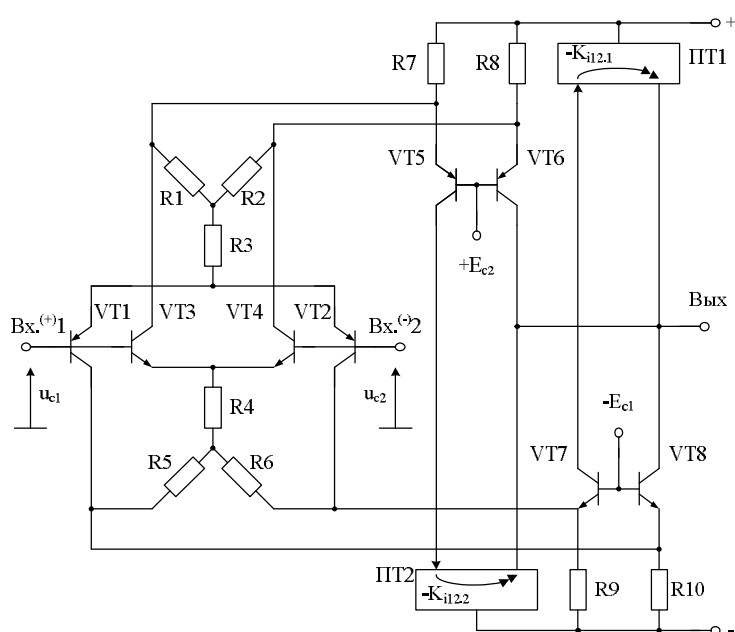
Выходы дифференциальных каскадов рис. 1.34, согласованные с шиной источников питания, могут подключаться к различным типам промежуточных каскадов. При этом в промежуточных каскадах рис. 1.35 и 1.36 обеспечивается многоканальная компенсация погрешностей усиления синфазного сигнала, связанных с его неполным подавлением во входных дифференциальных каскадах рис. 1.24 и 1.25.

Многоканальная компенсация реализуется также на базе структурных схем рис. 1.24 и 1.25. Примеры построения ДУ с такой архитектурой показаны на рис. 1.35 и 1.36.



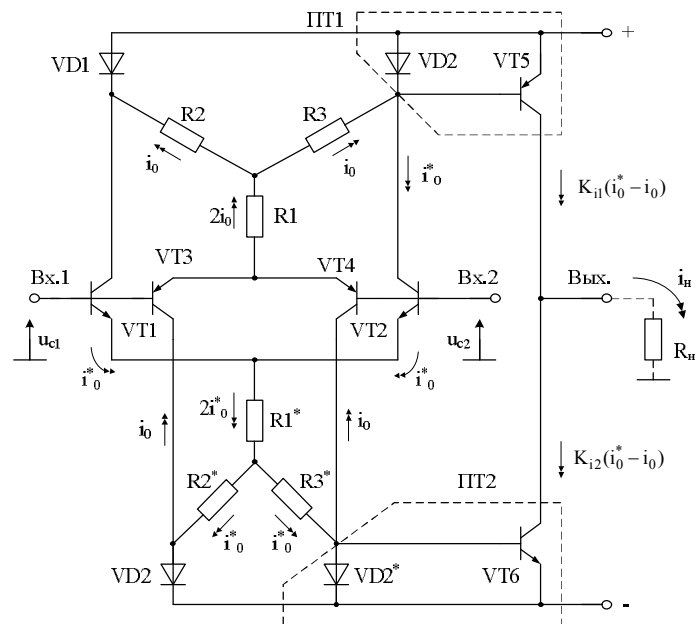


а)

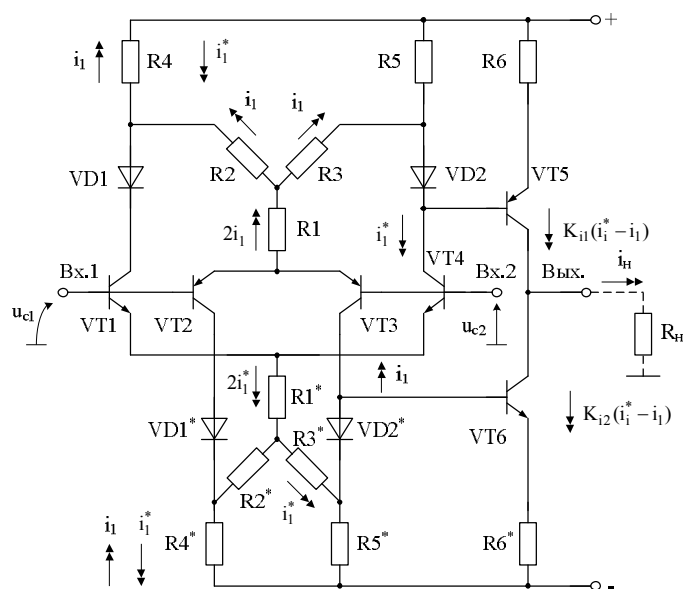


б)

Рис. 1.35. Примеры построения ДУ с многоканальной компенсацией погрешностей усиления синфазного сигнала (начало, окончание см. на с. 38)



В)



Г)

Рис. 1.35. Окончание (начало см. на с. 37)

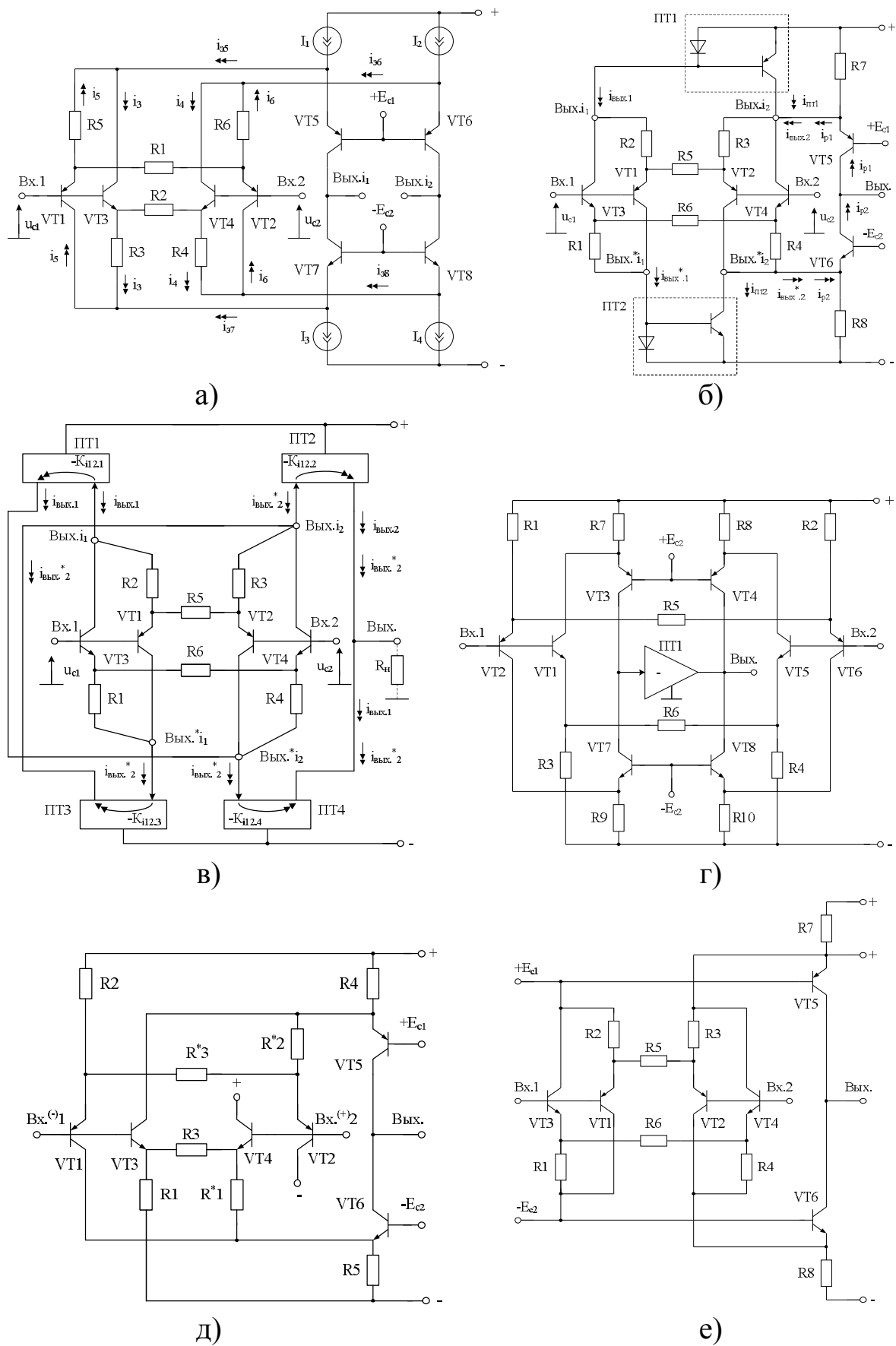


Рис. 1.36. Дифференциальные усилители с повышенным  $K_{oc.cф}$

Таким образом, собственная и взаимная компенсация в ДУ основных классов позволяет снизить требования к величине выходной проводимости цепей установления статического режима. В результате в ДУ с предлагаемой архитектурой возможно применение сравнительно низкоомных резисторов вместо традиционных источников опорного тока. Такое решение особенно перспективно в микросхемах с низковольтным питанием.

## **2. ДИФФЕРЕНЦИАЛЬНЫЕ КАСКАДЫ С ЦЕПЯМИ ВЗАИМНОЙ КОМПЕНСАЦИИ ОШИБОК ПРЕОБРАЗОВАНИЯ СИНФАЗНЫХ СИГНАЛОВ И ЭДС СМЕЩЕНИЯ НУЛЯ ПРИ НЕИДЕАЛЬНЫХ АКТИВНЫХ НАГРУЗКАХ**

Применение с 1960–1970 гг. в дифференциальных каскадах активных нагрузок (АН) (или повторителей тока (ПТ)) существенно повлияло на качественные показатели аналоговых микросхем – коэффициент усиления при небольшом числе каскадов, энергетические параметры, быстродействие и т.п. Однако повторители тока создали ряд проблем для разработчиков прецизионных операционных усилителей (ОУ) – отличие от единицы их коэффициента передачи по току оказывает отрицательное влияние на ЭДС смещения нуля ( $e_{см}$ ), коэффициент ослабления входных синфазных сигналов ( $K_{ос.сф}$ ), коэффициент подавления помехи по питанию ( $K_{пп}$ ).

На рис. 2.1 приведены три типовые структуры входных каскадов ОУ на базе повторителей тока.

Существенная особенность дифференциальных усилителей рис. 2.1 – наличие у них как минимум двух основных каналов передачи сигнала ( $P_1$  и  $P_2$ ). Если эти каналы идентичны, то следует ожидать, что такая схема ДУ характеризуется высокой симметрией и, как следствие, обладает эффектом взаимной компенсации их погрешностей.

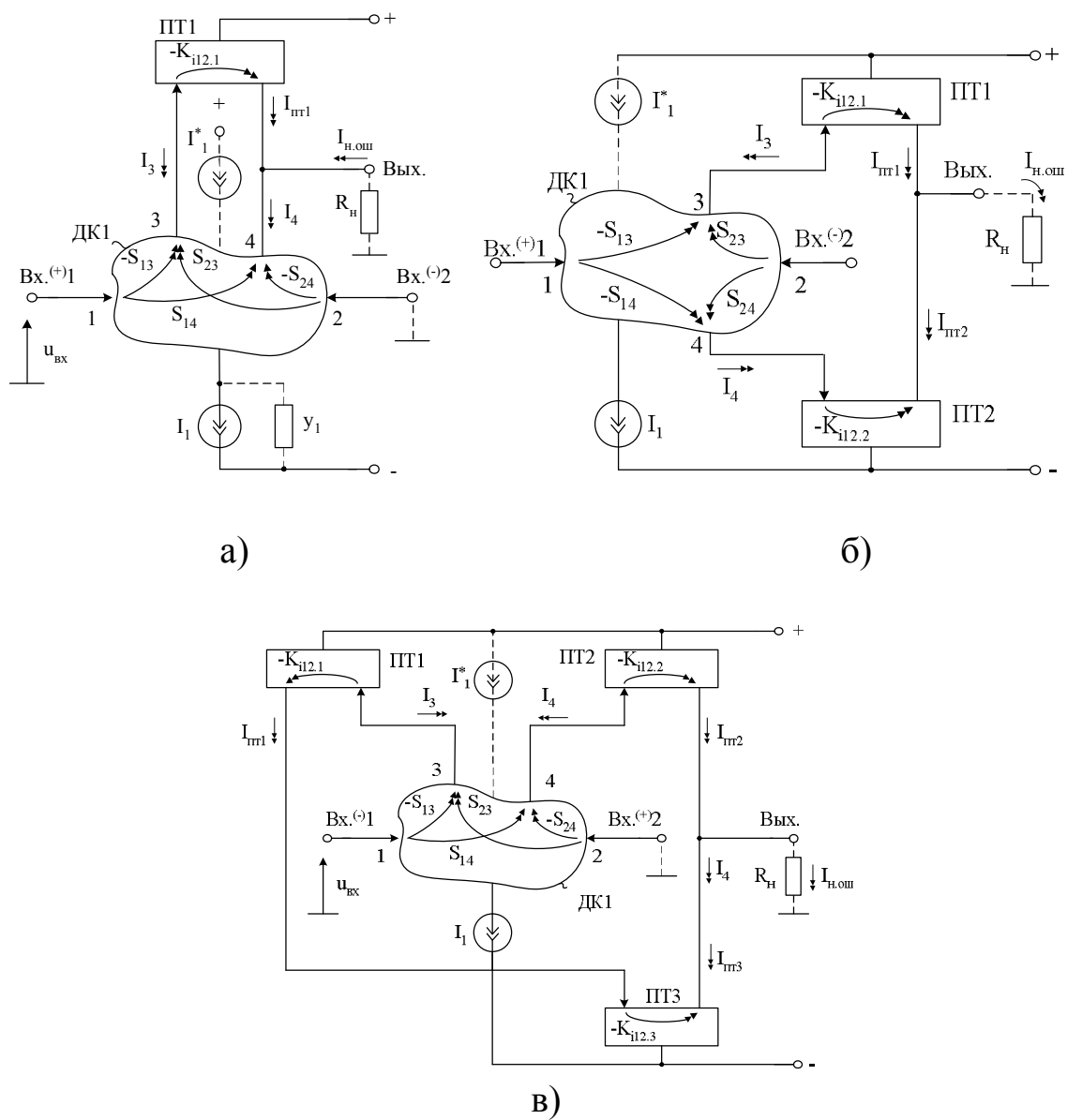
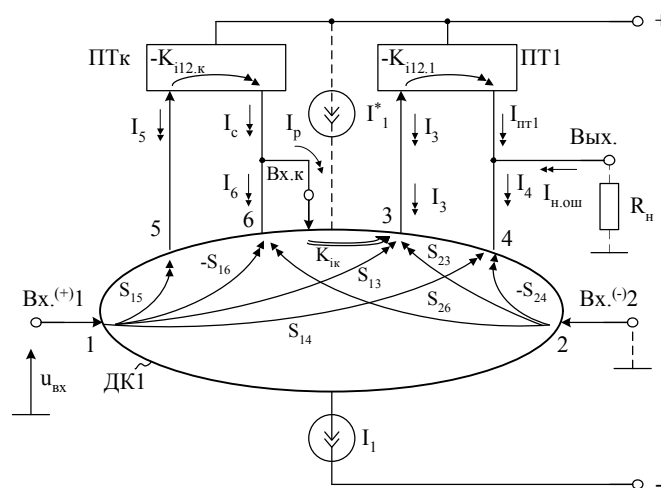


Рис. 2.1. Базовая архитектура входных каскадов операционных усилителей

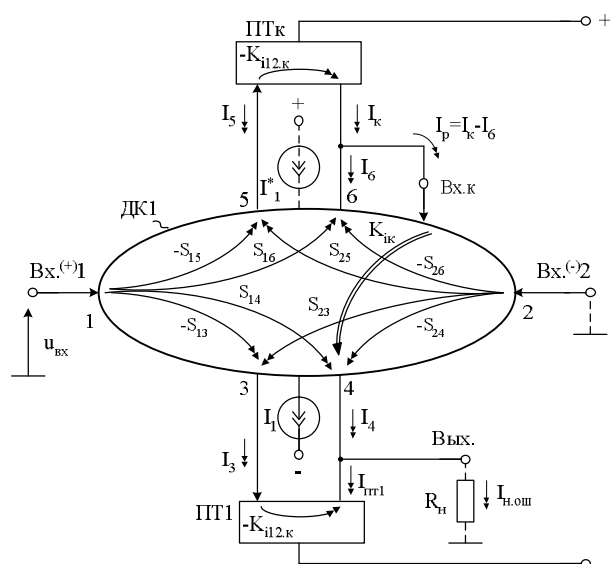
К симметричным архитектурам следует отнести схему рис. 2.1б, а в схемах рис. 2.1а и 2.1в число повторителей тока по первому каналу усиления ( $P_1$ ) отличается от числа повторителей тока во втором канале ( $P_2$ ). Поэтому схемы рис. 2.1а и 2.1б относятся к числу потенциально несимметричных, характеризующихся более высокими статическими погрешностями.

## 2.1. Способы компенсации ЭДС смещения нуля и повышения $K_{ос.сф}$ ДУ с несимметричным включением активной нагрузки

Потенциальная возможность уменьшения статических погрешностей классических ДУ рис. 2.1а, в за счёт введения специальных компенсирующих каналов поясняется рис. 2.2.



а)



б)

Рис. 2.2. Способы компенсации ЭДС смещения нуля и повышения  $K_{ос.сф}$  ДУ с несимметричным включением активной нагрузки ПТ1

В архитектуре рис. 2.2а, которая включает различные типовые параллельно-балансные каскады (ДК1) и основную активную нагрузку (ПТ1), предусмотрен дополнительный повторитель тока ПТк, идентичный основному ПТ1, а также канал передачи выделенной таким образом ошибки усиления сигнала ( $I_p$ ) на выход каскада (Вых).

Отличие архитектуры рис. 2.2б от рис. 2.2а состоит в том, что повторитель тока (ПТк) канала компенсации и базовый повторитель тока ПТ1 «привязаны» к разным шинам питания.

В архитектурах рис. 2.3, которые являются двухтактными, также обеспечивается компенсация статических погрешностей, возникающих из-за неидентичности двух каналов передачи входных сигналов.

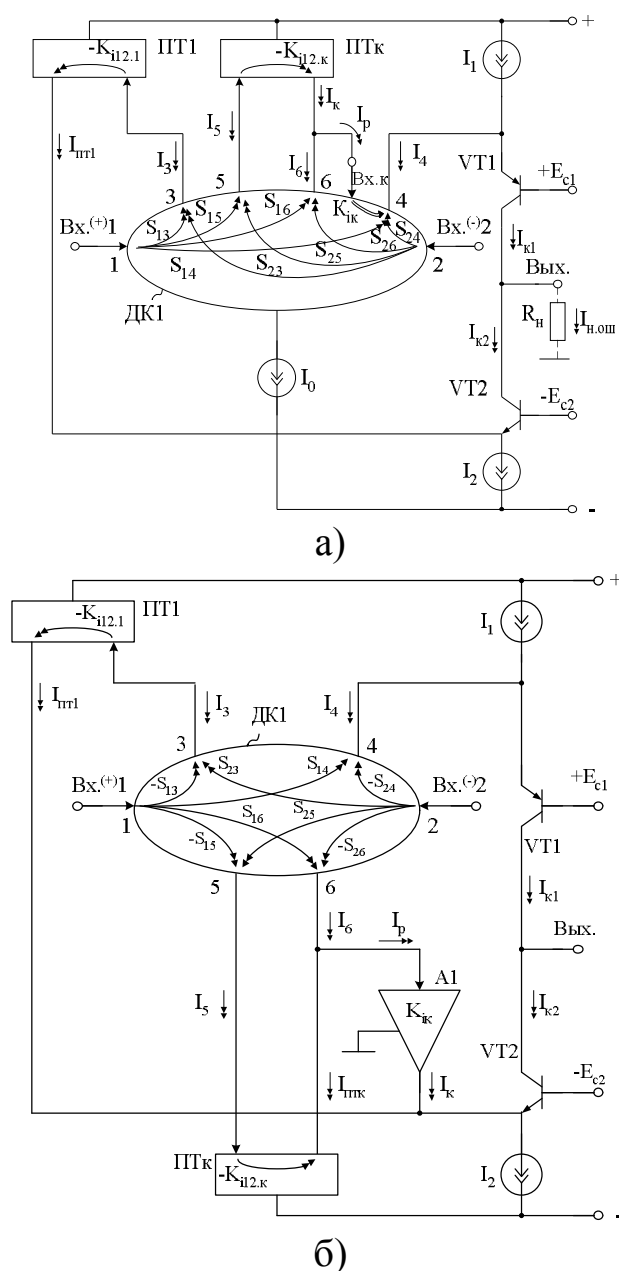


Рис. 2.3. Способы введения компенсирующих каналов в ДУ с двухтактными выходными каскадами (начало, окончание см. на с. 44)

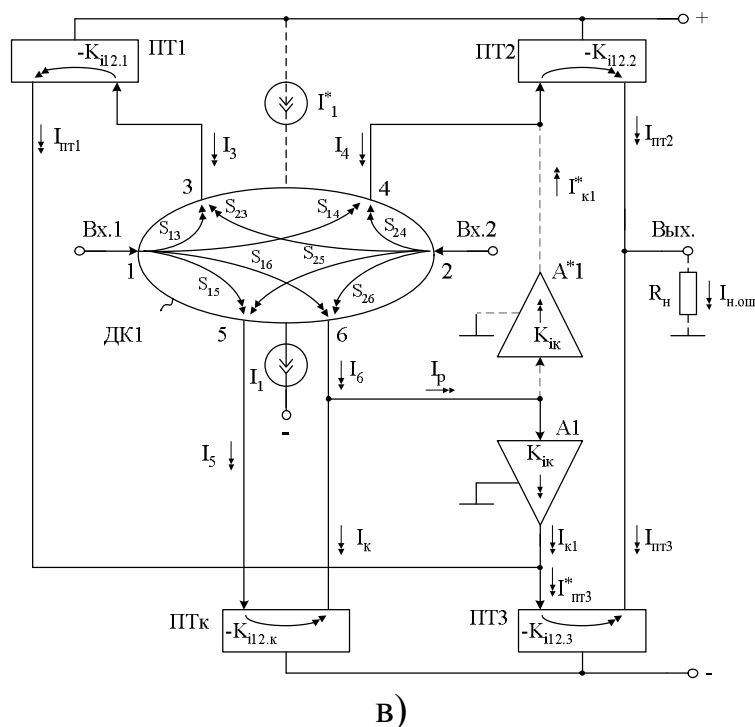


Рис. 2.3. Окончание (начало см. на с. 43)

Рассмотренная выше концепция введения компенсирующих каналов может быть положена в основу построения большого числа различных модификаций дифференциальных каскадов с малыми статическими погрешностями, обусловленными влиянием повторителей тока, синфазным сигналом и изменением напряжений питания.

## 2.2. Классический дифференциальный усилитель с активной нагрузкой

В современной микроэлектронике широкое применение находят дифференциальные усилители, реализованные на основе токового зеркала, включённого в цепь нагрузки входного параллельно-балансного каскада (ВПБК). Для установления их статического режима, как правило, применяются транзисторные источники опорного тока в общей эмиттерной цепи ВПБК.

Однако данное схемотехническое решение становится малоэффективным в аналоговых микросхемах с низковольтным питанием. Во-первых, классические транзисторные источники опорного тока (ИОТ) на современных интегральных транзисторах при миллиамперных токах эмиттера имеют сравнительно невысокое выходное сопротивление ( $15 \div 30$  кОм). Во-вторых, применение классических ИОТ отрицательно сказывается на допустимом диапазоне изменения входного синфазного сигнала  $U_{\text{синф.мах}}$ , которые «съедают»  $0,6 \div 0,7$  В от  $U_{\text{синф.мах}}$ .



С другой стороны, замена ИОТ на токостабилизирующий резистор  $R_1$  в большинстве случаев неприемлема, так как невысокие значения сопротивления  $R_1$  существенно ухудшают подавление помехи по питанию  $K_{\text{пп}}$ , а также коэффициент ослабления синфазных сигналов ( $K_{\text{ос.сф}}$ ).

Применение рассмотренного выше принципа компенсации ошибки позволяет повысить  $K_{\text{пп}}$  и  $K_{\text{ос.сф}}$ . Причём высокие значения  $K_{\text{пп}}$  обеспечиваются при построении цепи стабилизации статического режима ДУ на основе сравнительно низкоомного резистора  $R_1$ .

Рассмотрим работу предлагаемого ДУ рис. 2.4 при изменении  $E_2$ . Увеличение напряжения питания  $E_2$  на величину  $e_2$  приводит к увеличению тока через резистор  $R_1$

$$i_{R_1} \approx \frac{e_2}{R_1}. \quad (2.1)$$

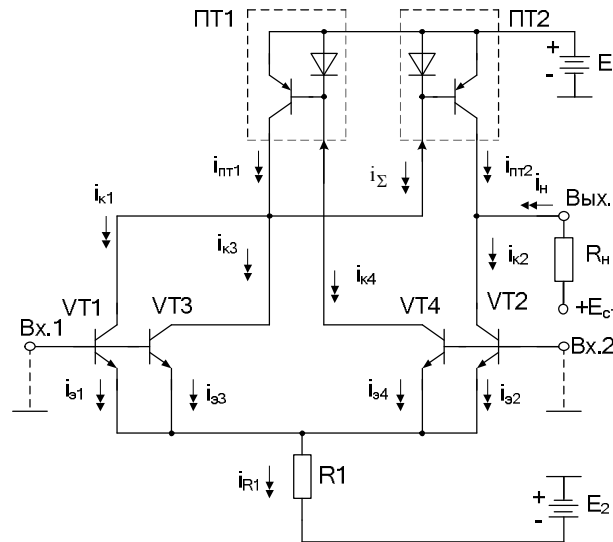


Рис. 2.4. Способ уменьшения статических погрешностей ДУ без транзисторного источника опорного тока в эмиттерной цепи

Ток  $i_{R_1}$  перераспределяется между эмиттерами транзисторов VT1, VT2, VT3 и VT4.

$$i_{\text{э}1} = i_{\text{э}2} = i_{\text{э}3} = i_{\text{э}4} = 0,25i_{R_1} \approx \frac{0,25e_2}{R_1}. \quad (2.2)$$

Поэтому коллекторные токи транзисторов VT1, VT2, VT3 и VT4:

$$i_{\text{к}n} = \alpha_n i_{\text{э}n} \quad (n = 1, 2, 3, 4), \quad (2.3)$$

где  $\alpha_n \approx 1$  – коэффициент усиления по току эмиттера  $n$ -го транзистора.

Выходные токи токовых зеркал ПТ1 и ПТ2 связаны с их входными токами через коэффициенты передачи по току  $K_{i12.1} \approx 1$  и  $S_{d.3} = S_{d.n}$

$$i_{\text{ПТ1}} = K_{i12.1} i_{\text{к4}} = K_{i12.1} \alpha_4 i_{\text{э4}} = \frac{\alpha_4}{4} K_{i12.1} \frac{e_2}{R_1}, \quad (2.4)$$

$$i_{\text{ПТ2}} = K_{i12.2} i_{\Sigma},$$

где  $i_{\Sigma} = i_{\text{к3}} + i_{\text{к1}} - i_{\text{ПТ1}}$  – входной ток токового зеркала ПТ2.

Таким образом, «паразитный» ток в нагрузке  $R_n$ , обусловленный изменением напряжения питания  $e_2$

$$i_n = \frac{e_2}{4R_1} (\alpha_2 - K_{i12.2} \alpha_3 - K_{i12.2} \alpha_1 + K_{i12.2} K_{i12.1} \alpha_4). \quad (2.5)$$

Если учесть, что элементы схемы имеют высокую идентичность ( $\alpha_1 = \alpha_2 = \alpha_3 = \alpha_4 \approx \alpha \approx 1$ ,  $K_{i12.1} = K_{i12.2} = K_i \leq 1$ ), то из последнего уравнения можно получить, что

$$i_n \approx \frac{e_2 \alpha}{4R_1} (1 - K_i)^2 = S_{\text{п.з}} e_2, \quad (2.6)$$

где  $S_{\text{п.з}}$  – крутизна преобразования приращения напряжения питания  $e_2$  в паразитный ток нагрузки в предлагаемом ДУ.

В классическом ДУ ток в нагрузке  $R_n$ , обусловленный изменением напряжения питания

$$i_n^* \approx \frac{e_2 \alpha}{4R_1} (1 - K_i) = S_{\text{п.п}} e_2, \quad (2.7)$$

где  $S_{\text{п.п}}$  – крутизна преобразования приращения напряжения питания  $e_2$  в ток нагрузки классического ДУ, не содержащего канала компенсации.

Таким образом, в предлагаемом усилителе существенно ослабляется влияние нестабильности напряжения питания  $e_2$  на ток в нагрузке. Причём крутизна преобразования  $e_2$  в  $i_n$  в схеме рис. 2.4 в  $A$  раз меньше, чем в классической схеме, где

$$A = \left| \frac{1}{1 - K_i} \right| \gg 1. \quad (2.8)$$

Приращение тока  $i_n$ , вызванное нестабильностью  $e_2$ , можно преобразовать в соответствующее ему изменение ЭДС смещения нуля ( $e_{\text{см}}$ ) и соответствующий ему коэффициент подавления помехи по питанию ( $K_{\text{пп}}$ )

$$e_{\text{см}} = \frac{i_n}{S_d}, \quad K_{\text{п.п}} = \frac{S_d}{S_n}, \quad (2.9)$$

где  $S_d$  – крутизна преобразования дифференциального напряжения в выходной ток ДУ;

$S_{\pi}$  – крутизна преобразования приращения напряжения питания в выходной ток ДУ.

Поэтому даже при одинаковых значениях крутизны  $S_d$  предлагаемого и известного ДУ ( $S_{d.з} = S_{d.п}$ ) в схеме рис. 2.4 в А раз повышается коэффициент подавления помехи по питанию.

Аналогично можно показать, что в А раз повышается и коэффициент ослабления входных синфазных сигналов.

Полученные выше выводы подтверждаются результатами моделирования  $K_{пп}$  предлагаемой схемы в среде PSpice (рис. 2.5).

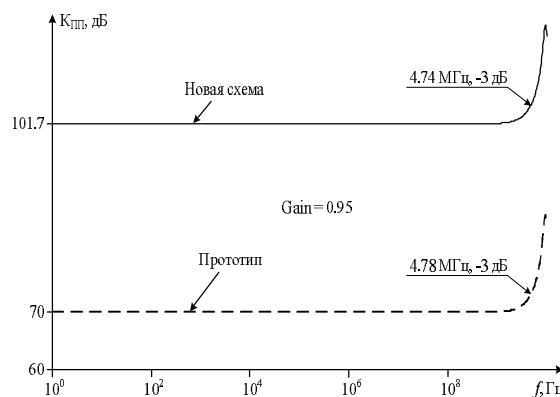


Рис. 2.5. Зависимость  $K_{пп}$  предлагаемого ДУ от частоты при различных коэффициентах передачи по току ПТ1, ПТ2 при  $R1=5\text{КОм}$

При коэффициентах передачи токовых зеркал ПТ1 и ПТ2 ( $\text{Gain}=0,9$ ) выигрыш по  $K_{пп}$  достигает 26 дБ. Если коэффициенты передачи ПТ1 и ПТ2 имеют значение 0,95, то выигрыш по  $K_{пп}$  – 31,7 дБ. При  $\text{Gain}=K_{i12.1}=K_{i12.2}=0,99$  предлагаемое техническое решение увеличивает  $K_{пп}$  на 46 дБ, т.е. более чем в 100 раз.

### 2.3. Дифференциальные усилители на основе «перегнутого» каскода

В микроэлектронике широко применяются схемы дифференциальных усилителей, реализованных на основе двух параллельно включённых дифференциальных каскадов (ДК) с источниками опорного тока в эмиттерных цепях входных транзисторов (так называемые «dual – input – stage» или «комплементарные дифференциальные усилители (КДУ)») (рис. 2.6).

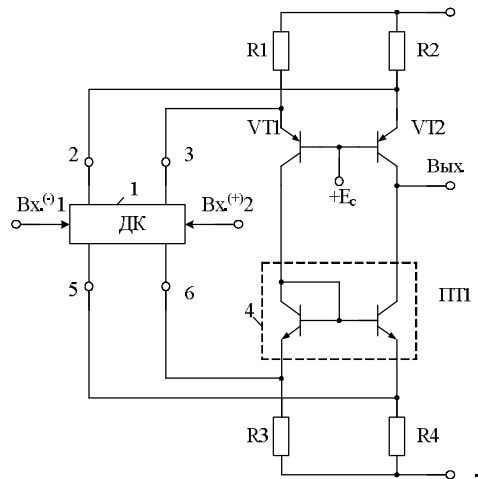


Рис. 2.6. ДУ на основе комплементарного ДК

По такой архитектуре, на модификации которой выдано около 100 патентов различных стран, выполнены операционные усилители ведущих микроэлектронных фирм (AD8631, AD8632, HA2539 и др.). Однако в практических схемах ДУ данного подкласса  $K_{oc.cф}$  получается небольшим, а напряжение смещения нуля ( $U_{см}$ ) (ЭДС смещения нуля) даже при совершенно идентичных транзисторах измеряется единицами милливольт. Это обусловлено свойствами их архитектуры – повышенным влиянием коэффициентов передачи по току используемых токовых зеркал на  $U_{см}$ ,  $K_{oc.cф}$ ,  $K_{пп}$ .

Применение рассмотренных во введении принципов взаимной компенсации (аддитивной коррекции) позволяет устранить данные недостатки.

В статическом режиме выходные токи входного комплементарного каскада ДК (рис. 2.7) равны

$$I_2 = I_3 = I_6 = I_5 = I_0. \quad (2.10)$$

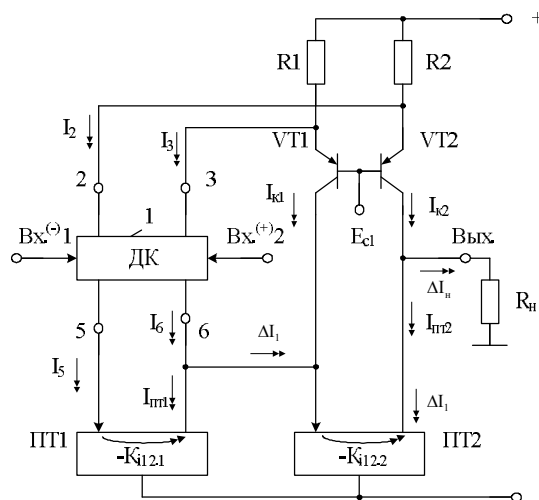


Рис. 2.7. Архитектура ДУ с цепью компенсации ЭДС смещения нуля

При идентичных сопротивлениях токостабилизирующих двух-полюсников  $I_1$  и  $I_2$  коллекторные токи транзисторов VT1 и VT2 также могут быть равны друг другу

$$I_{к2} = I_{к1} = I_{к} = I_0. \quad (2.11)$$

При этом в цепи нагрузки  $R_n$  создаётся первая составляющая статического тока ошибки  $I_n^*$ , обусловленная разностью

$$I_n^* = I_{к2} - K_{i12.2}I_{к1} = I_0(1 - K_{i12.2}), \quad (2.12)$$

где  $K_{i12.2} \leq 1$  – коэффициент усиления по току токового зеркала ПТ2.

Аналогичное уравнение можно записать для входной цепи повторителя тока ПТ1, который идентичен токовому зеркалу ПТ2:

$$I_p = I_6 - K_{i12.1}I_5 = I_0(1 - K_{i12.1}), \quad (2.13)$$

где  $K_{i12.1}$  – коэффициент усиления по току токового зеркала ПТ1.

Разностный ток  $I_p$  поступает на вход 1 токового зеркала ПТ2 и создаёт в нагрузке  $R_n$  вторую составляющую статической ошибки  $I_n^{**}$ , которая противоположна по знаку первой составляющей  $I_n^*$

$$I_n^{**} = K_{i12.2}I_0(1 - K_{i12.1}). \quad (2.14)$$

В результате суммарный статический ток ошибки в нагрузке  $R_n$  уменьшается

$$I_{н\Sigma} = I_n^* - I_n^{**} = I_0[(1 - K_{i12.2}) - (1 - K_{i12.1})K_{i12.2}], \quad (2.15)$$

$$I_{н\Sigma} \approx I_0(1 - K_i)(1 - K_i) \approx I_0(1 - K_i)^2, \quad (2.16)$$

где  $K_i = K_{i12.2} = K_{i12.1} \leq 1$ .

В схеме ДУ рис. 2.6 при идентичных статических режимах

$$I_{н.\Sigma.\text{пр}} \approx I_0(1 - K_i). \quad (2.17)$$

Поэтому напряжение смещения нуля предлагаемой (рис. 2.7) и классической (рис. 2.6) схем

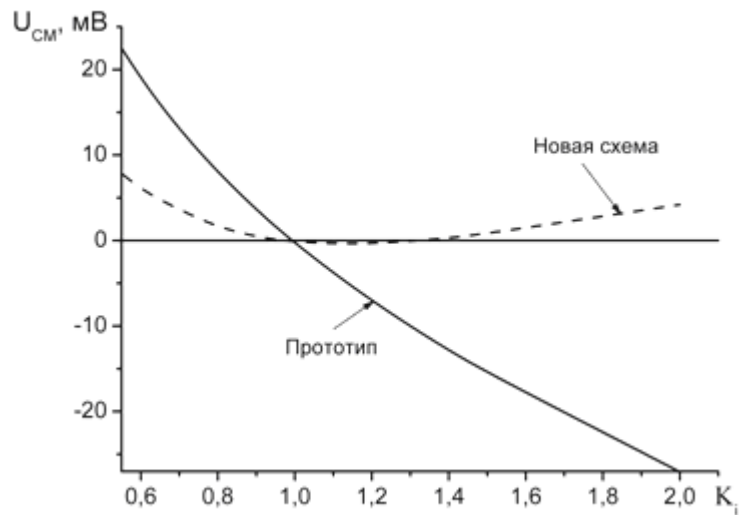
$$U_{см.3} = S_{ДУ}^{-1}I_{н\Sigma}; \quad (2.18)$$

$$U_{см.\text{пр}} = S_{ДУ}^{-1}I_{н.\Sigma.\text{пр}}, \quad (2.16)$$

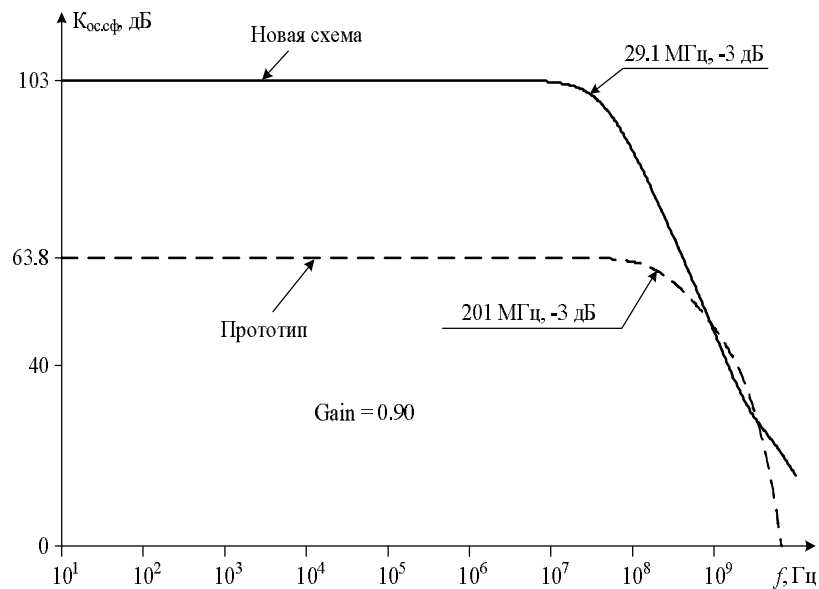
где  $S_{ДУ}$  – крутизна усиления дифференциального сигнала ДУ.

Таким образом, в предлагаемом ДУ составляющая напряжения смещения нуля, обусловленная влиянием токовых зеркал, не менее чем в  $N_c$  раз меньше, чем в схеме рис. 2.6, где  $N_c = \frac{1}{|1 - K_i|} \gg 1$ .

Полученные выше выводы подтверждаются результатами моделирования схем в среде PSpice – напряжение смещения нуля в зависимости от численных значений  $K_i$  уменьшается в 5÷10 раз (рис. 2.8). При этом в 80÷100 раз повышается  $K_{ос.сф}$  (рис. 2.8б).



а)



б)

Рис. 2.8. Зависимость напряжения смещения нуля ДУ (а) и  $K_{ос.сф}$  (б) от коэффициента передачи  $K_i = \text{Gain}$  токовых зеркал

Существенный недостаток схемы классического ДУ рис. 2.9 состоит в том, что он имеет невысокое ослабление синфазных сигналов ( $K_{ос.сф}$ ), а также напряжение смещения нуля, что существенно влияет на точностные параметры различных аналоговых интерфейсов на его основе.

Повышение  $K_{oc.cф}$  и снижение статических ошибок обеспечивается в схеме предлагаемого ДУ (рис. 2.10).

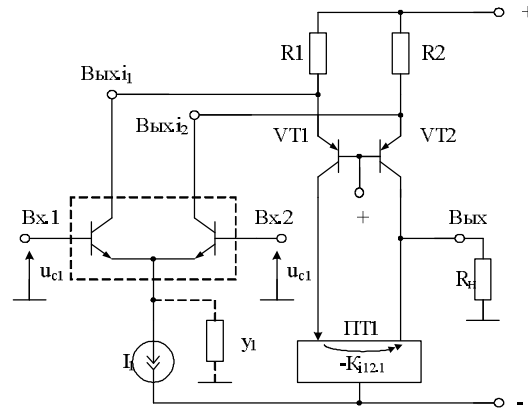


Рис. 2.9. Схема ДУ

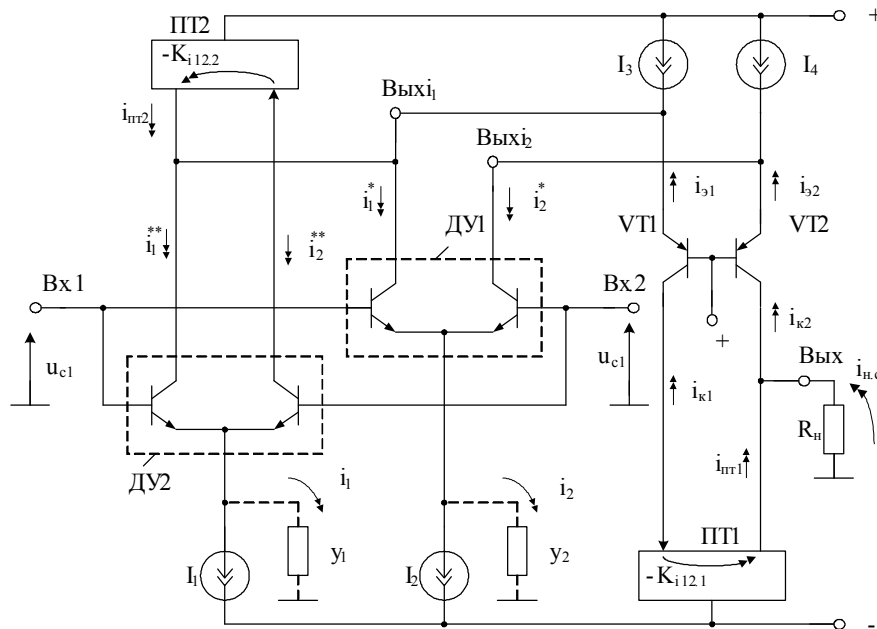


Рис. 2.10. ДУ на основе перегнутого каскода с каналом компенсации статических погрешностей

Рассмотрим работу ДУ рис. 2.10 при подаче на его входы синфазного сигнала  $u_c = u_{c3} = u_{c4}$ . Изменение  $u_c$  приводит к появлению токов  $i_1$  и  $i_2$  через выходные проводимости источников опорного тока  $I_1$  и  $I_2$ :

$$i_1 \approx u_c y_1, \quad i_2 \approx u_c y_2. \quad (2.20)$$

Эти токи передаются в выходные узлы ДУ1 и ДУ2:

$$i_2^{**} = i_1/2 = 0,5 y_1 u_c, \quad (2.21)$$

$$i_1^* = i_1/2 = 0,5 y_1 u_c, \quad (2.22)$$

$$i_1^* = i_2/2 = 0,5y_2u_c, \quad (2.23)$$

$$i_2^* = i_2/2 = 0,5y_2u_c. \quad (2.24)$$

На основании закона Киргофа коллекторные токи транзисторов VT1 (VT2) можно найти из уравнений

$$i_{k2} \approx i_2^* \approx 0,5y_2u_c, \quad (2.25)$$

$$i_{k1} \approx i_1^* + i_1^{**} - K_{i12.2}i_2^{**} = 0,5u_c(y_2 + y_1 - K_{i12.2}y_1). \quad (2.26)$$

Поэтому ток в нагрузке  $R_n$ , обусловленный синфазным сигналом  $u_c$

$$\begin{aligned} i_{н.с} &= i_{k2} - i_{пт1} = i_{k2} - K_{i12.1}i_{k1} = \\ &= 0,5(1 - K_i)y_2 \left[ 1 - \frac{y_1}{y_2} K_{i12.1} \right] u_c, \end{aligned} \quad (2.27)$$

где  $1 - K_i = 1 - K_{i12.1} = 1 - K_{i12.2}$ .

После преобразований последнее уравнение можно записать в виде

$$i_{н.с} = S_{сф.заявл} u_c, \quad (2.28)$$

где  $S_{сф.заявл} = 0,5(1 - K_i)y_2(1 - T_i)$  – крутизна преобразования синфазного сигнала  $u_c$  в ток нагрузки  $i_{н.с}$  схемы рис. 2.10;

$T_i = N_y K_{i12.1} \approx 1$  – усиление по каналу компенсации;

$N_y = \frac{y_1}{y_2} \approx 1$  – коэффициент асимметрии проводимостей  $y_1$  и  $y_2$ .

В усилителе рис. 2.9 аналогичная крутизна  $S_{сф.прот}$  принимает значение

$$S_{сф.прот} = 0,5(1 - K_i)y_2. \quad (2.29)$$

Таким образом, в предлагаемом усилителе обеспечивается более глубокое ослабление синфазного сигнала, так как

$$N_c = \frac{S_{сф.прот}}{S_{сф.заявл}} = \frac{1}{|1 - T_i|} \gg 1. \quad (2.30)$$

Расчёты показывают, что при типовых параметрах элементов схемы выигрыш  $N_c$  достигает значения 10–20 раз. Поэтому коэффициент ослабления синфазных сигналов в предлагаемом ДУ существенно повышается.

Полученные выше выводы подтверждаются результатами моделирования схем в среде PSpice.



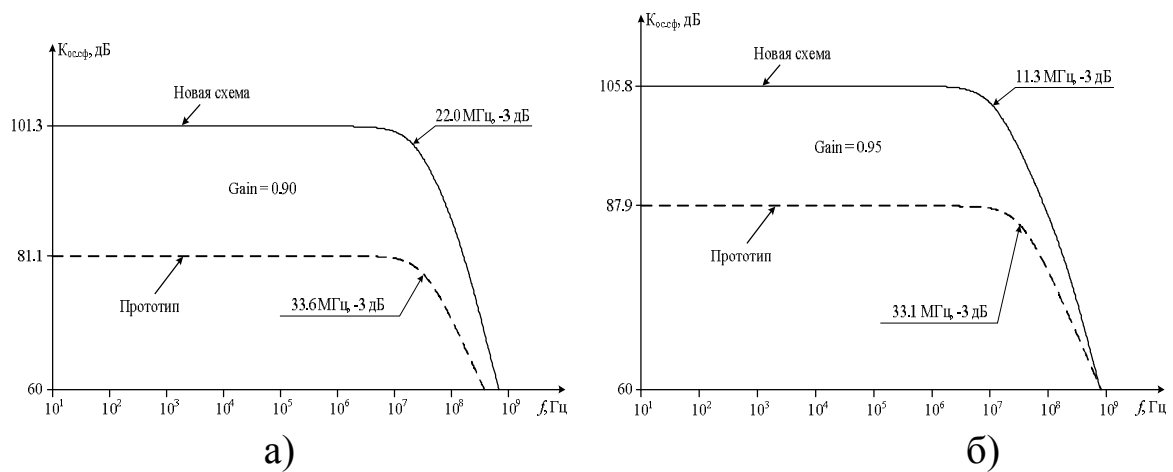


Рис. 2.11. Частотная зависимость  $K_{ос.сф}$  предлагаемого и классического ДУ

## 2.4. Дифференциальные усилители с rail-to-rail выходом

Операционные усилители на основе входных комплементарных дифференциальных каскадов и выходных токовых зеркал (рис. 2.12) широко применяются в схемах с низковольтным питанием. Их основное преимущество – более широкий диапазон изменения выходного напряжения.

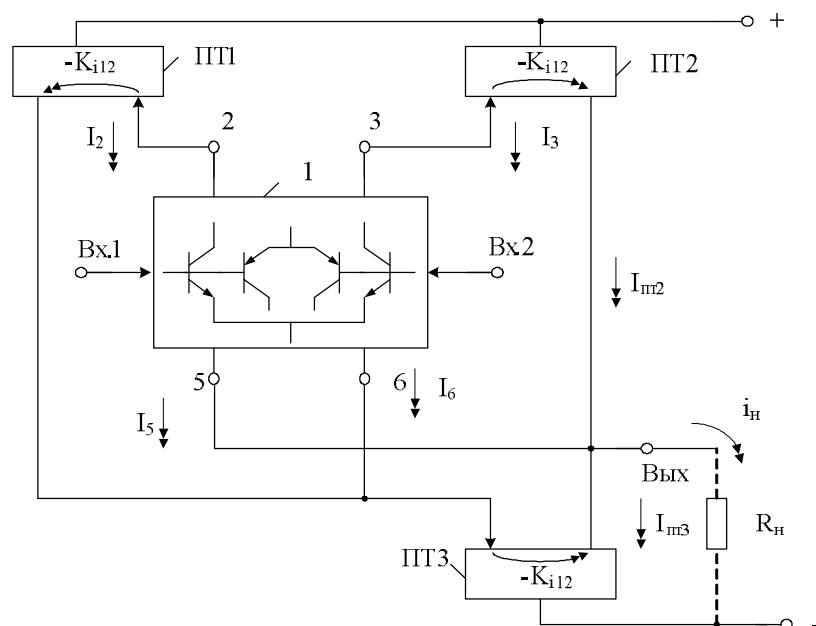


Рис. 2.12. Схема ДУ

Существенный недостаток ДУ данного класса состоит в том, что он имеет сравнительно большое напряжение смещения нуля  $U_{см}$  (э.д.с. смещения нуля) и невысокий  $K_{ос.сф}$  даже при совершенно идентичных транзисторах.

Если коэффициенты передачи по току всех токовых зеркал ПТ1-ПТ3 равны единице ( $K_i = 1$ ), то в схеме рис. 2.12 напряжение смещения нуля  $U_{см}$  при идентичных транзисторах и одинаковом статическом режиме близко к нулю, т.к. отсутствует систематическая ошибка передачи статических выходных токов входного комплементарного каскада на выход ДУ. Однако в практических схемах ДУ коэффициент передачи по току токовых зеркал ПТ1-ПТ3 (особенно при их реализации по классической архитектуре) всегда отличается от единицы, что приводит к появлению в цепи выхода разностного тока  $I_H$ , который и обуславливает смещение нуля ДУ:

$$U_{см} = S_{ДУ}^{-1} I_H, \quad (2.31)$$

где  $S_{ДУ}$  – крутизна преобразования входного напряжения ДУ в его выходной ток.

Так, для схемы предлагаемого ДУ рис. 2.13 ток в нагрузке  $R_H$  при нулевом входном сигнале

$$i_H = I_{пт2} - I_{пт3}, \quad (2.32)$$

где  $I_{пт2} = I_3 K_{i12.2}$ ;

$$I_{пт3} = I_2 K_{i12.1} K_{i12.3} + (I_6 - I_5 K_{i12.4}) K_{i12.3}, \quad (2.33)$$

$I_3 = I_2 = I_5 = I_6 = I_1$  – выходные статические токи входного комплементарного ДУ 1;  $K_{i12.mn}$  – коэффициент передачи по току  $mn$ -токового зеркала.

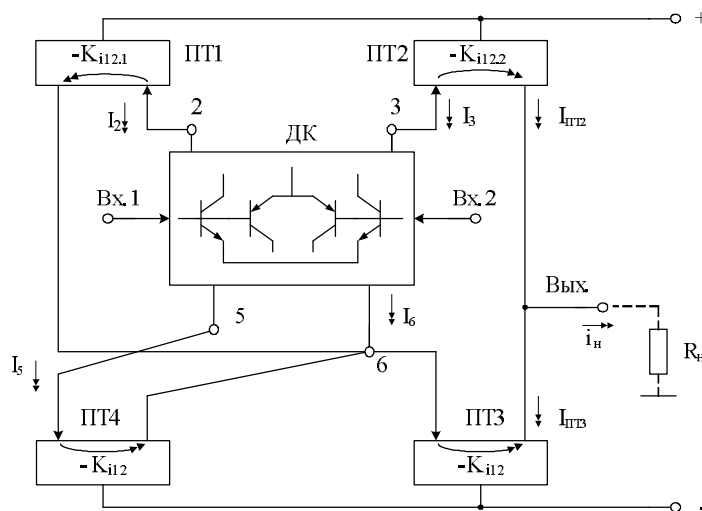


Рис. 2.13. Архитектура rail-to-rail ДУ с каналом компенсации статической погрешности

Таким образом, выходной статический ток ошибки ДУ, обусловленный отличием от единицы коэффициентов передачи его токовых зеркал  $K_{i12.1} = K_{i12.2} = K_{i12.3} = K_{i12.4} = K_1$ , определяется формулой

$$I_H = I_1(K_{i12.2} - K_{i12.3} + K_{i12.4}K_{i12.3} - K_{i12.1}K_{i12.3}). \quad (2.34)$$

При этом приращение тока в нагрузке  $R_H$ , вызванное изменением коэффициентов передач токовых зеркал

$$\Delta I_H = I_1(\Delta K_{i12.2} - \Delta K_{i12.3} + \Delta K_{i12.4}K_{i12.3} + \Delta K_{i12.3}K_{i12.4} - \Delta K_{i12.1}K_{i12.3} - \Delta K_{i12.3}K_{i12.1}). \quad (2.35)$$

То есть при одинаковых приращениях  $\Delta K_{i12}$ , обусловленных схмотехническими особенностями токовых зеркал, влиянием температуры или напряжений питания, приращение тока в нагрузке предлагаемого ДУ близко к нулю  $\Delta I_H \approx 0$ . Это свидетельствует о более высокой стабильности напряжения смещения нуля  $U_{см}$  в этой схеме, которое зависит от численных значений  $\Delta I_H$  и крутизны преобразования входного напряжения ДУ в его выходной ток  $S_{ДУ}$ . Действительно, в классическом ДУ (рис. 2.12) чувствительность  $I_H$  к  $\Delta K_i$  значительно выше

$$\Delta I_H = -2\Delta K_i I_1. \quad (2.36)$$

Полученные выше выводы подтверждаются результатами моделирования предлагаемой и известной схем ДУ в среде PSpice. Так, при коэффициентах усиления по току токовых зеркал  $K_{i12} = 0,9$  выигрыш по величине  $U_{см}$  достигает одного порядка.

Рис. 2.14 характеризует зависимость напряжения смещения нуля  $U_{см}$  и  $K_{ос.сф}$  от численных значений коэффициентов передачи по току  $K_i$  применяемых токовых зеркал ПТ1, ПТ2, ПТ3, ПТ4 предлагаемого (рис. 2.13) и известного (рис. 2.12) ДУ.

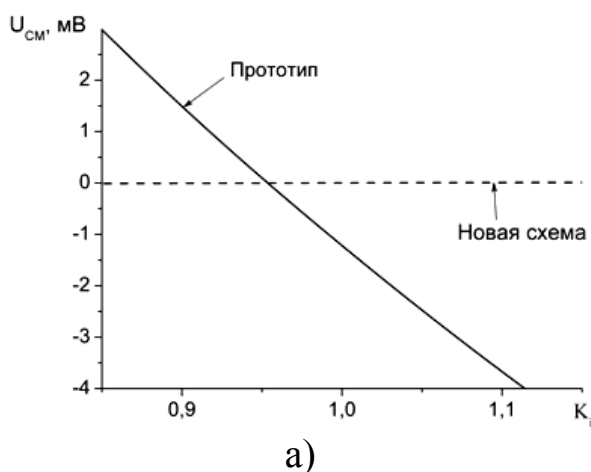


Рис. 2.14. Зависимость напряжения смещения нуля ОУ и  $K_{ос.сф}$  рис. 2.13 от коэффициента передачи по току токовых зеркал (начало, окончание см. на с. 56)

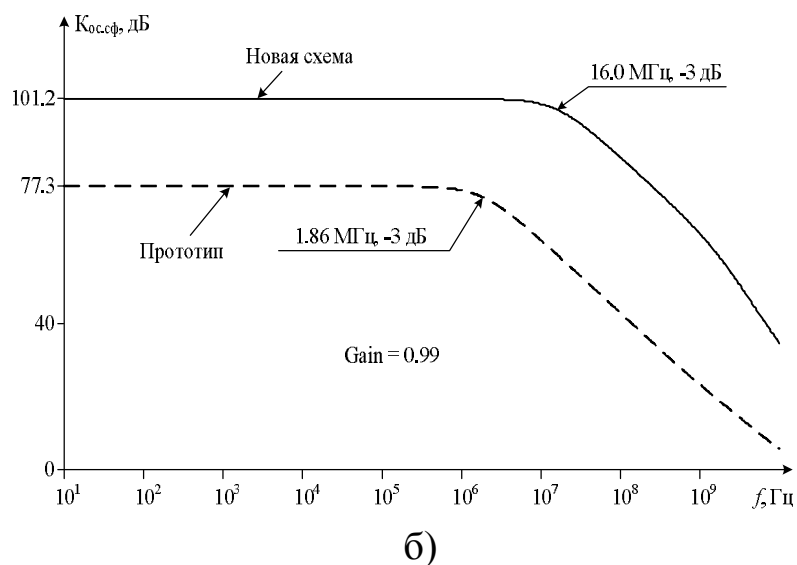


Рис. 2.14. Окончание (начало см. на с. 55)

Одновременно с улучшением  $U_{см}$  в схеме рис. 2.13 обеспечивается повышение в 10–20 раз  $K_{ос.сф}$ .

Существенный недостаток широко известной схемы ДУ рис. 2.15 состоит в том, что она имеет недостаточно высокое ослабление синфазных сигналов (коэффициент  $K_{ос.сф}$ ), а также характеризуется сравнительно большим напряжением смещения нуля  $U_{см}$ .

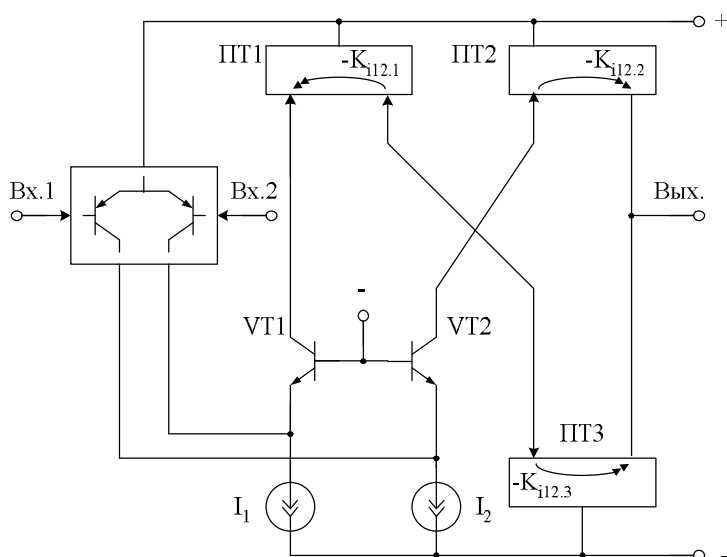


Рис. 2.15. Схема ДУ с rail-to-rail по выходу

Введение компенсирующих каналов в схему рис. 2.15 по ранее рассмотренным правилам позволяет синтезировать ДУ рис. 2.16.

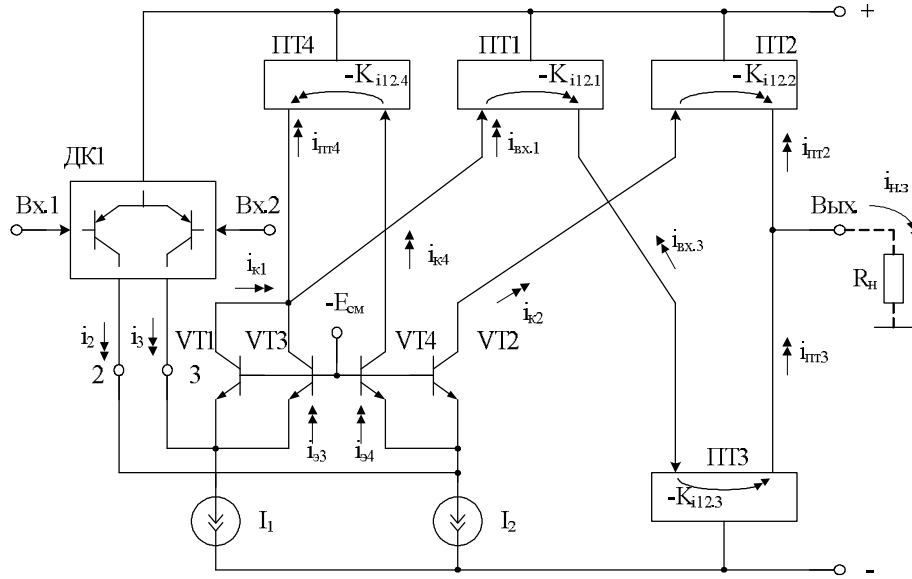


Рис. 2.16. Способ уменьшения статических погрешностей ДУ

Рассмотрим работу предлагаемого ДУ рис. 2.16 при подаче на его входы синфазного сигнала  $u_c = u_{Bx.1} = u_{Bx.2}$ .

Изменение  $u_c$  приводит к появлению токов  $i_2$  и  $i_3$  в узлах 2 и 3, обусловленных неидеальностью транзисторов дифференциального каскада ДК1 и цепей стабилизации его статического режима:

$$i_2 \approx i_3 = S_{сф} u_c, \quad (2.37)$$

где  $S_{сф}$  – крутизна передачи синфазного сигнала ДК1.

Эти токи передаются в эмиттеры транзисторов VT1, VT3, VT4 и VT2

$$i_{э1} = i_{э3} = i_{э4} = i_{э2} = 0,5 S_{сф} u_c. \quad (2.38)$$

Поэтому ток в нагрузке, обусловленный синфазным сигналом  $u_c$

$$i_{н.3} = i_{ИТ3} - i_{ИТ2} = 0,5 S_{сф} K_{il2.2} u_c - K_{il2.1} K_{il2.3} (i_{к1} + i_{к3} - i_{23}). \quad (2.39)$$

После преобразований из уравнения (2.39) можно получить

$$\begin{aligned} i_{н.3} &= 0,5 S_{сф} [K_{il2.2} - 2 K_{il2.1} K_{il2.3} + K_{il2.1} K_{il2.3} K_{il2.4}] u_c = \\ &= 0,5 K_{il2.2} S_{сф} \left[ 1 - K_{il2.1} \frac{K_{il2.3}}{K_{il2.2}} - \frac{K_{il2.1} K_{il2.3}}{K_{il2.2}} (1 - K_{il2.4}) \right]. \end{aligned} \quad (2.40)$$

При одинаковых значениях коэффициентов передачи по току токовых зеркал ( $K_{il2.4} = K_{il2.1} = K_{il2.3} = K_{il2.2} = K_i$ ):

$$i_{н.3} = 0,5 S_{сф} u_c (1 - K_i)^2. \quad (2.41)$$

В ДУ рис. 2.15

$$i_{н.прот} = S_{сф} (1 - K_i) u_c. \quad (2.42)$$

Таким образом, передача синфазного сигнала в предлагаемом ДУ значительно меньше, чем в ДУ рис. 2.15, что повышает  $K_{ос.сф}$  в  $\mu$ -раз

$$\mu_c = \frac{K_{\text{ос.сф.заявл}}}{K_{\text{ос.сф.прот}}} \approx \frac{i_{\text{н.прот}}}{i_{\text{н.з}}} \approx \left| \frac{1}{1 - K_i} \right| \gg 1. \quad (2.43)$$

На рис. 2.17 приведены результаты компьютерного моделирования частотной зависимости  $K_{\text{ос.сф}}$  при разных значениях коэффициентов передачи по току применяемых в схеме «токовых» зеркал ПТ1, ПТ2, ПТ3, ПТ4 ( $K_i = \text{Gain} = 0,9$ , рис. 2.17а и  $\text{Gain} = 0,99$ , рис. 2.17б). При этом выходное сопротивление источников опорного тока, зависящее от напряжения Эрли их транзисторов, моделировалось сопротивлением  $R = 30$  кОм. Полученные выше теоретические выводы подтверждаются результатами моделирования предлагаемой схемы в среде PSpice – при  $K_i = 0,9$  обеспечивается выигрыш по  $K_{\text{ос.сф}}$  в 26 дБ, а при  $K_i = 0,99$  – в 36 дБ.

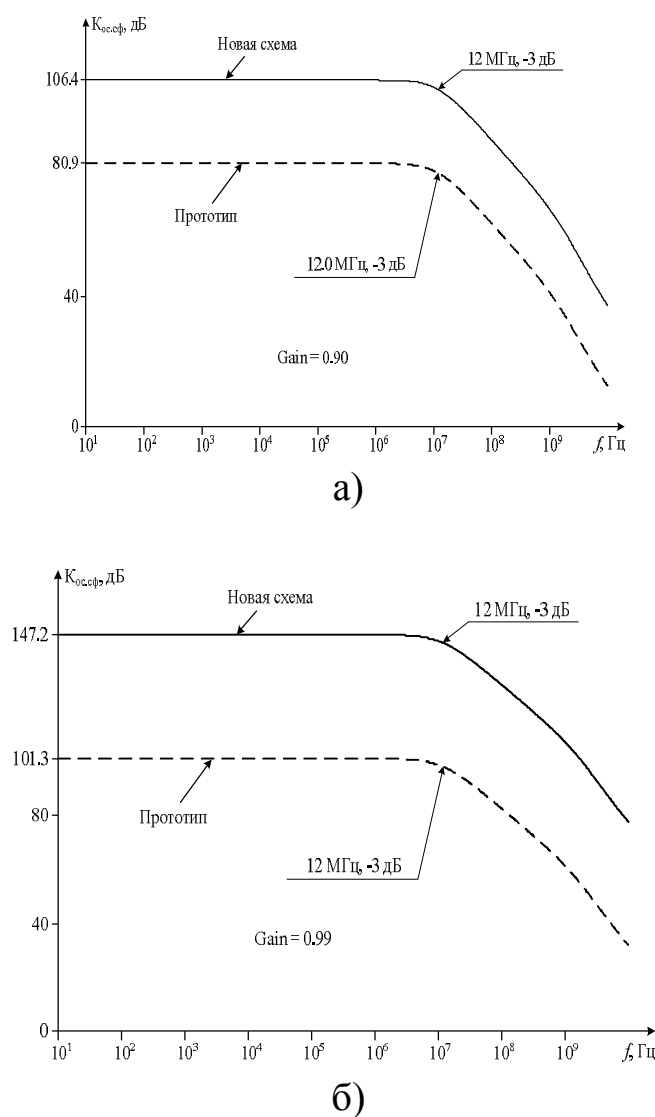


Рис. 2.17. Частотная зависимость  $K_{\text{ос.сф}}$  предлагаемого и известного ДУ

В ДУ с архитектурой рис. 2.16 уменьшается также чувствительность напряжения смещения нуля к численным значениям коэффициентов усиления по току применяемых «токовых» зеркал (рис. 2.18).

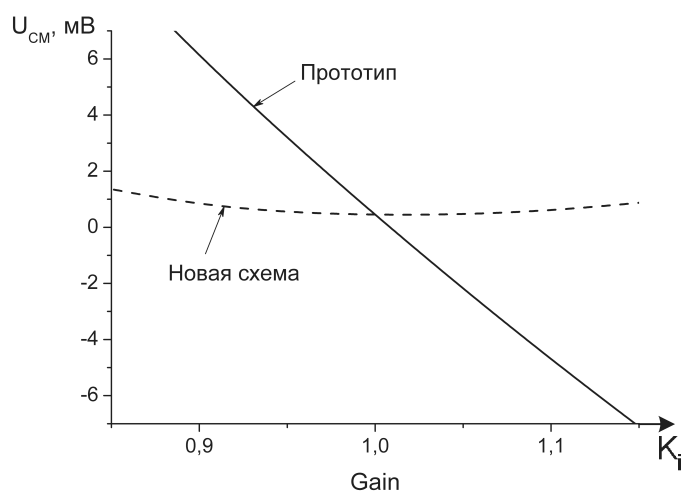


Рис. 2.18. Зависимость напряжения смещения нуля ДУ рис. 2.16 от коэффициента передачи по току токовых зеркал  $K_i$

Уменьшение статических погрешностей в ДУ с функциональной схемой рис. 2.19 обеспечивается за счёт введения по рассмотренным выше правилам компенсирующих каналов (рис. 2.20).

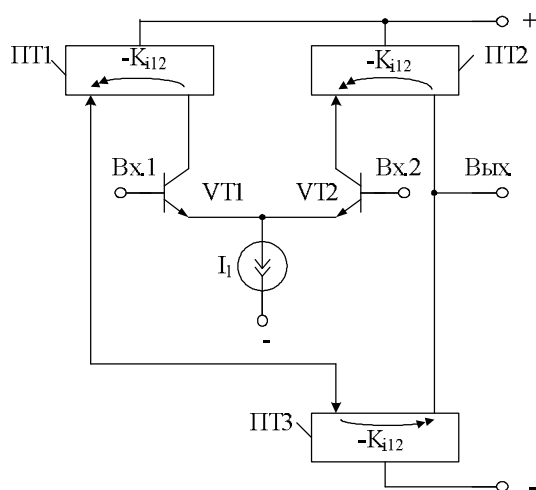


Рис. 2.19. Схема ДУ с rail-to-rail выходом

При изменении входного синфазного сигнала ДУ рис. 2.20  $u_c = u_{c1} = u_{c2}$  изменяется ток  $i_1$  в общей эмиттерной цепи ДУ

$$i_1 = y_1 u_c, \quad (2.44)$$

где  $y_1$  – выходная проводимость источника опорного тока  $I_1$ .

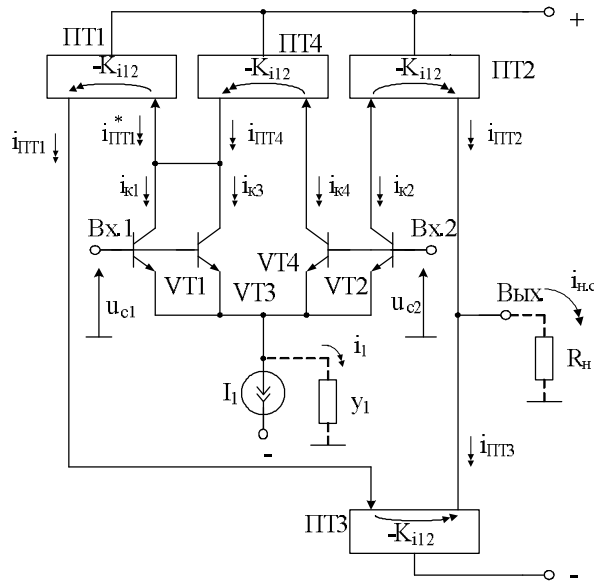


Рис. 2.20. Способ компенсации статических погрешностей  
в ДУ рис. 2.19

Ток  $i_1$  перераспределяется между эмиттерами транзисторов VT1-VT4, поэтому коллекторные токи этих транзисторов

$$i_{к1} = \frac{\alpha_1 y_1 u_c}{4}, \quad (2.45)$$

$$i_{к2} = \frac{\alpha_2 y_1 u_c}{4}, \quad (2.46)$$

$$i_{к3} = \frac{\alpha_8 y_1}{4} u_c, \quad (2.47)$$

$$i_{к4} = \frac{\alpha_9 y_1}{4} u_c, \quad (2.48)$$

где  $\alpha_i \approx 1$  – коэффициент усиления по току эмиттера  $i$ -го транзистора.

Если учесть, что все токовые зеркала схемы ДУ ПТ1–ПТ4 имеют отличающиеся от единицы ( $K_{i12} < 1$ ), но одинаковые по величине коэффициенты передачи по току, то для схемы на рис. 2.20 можно составить следующую систему уравнений:

$$i_{ПТ4} = K_{i12} i_{к4} = \frac{\alpha_4 y_1}{4} u_c K_{i12}, \quad (2.49)$$

$$i_{ПТ2} = K_{i12} i_{к2} = \frac{\alpha_2 y_1}{4} u_c K_{i12}, \quad (2.50)$$

$$i_{ПТ1}^* = i_{к1} + i_{к3} - i_{ПТ4}, \quad (2.51)$$

$$i_{ПТ3} = i_{ПТ1} K_{i12} = i_{ПТ1}^* K_{i12}^2 = K_{i12}^2 (i_{к1} + i_{к3} - i_{ПТ4}), \quad (2.52)$$

$$i_{н.с} = i_{ПТ2} - i_{ПТ5}. \quad (2.53)$$



Подставляя в (2.53) формулы (2.50) и (2.52) с учётом (2.49) и (2.50), можно найти приращение тока в нагрузке  $R_n$ , обусловленное синфазным сигналом

$$i_{н.с} = 0,25y_1K_{i12}\alpha(1 - K_{i12})^2 u_c = S_c u_c, \quad (2.54)$$

где  $\alpha = \alpha_1 = \alpha_2 = \alpha_3 = \alpha_4 \approx 1$ ;

$S_c = \frac{i_{н.с}}{u_c}$  – крутизна передачи синфазного сигнала со входа ДУ

рис. 2.20 на его выход ( $S_c = 0,25y_1K_{i12}\alpha(1 - K_{i12})^2$ ).

Для дифференциального входного сигнала  $u_{вх} = u_{c1} - u_{c2}$  приращение тока в нагрузке

$$i_{н.д} = S_d u_{вх}, \quad (2.55)$$

где  $S_d$  – крутизна передачи дифференциального сигнала со входа ДУ рис. 2.20 на его выход.

Таким образом, коэффициент ослабления входных синфазных сигналов предлагаемого ДУ рис. 2.20

$$K_{ос.сф} = \frac{S_d}{S_c} \approx \frac{4S_d}{y_1(1 - K_i)^2}. \quad (2.56)$$

Из формулы (2.56) следует, что в сравнении с базовой схемой  $K_{ос.сф}$  предлагаемого ДУ существенно повышается не менее чем в  $(1 - K_i)^{-1}$ -раз.

Данные выводы подтверждаются результатами моделирования сравниваемых схем в среде PSpice (рис. 2.21) – выигрыш по  $K_{ос.сф}$  ДУ рис. 2.20 составляет от 25 до 46 Дб в зависимости от численных значений коэффициента передачи по току применяемых токовых зеркал.

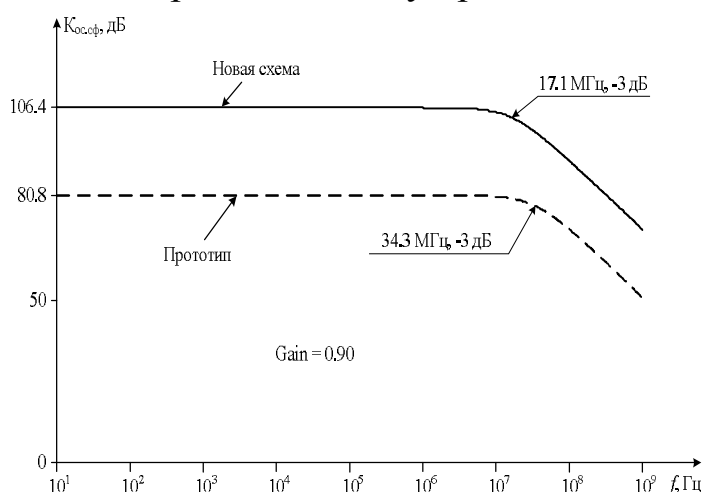


Рис. 2.21. Частотная зависимость  $K_{ос.сф}$  предлагаемого и классического ДУ

## 2.5. Дифференциальные усилители с архитектурой $\mu A741$

В современной микроэлектронике находят широкое применение дифференциальные усилители (ДУ) на n-p-n и p-n-p транзисторах с так называемой «архитектурой входного каскада операционного усилителя  $\mu A741$ » (рис. 2.22). Дифференциальные усилители данного класса, наряду с типовым параллельно-балансным каскадом, стали основным усилительным элементом многих аналоговых микросхем.

The diagram shows a differential amplifier circuit. It consists of two input transistors, VT1 and VT2, and two output transistors, VT3 and VT4. The inputs are labeled Bx.1 and Bx.2. The outputs are labeled Bx.2 and Bых. (output). A current source I<sub>1</sub> is connected between the common emitter node and ground. A feedback loop is formed by a block labeled ПТ1 with a gain of -K<sub>112</sub>, which connects the output Bых. back to the input Bx.1. The ground reference is marked with a minus sign (-).

В статическом режиме ДУ рис. 2.23 при нулевом напряжении между входами Вх.1 и Вх.2 в цепи нагрузки  $R_n$  протекает статический ток ошибки  $I_n$ , обусловленный разностью

62

Составляющая тока  $I_{\text{ПТ2}}$  зависит от статических коллекторных токов транзисторов VT3, VT4 и коэффициентов передачи  $K_{i12.2}$ ,  $K_{i12.1}$  ПТ1 и ПТ2 следующим образом

$$I_{\text{ПТ2}} = K_{i12.2}(I_{\text{К3}} + I_{\text{К4}} - I_{\text{К5}}K_{i12.1}). \quad (2.58)$$

Таким образом

$$I_{\text{Н}} = I_{\text{К6}} - I_{\text{К3}}K_{i12.2} - I_{\text{К4}}K_{i12.2} + I_{\text{К5}}K_{i12.2}K_{i12.1}. \quad (2.59)$$

Учитывая, что коллекторные токи транзисторов VT3, VT4, VT5, VT6 приблизительно одинаковы  $I_{\text{К6}} = I_{\text{К3}} = I_{\text{К4}} = I_{\text{К5}} = I_0$ , из (2.59) можно найти, что

$$I_{\text{Н}} = I_0(1 - K_{i12.2}) - K_{i12.2}I_0(1 - K_{i12.1}) \approx I_0(1 - K_i)^2. \quad (2.60)$$

В схеме ДУ рис. 2.22 аналогичный ток в нагрузке  $R_{\text{Н}}$

$$I_{\text{Н.прот}} \approx I_0(1 - K_i). \quad (2.61)$$

Таким образом, статическая ошибка по выходу в предлагаемом ДУ уменьшается в  $N_g$  раз, где

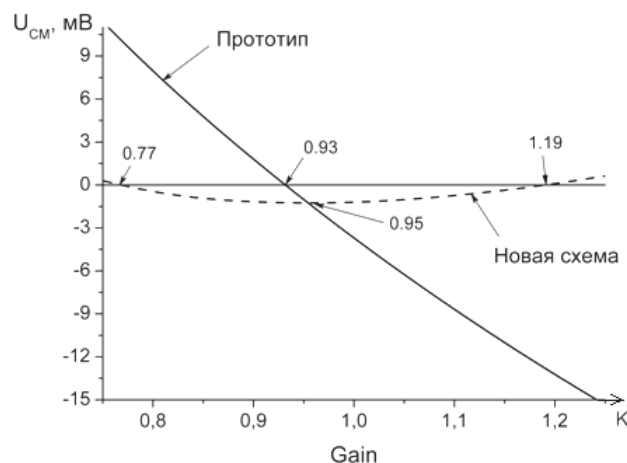
$$N_g = \left| \frac{1}{1 - K_i} \right| \gg 1. \quad (2.62)$$

Поэтому приведённое ко входу напряжение смещения нуля  $U_{\text{см}}$  в ДУ рис. 2.23 уменьшается

$$U_{\text{см}} = S_{\text{ДУ}}^{-1} I_{\text{Н}}, \quad (2.63)$$

где  $S_{\text{ДУ}}$  – крутизна преобразования входного напряжения ДУ в его выходной ток.

Полученные выше выводы подтверждаются результатами моделирования  $U_{\text{см}}$  и  $K_{\text{ос.сф}}$  предлагаемых схем в среде PSpice (рис. 2.24).



а)

Рис. 2.24. Зависимость напряжения смещения нуля (а) и  $K_{\text{ос.сф}}$  (б) от коэффициента передачи по току токовых зеркал  $K_i = \text{Gain}$  (начало, окончание см. на с. 64)

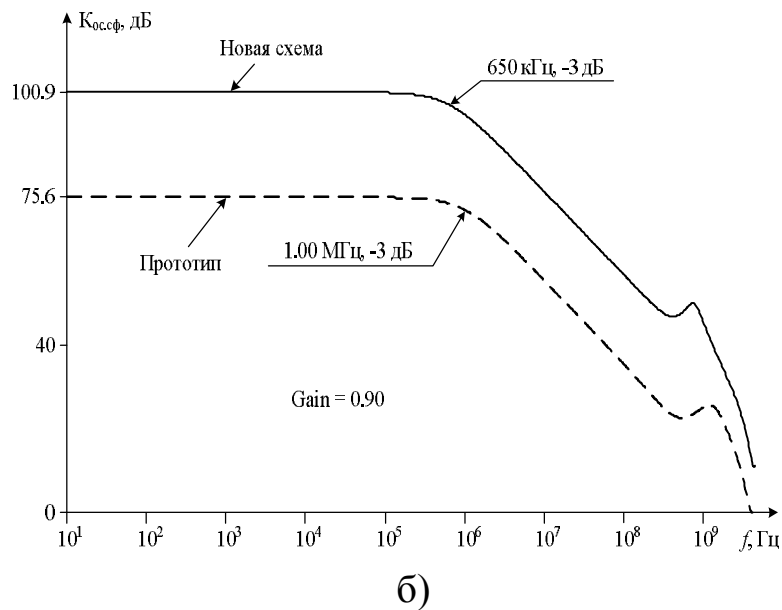


Рис. 2.24. Окончание (начало см. на с. 63)

Рассмотренный способ компенсации  $U_{см}$  и повышения  $K_{ос.сф}$  может использоваться в ДУ с другими модификациями входного каскада  $\mu A741$  (рис. 2.25).

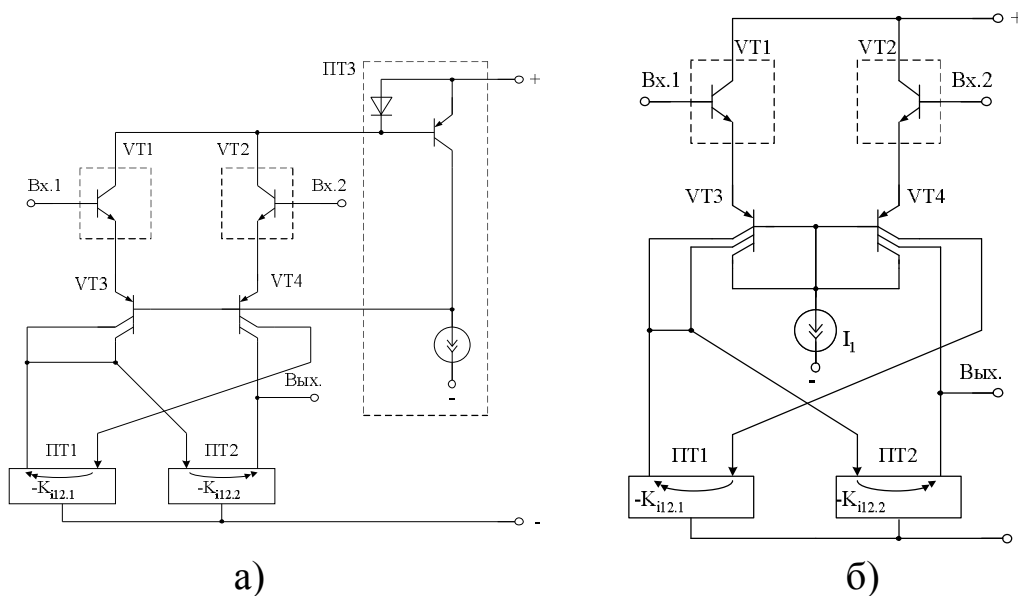


Рис. 2.25. Способы повышения  $K_{ос.сф}$  ДУ с модифицированной цепью установления статического режима

В рассмотренных схемах обеспечивается также существенное (10–20 раз) повышение  $K_{ос.сф}$ .

На рис. 2.26 приведены другие примеры построения ДУ с каналами компенсации.

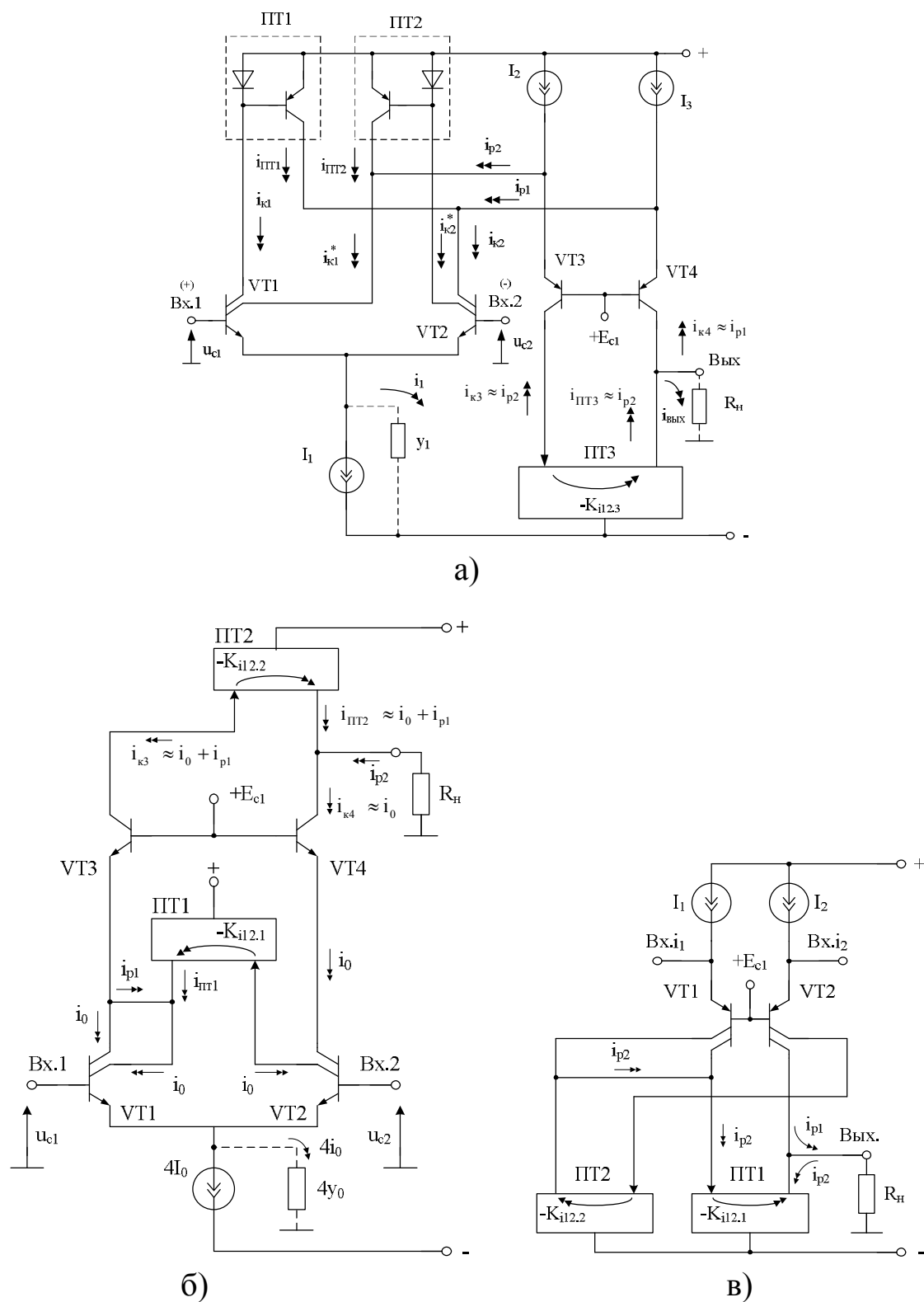


Рис. 2.26. Примеры построения ДУ с каналами компенсации  
(начало, окончание см. на с. 66)

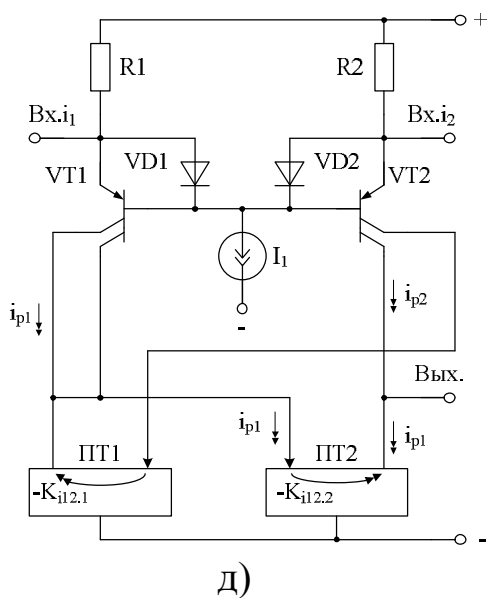
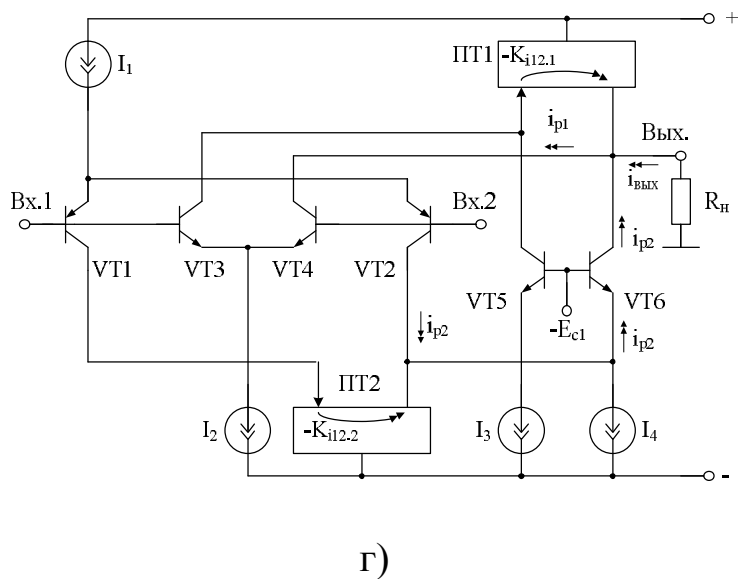


Рис. 2.26. Окончание (начало см. на с. 65)

### 3. ДИФФЕРЕНЦИАЛЬНЫЕ УСИЛИТЕЛИ С ПОСЛЕДОВАТЕЛЬНОЙ МНОГОКАНАЛЬНОЙ КОМПЕНСАЦИЕЙ

Современные методы повышения  $K_{ос.сф}$  ОУ связаны с созданием условий, обеспечивающих идентичность параметров транзисторов, а также минимизацией выходной проводимости применяемых источни-

ков опорного тока, введением следящего питания во входном каскаде. В тех случаях, когда причиной неполного ослабления синфазного сигнала является неидеальность применяемых в схеме управляемых активных нагрузок (отличие от единицы их коэффициента передачи по току) целесообразно применение структурных методов повышения  $K_{ос.сф}$ , основанных на последовательной компенсации (рис. 3.1). Их основная идея – создание условий для многократной взаимной компенсации систематических токовых ошибок  $i_{p1.1}$ ,  $i_{p2.1}$  двух параллельных каналов усиления, обусловленных входным синфазным сигналом ОУ  $u_c = u_{c1} = u_{c2}$ . Эти ошибки возникают прежде всего из-за сравнительно больших значений выходных проводимостей ( $y_i$ ) источников опорного тока (ИОТ), устанавливающих статический режим входного каскада ОУ.

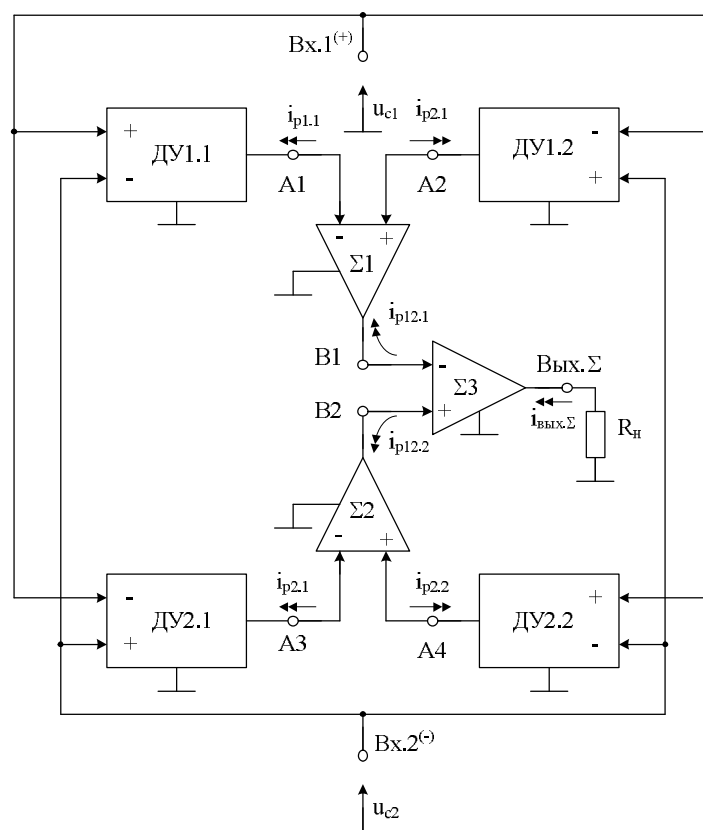
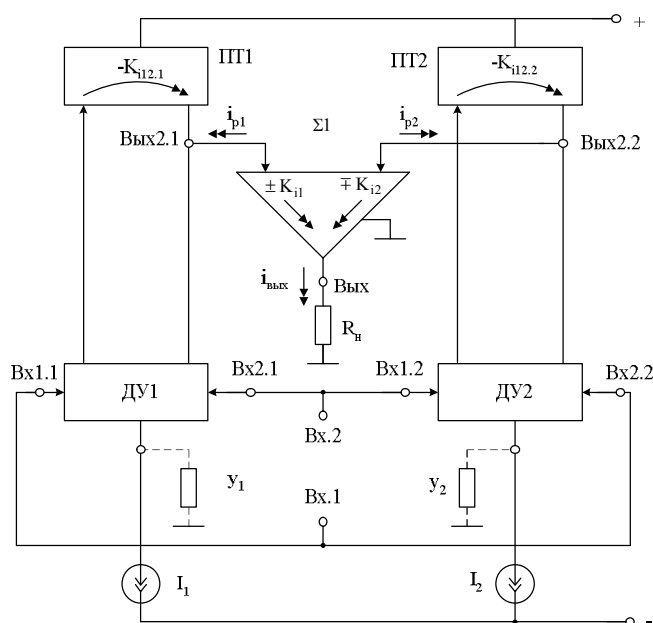


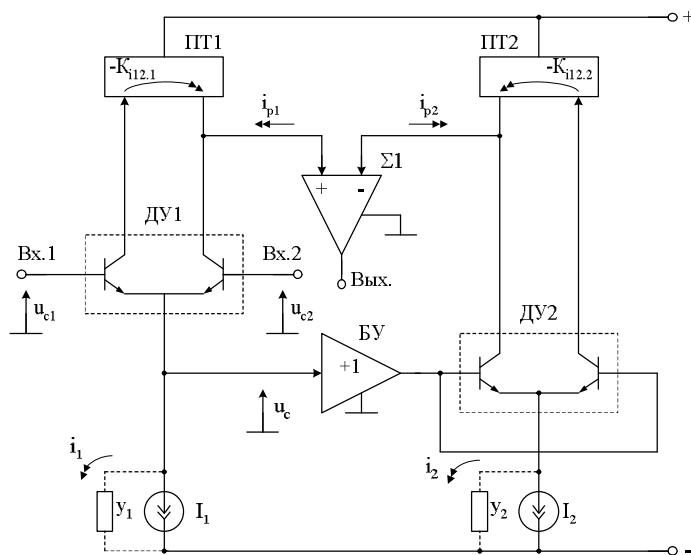
Рис. 3.1. Способ последовательной компенсации синфазных составляющих регулярной ошибки усиления сигналов

Типовые ИОТ на современных СВЧ-транзисторах имеют выходное сопротивление  $R_i = y_i^{-1} = 30 \div 60$  кОм, которое не всегда может быть повышено схемотехническим путём.

Частные примеры построения ДУ с последовательной компенсацией синфазных составляющих приведены на рис. 3.2.



а)



б)

Рис. 3.2. Примеры построения ДУ с архитектурой рис. 3.1 (начало, продолжение и окончание см. на с. 69 и 70)



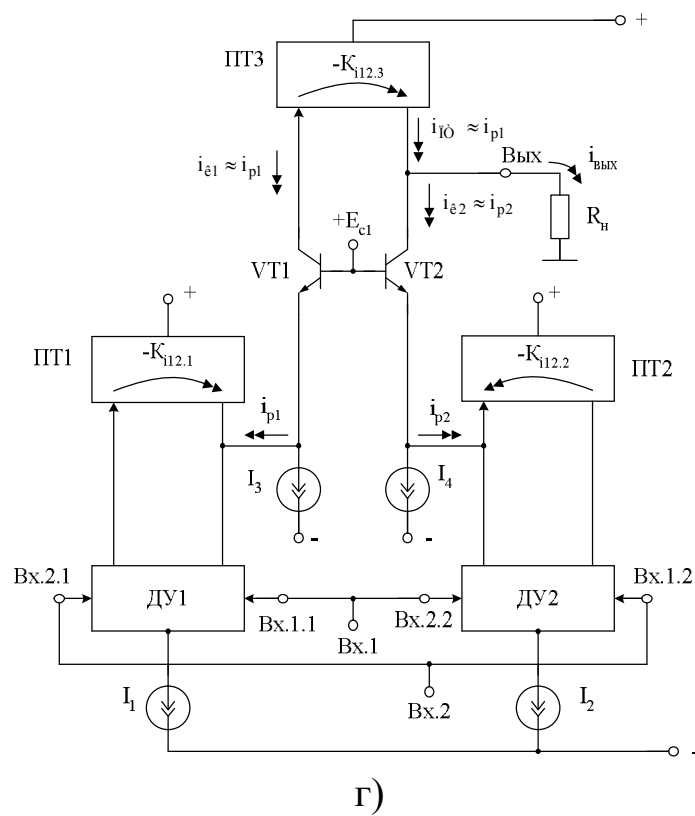
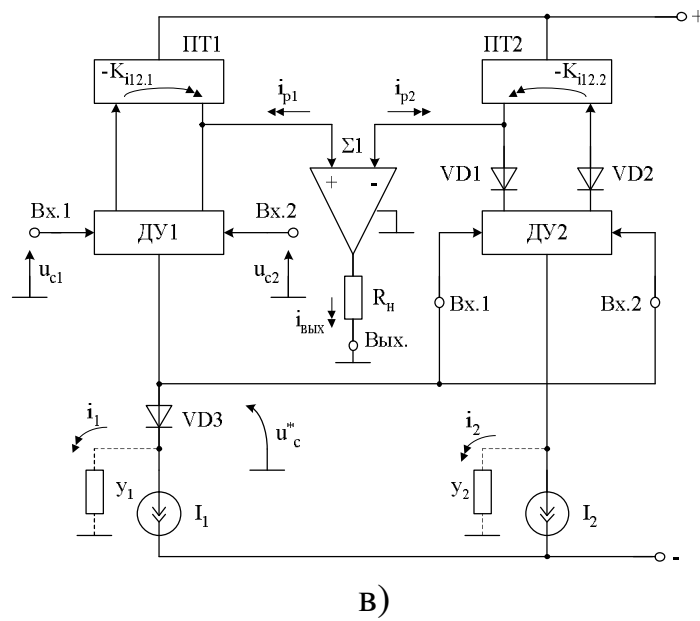


Рис. 3.2. Продолжение (начало см. на с. 68, окончание – на с. 70)

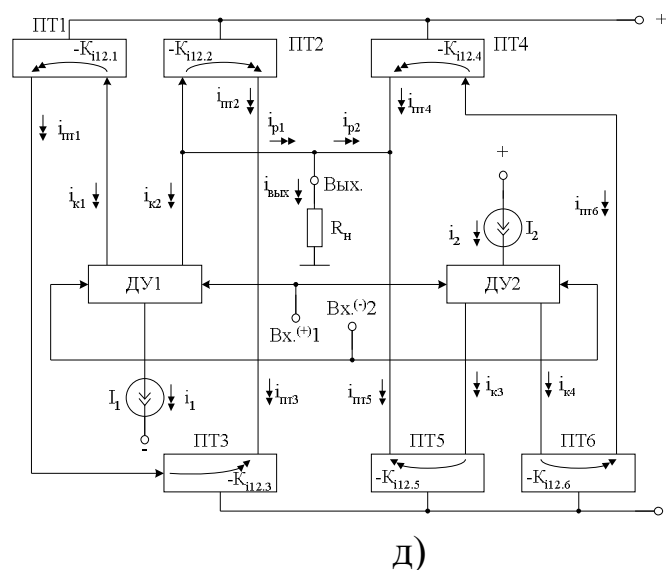


Рис. 3.2. Окончание (начало см. на с. 68)

**Многоканальный ДУ с сумматором сигналов ошибки на базе перегнутого каскода.** В показанном на рис. 3.3 примере построения подсхем ДУ1.1, ДУ1.2,  $\Sigma 1$  выходные токи  $i_{p2.1}$ ,  $i_{p1.1}$  принимают нулевое значение, если коэффициенты передачи подсхем ПТ1, ПТ2  $K_{i12.1} = K_{i12.2} = 1$ .

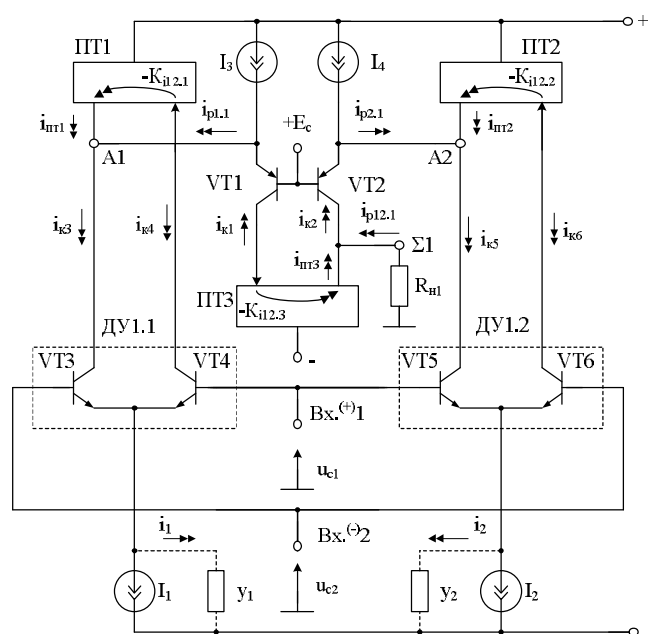


Рис. 3.3. Пример построения подсхем ДУ1.1, ДУ1.2, У1

Однако на практике  $K_{i12.1} = K_{i12.2} < 1$ , что приводит к образованию разницы  $i_{p12.1}$ , зависящей в свою очередь от свойств повторителя тока ПТЗ:

$$i_{p12.1} = 0,5\alpha_2 y_2 (1 - K_{i12.2})(1 - K_{i12.3} N_{1-2}) u_c, \quad (3.1)$$

где  $N_{1-2}$  – коэффициент асимметрии дифференциальных усилителей ДУ1.1, ДУ1.2 по синфазному сигналу:

$$N_{1-2} = \frac{\alpha_1}{\alpha_2} \cdot \frac{y_1}{y_2} \cdot \frac{1 - K_{i12.1}}{1 - K_{i12.2}}; \quad (3.2)$$

$\alpha_1 \approx \alpha_2 \approx 1$  – коэффициенты передачи по току эмиттера транзисторов VT1, VT2, входящих в под схему сумматора токов  $\Sigma 1$ .

При дифференциальном сигнале  $u_{\text{вх}} = u_{c1} - u_{c2}$  в ДУ рис. 3.3 входной ток под схемы  $\Sigma 1$ :

$$i_{p12.1}^* = \alpha_2 y_{21.2} (1 + K_{i12.2})(1 + N_{1-2}^*) u_{\text{вх}}, \quad (3.3)$$

где  $y_{21.2} \approx y_{21.1} \approx (2r_3)^{-1} = \frac{i_{ki}}{u_{\text{вх}}}$  – проводимость передачи дифференци-

ального входного напряжения ДУ1.1, ДУ1.2;

$r_3$  – сопротивления эмиттерных переходов транзисторов VT3-VT6;

$N_{1-2}^*$  – коэффициент асимметрии ДУ1.1, ДУ1.2 по дифференциальному сигналу:

$$N_{1-2}^* = \frac{\alpha_1}{\alpha_2} \cdot \frac{y_{21.1}}{y_{21.2}} \cdot \frac{1 + K_{i12.1}}{1 + K_{i12.2}} \approx 1. \quad (3.4)$$

Из (3.1) и (3.3) можно найти коэффициент ослабления входных синфазных сигналов ДУ с архитектурой рис. 3.3

$$K_{\text{ос.сф}}^{-1} = \frac{y_2}{2y_{21.2}} \cdot \frac{1 - K_{i12.2}}{1 + K_{i12.2}} \cdot \frac{1 - K_{i12.3} N_{1-2}}{1 + N_{1-2}^*} \quad (3.5)$$

или с учётом (3.4)

$$K_{\text{ос.сф}}^{-1} \approx 0,25 r_3 y_2 (1 - K_{i12.2})(1 - K_{i12.3} N_{1-2}). \quad (3.6)$$

Так как все элементы схемы рис. 3.3 выполнены по интегральной технологии, то коэффициент асимметрии ДУ1.1 и ДУ1.2 по синфазному сигналу равен единице, хотя разница  $1 - K_{i12.2} \neq 0$  может достигать (в зависимости от схемотехники ПТ1, ПТ2) сравнительно больших значений ( $0,1 \div 0,2$ ). Поэтому

$$K_{\text{ос.сф}}^{-1} \approx 0,25 r_3 y_2 (1 - K_{i12.2})(1 - K_{i12.3}). \quad (3.7)$$

В сравнении с классическим ДУ1.2 (ДУ1.1), имеющим управляемую активную нагрузку ПТ2 (ПТ1), выигрыш по  $K_{oc.cф}$  в схеме рис. 3.3

$$\mu_c = \left| \frac{1 + N_{1-2}^*}{1 - K_{i12.3}} \right| \gg 1. \quad (3.8)$$

При построении ДУ в соответствии с наиболее общей архитектурой рис. 3.1 выигрыш  $\mu_c$  повышается дополнительно в  $\Delta K_{i3}^{-1}$  раз, где  $\Delta K_{i3}$  – отличие коэффициентов усиления по току сумматора сигналов  $\Sigma 3$  для его инвертирующего и неинвертирующего входов.

Компьютерное моделирование ОУ с архитектурой рис. 3.1 и 3.4 показывает, что за счёт введения структурной избыточности  $K_{oc.cф}$  улучшается на один-два порядка.

Следует также заметить, что в ДУ с архитектурой рис. 3.1 и 3.4 существенно уменьшается напряжение смещения нуля, обусловленное синфазной нестабильностью источников опорного тока  $I_1$ ,  $I_2$ , а также синфазным изменением автономных параметров транзисторов.

**Многоканальный ДУ с сумматором сигнала на базе токового зеркала.** В качестве сумматора сигналов  $\Sigma 1$  может применяться типовое «токовое» зеркало.

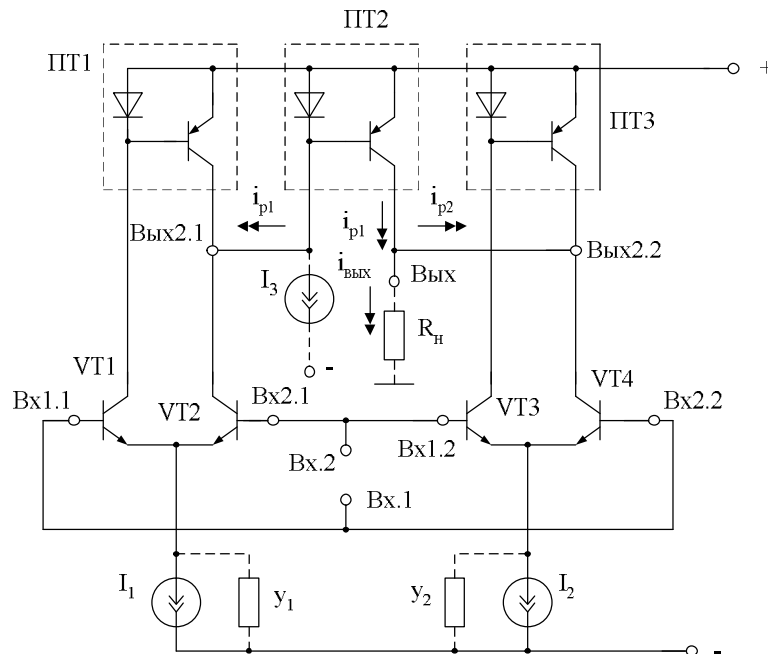


Рис. 3.5. Пример построения сумматора сигналов ошибки на базе токового зеркала ПТ2

#### 4. ДИФФЕРЕНЦИАЛЬНЫЕ КАСКАДЫ С ПРЯМОЙ ПЕРЕДАЧЕЙ СИНФАЗНОГО СИГНАЛА В ЭМИТТЕРНУЮ ЦЕПЬ ВХОДНЫХ ТРАНЗИСТОРОВ

Потенциальная возможность повышения  $K_{oc.cф}$  ДУ с классической архитектурой рис. 4.1 заключена в управлении выходным током ИОТ таким образом, чтобы суммарное приращение выходного тока ИОТ  $i_{0\Sigma}$  имело нулевое (или заданное, но достаточно малое) значение:

$$i_{0\Sigma} = y_0 u_c - K_i i_{BX.c}^{(+)} \approx 0, \quad (4.1)$$

где  $K_i$  – коэффициент усиления по току управляемого ИОТ;

$i_{BX.c}^{(+)} = S_{cф} u_c$  – входной ток управляемого ИОТ, связанный с входным синфазным напряжением  $u_c$ .

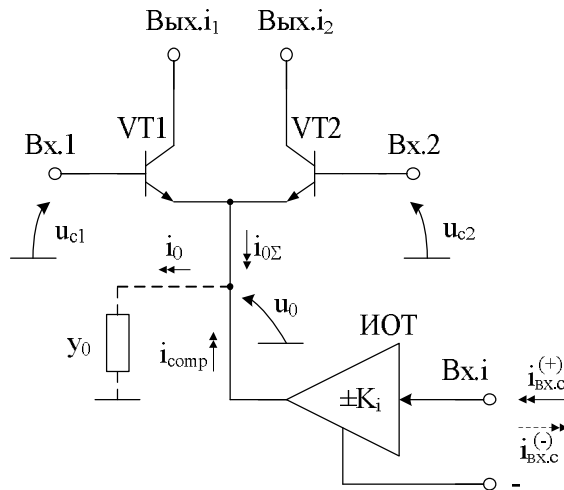


Рис. 4.1. ДУ с управляемым (синфазным сигналом) источником опорного тока ИОТ

Таким образом, при выполнении условия

$$y_0 = K_i S_{cф} \quad (4.2)$$

в ДУ рис. 4.1 уменьшается составляющая  $K_{oc.cф}$ , связанная с конечной величиной выходной проводимости ИОТ ( $y_0$ ). Задача синтеза ДУ с данной архитектурой сводится к такому построению управляемого ИОТ и цепей преобразования синфазного сигнала в  $i_{BX.c}$ , которые удовлетворяют условию (4.2).

Можно выделить два базовых способа формирования  $i_{BX.c}$ :

- организация параллельного канала прямой передачи  $u_c$  на вход Вх.і ИОТ без применения цепей отрицательной обратной связи;

- введение параллельного канала компенсации тока  $i_{0\Sigma}$  с цепью глубокой отрицательной обратной связи по синфазному сигналу, формирующего  $i_{\text{ВХ.С}}$  в соответствии с (4.1).

#### 4.1. Каскады с каналом прямой передачи синфазного сигнала

Передача входного синфазного сигнала на управляющий вход ИОТ (рис. 4.1) может быть реализована на базе специального компенсирующего канала. Архитектура таких ДУ приведена на рис. 4.2.

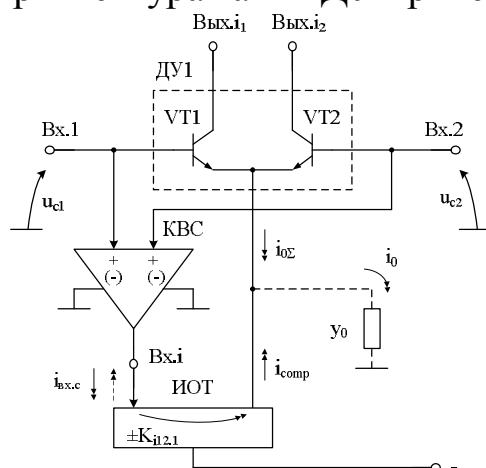


Рис. 4.2. Архитектура ДУ с каналом прямой передачи синфазного сигнала в общую эмиттерную цепь

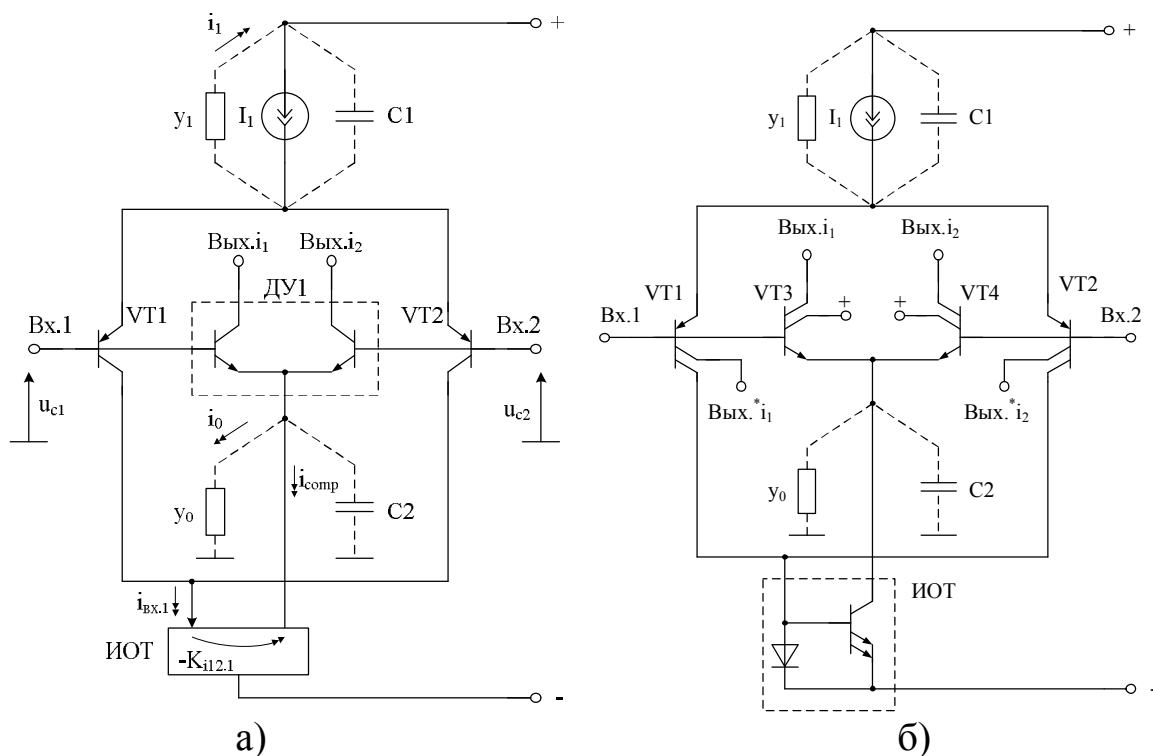
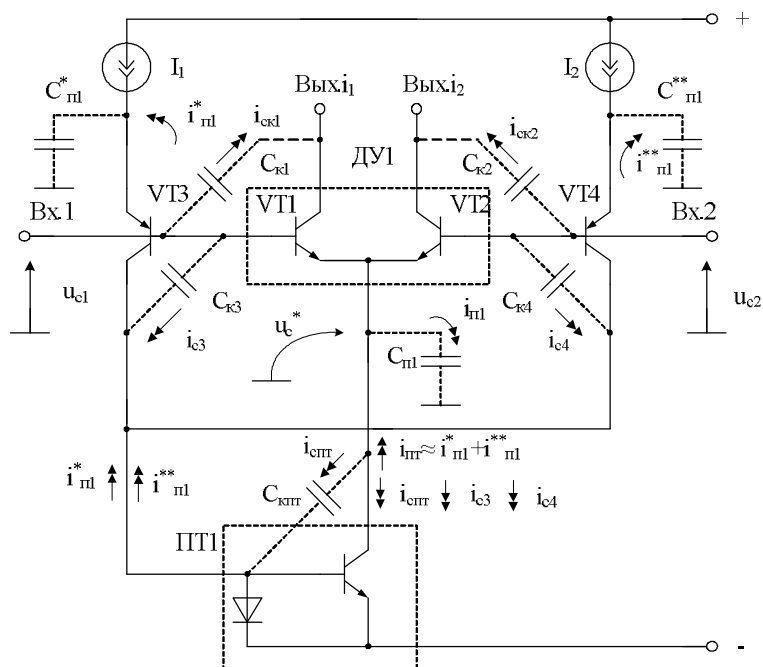
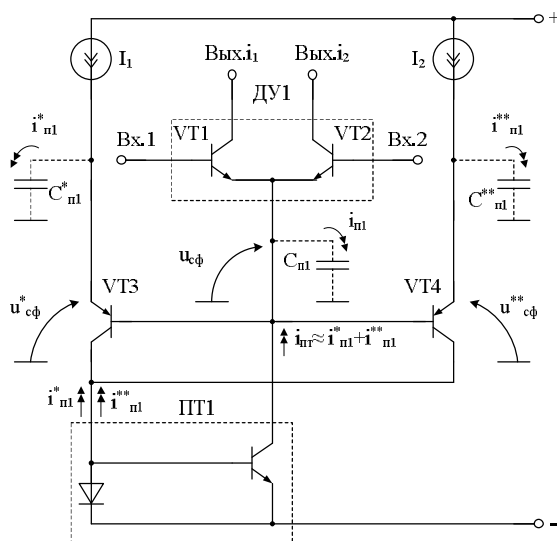


Рис. 4.3. Взаимная компенсация  $C_1 \div y_1$  и  $C_2 \div y_0$  в комплементарном ДУ

На высоких частотах в схеме рис. 4.2 возникают переменные токи, связанные с ёмкостями коллектор-база  $C_k$  и ёмкостями на подложку  $C_n$  (рис. 4.4).

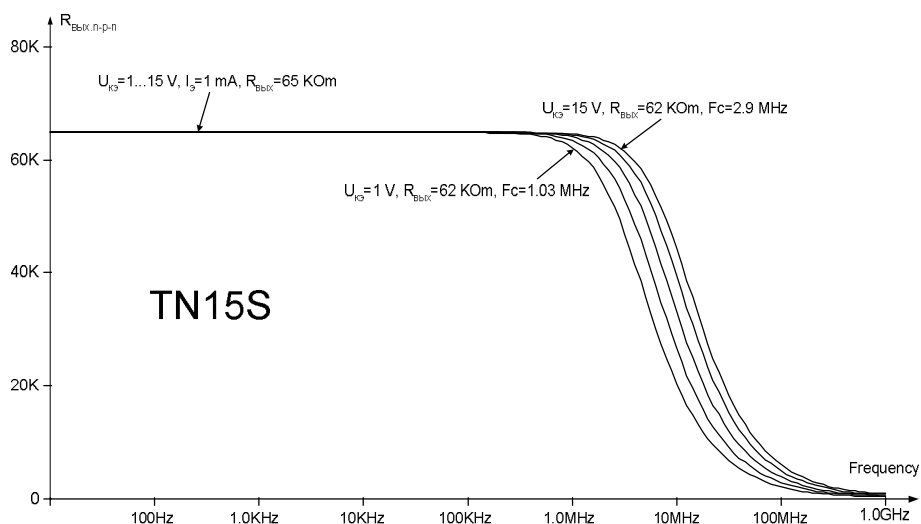


а)

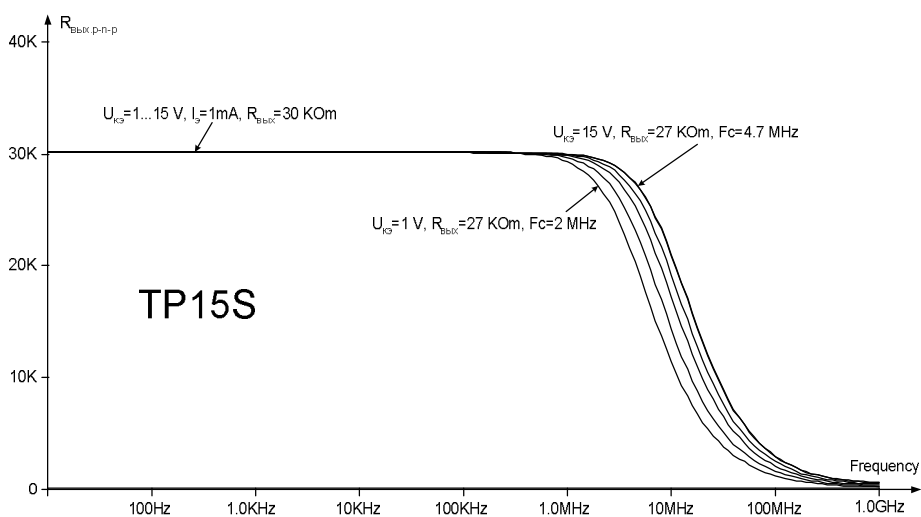


б)

Рис. 4.4. Токи и напряжения в ДУ на высоких частотах



а)



б)

Рис. 4.5. Выходное сопротивление классического ИОТ на n-p-n (а) и p-n-p (б) интегральных транзисторах

Учитывая, что выходное сопротивление  $R_{\text{вых}}$  ПТ на p-n-p транзисторах меньше, чем  $R_{\text{вых}}$  ПТ на n-p-n транзисторах, перспективной может оказаться схема ДУ с делителем тока в канале компенсации (рис. 4.6).



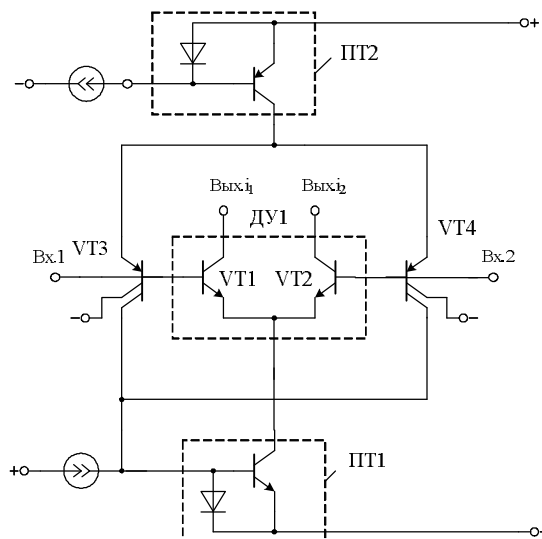


Рис. 4.6. ДУ с делителем тока (VT3, VT4) в канале компенсации

На рис. 4.7 показаны результаты компьютерного моделирования крутизны ДУ  $S_{сф} = i_{\text{вых}} / u_c$  при различных значениях ёмкостей коррекции  $C_k$ .

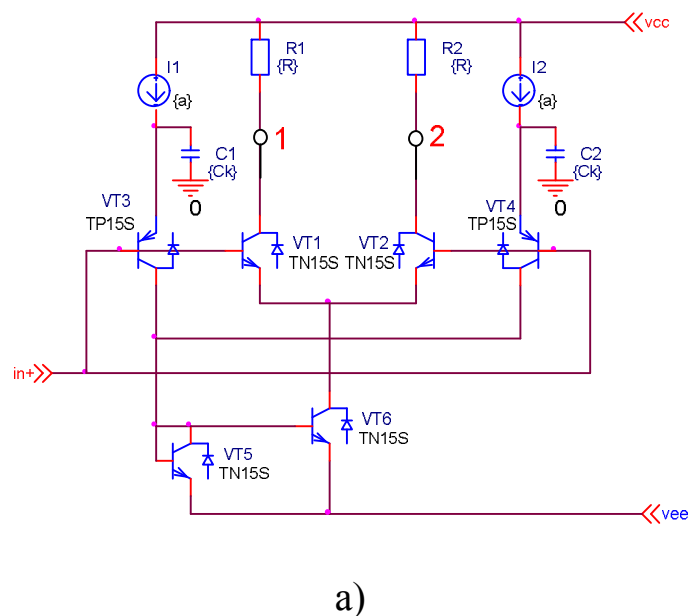
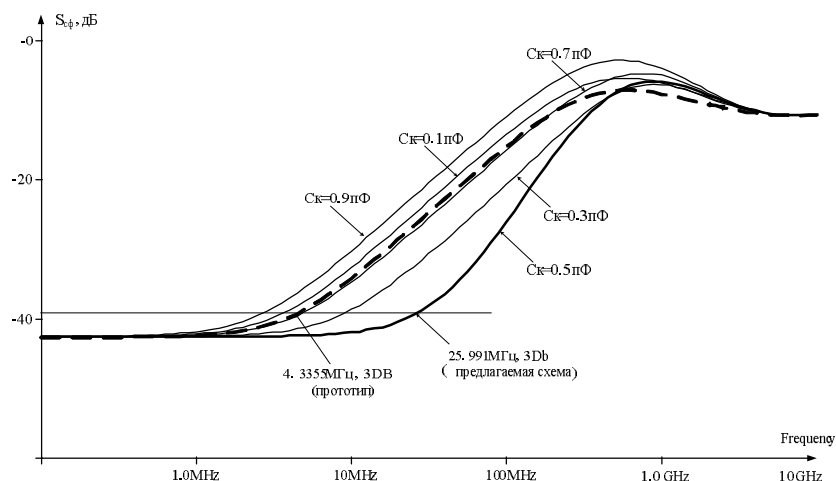


Рис. 4.7. Компьютерная модель ДУ (a)  
и частотная зависимость его крутизны  $S_{сф} = i_{\text{вых}} / u_c$   
(начало, окончание см. на с. 78)



б)

Рис. 4.7. Окончание (начало см. на с. 77)

Графики рис. 4.7б показывают, что при  $C_k = 0,5$  пФ верхняя граничная частота крутизны повышается в 6÷7 раз.

Модификацией ДУ рис. 4.2 является схема рис. 4.8, в которой компенсация ошибок от синфазного сигнала из-за конечного  $R1$  обеспечивается двухканальной передачей синфазного сигнала в выходную цепь.

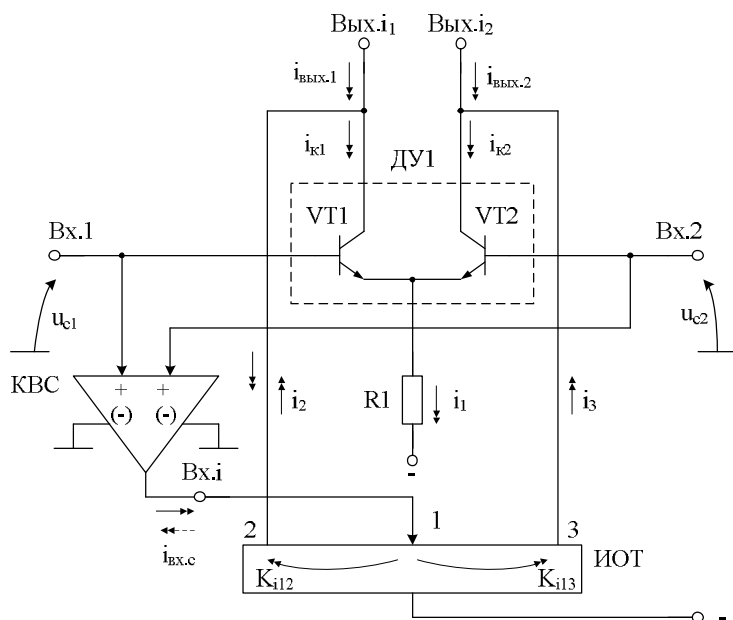


Рис. 4.8. Дифференциальный усилитель с каналами компенсации тока  $i_1$  в выходной цепи

Примеры построения ДУ с архитектурой рис. 4.8 приведён на рис. 4.9.

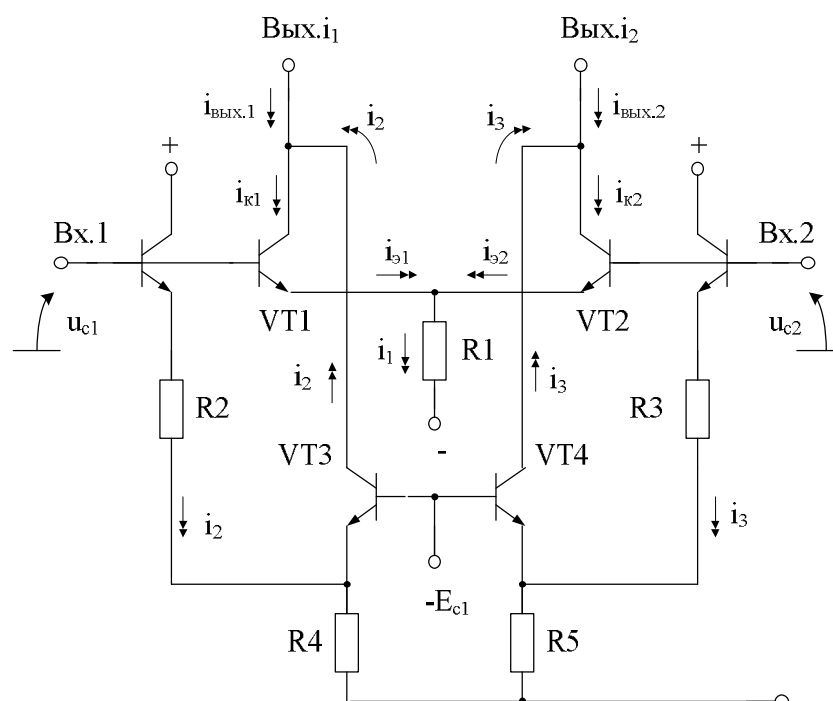


Рис. 4.9. Дифференциальный усилитель с архитектурой рис. 4.8

## 4.2. Каскады с глубокой обратной связью по синфазному сигналу в канале формирования корректирующего тока

Для обеспечения условий компенсации выходной проводимости управляемого ИОТ (4.2) возможно применение параллельного канала формирования тока  $i_{\text{вх.с.}}$ , реализованного на базе специального корректирующего ДУ с отрицательной обратной связью по синфазному сигналу.

Рассмотрим принципы построения таких корректирующих ДУ.

### 4.2.1. Эффективная выходная проводимость управляемого источника опорного тока в корректирующем ДУ

При введении глубокой отрицательной обратной связи по синфазному сигналу в ДУ рис. 4.10 можно (на основе токовых соотношений) показать, что эффективная проводимость в общей эмиттерной цепи ДУ изменяется от уровня  $y_0$  до уровня  $y_{\text{min}}$

$$y_{\text{эф}} = \frac{y_0}{1+T} + y_{\text{min}} \frac{T}{1+T}, \quad (4.3)$$

где  $y_0$  – выходная проводимость подсхемы ИОТ при разорванной петле обратной связи;

$y_{\text{min}} = y_{\kappa 1} + y_{\kappa 2}$  – эффективная проводимость в общей эмиттерной цепи ДУ при большом петлевом усилении ( $T \gg 1$ );

$y_{\kappa 1} = r_{\kappa 1}^{-1}$ ,  $y_{\kappa 2} = r_{\kappa 2}^{-1}$  – проводимости коллектор-база транзисторов VT1-VT2.

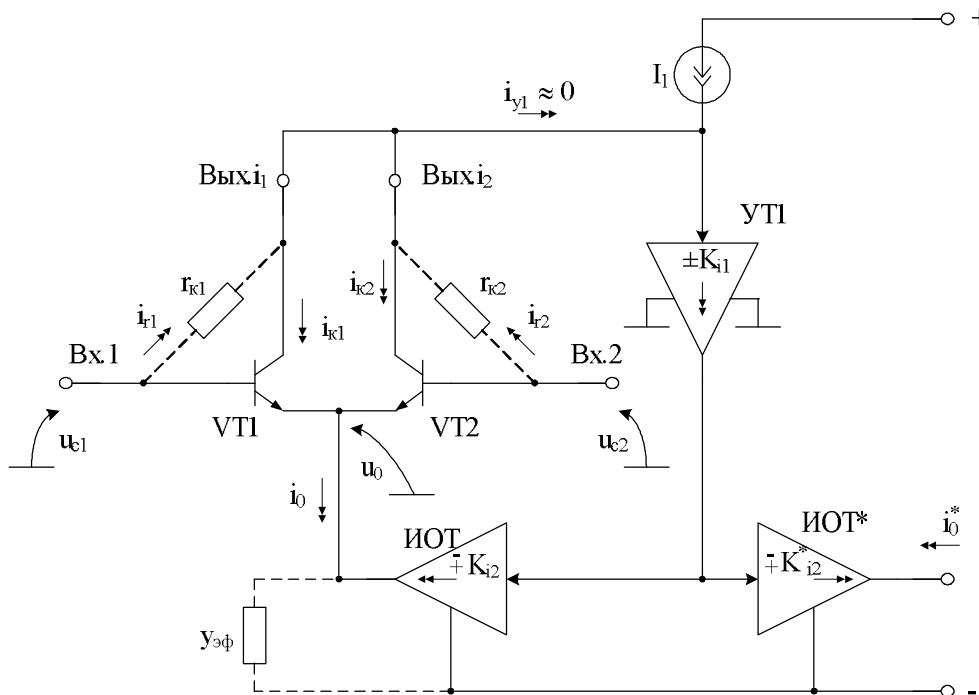


Рис. 4.10. К расчёту эффективной выходной проводимости корректирующего ДУ с ООС по синфазному сигналу

Таким образом:

1. Предельные значения  $y_{\text{эф}}$  в схемах с ООС зависят от  $r_{\kappa 1}$ ,  $r_{\kappa 2}$  входных транзисторов VT1, VT2, которые благодаря ООС «приводятся» в эмиттерную цепь ДУ.
2. Если петлевое усиление велико ( $T \gg 1$ ), то собственная выходная проводимость ИОТ ( $y_0$ ) не влияет на  $K_{\text{ос.сф}}$ .
3. В зависимости от численных значений  $y_0$  и  $y_{\text{min}}$  обратная связь может как уменьшать, так и увеличивать эффективную проводимость в общей эмиттерной цепи ДУ рис. 4.11.

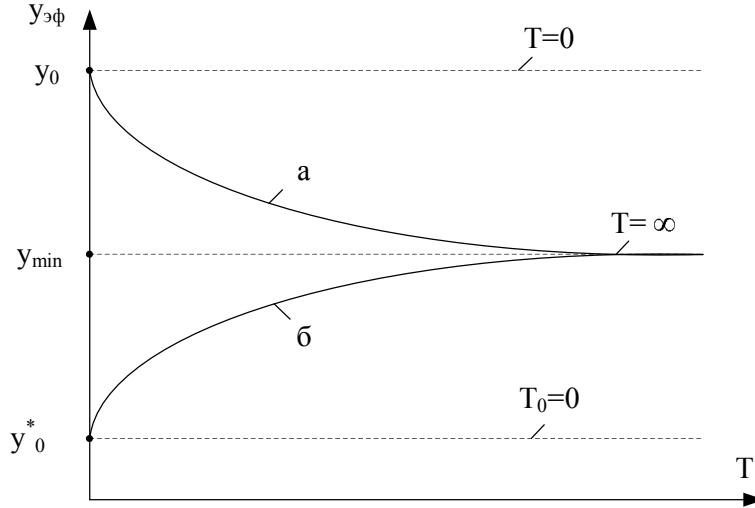


Рис. 4.11. Зависимость  $y_{эф}$  от петлевого усиления  $T$  при  $y_0 > y_{min}$  (а) и  $y_0 < y_{min}$  (б)

4. Если параллельно ИОТ включить вспомогательный, но идентичный ИОТ каскад ИОТ\*, то на его выходе может быть сформирован токовый сигнал  $i_0^*$ , в котором содержится информация об эффективном импедансе  $y_{эф}$  эмиттерной цепи корректирующего ДУ.

#### 4.2.2. Базовые структурные схемы

Метод формирования корректирующего тока  $i_{вх.с}$  позволяет обеспечить повышение  $K_{ос.сф}$  в дифференциальных усилителях с низковольтным питанием. Прежде всего, это относится к схемам ДУ, у которых из-за проблем с диапазоном изменения входного синфазного сигнала не рекомендуется применять ИОТ Вильсона или каскодные схемы.

В схеме рис. 4.12 параллельно базовому ДУ1 включается корректирующий ДУ2 с глубокой обратной связью по синфазному сигналу.

В результате объединения управляющих цепей ИОТ ДУ1 и ДУ2, а также при высокой идентичности транзисторов ИОТ VT1 и VT1\*, коллекторный ток VT1 оказывается численно равным току

$$i_{к1} = i_{к1}^* = u_c y_1^*, \quad (4.4)$$

где  $y_1^*$  – выходная проводимость VT1\*.

Поэтому

$$i_0 = i_1 - i_{к1} = u_c y_1 [1 - N_Y], \quad (4.5)$$

$$y_{0.эф} = y_1[1 - N_Y], \quad (4.6)$$

где  $N_Y = \frac{y_1^*}{y_1} \approx 1$  – коэффициент асимметрии выходных проводимостей

источников опорного тока ДУ2 и ДУ1.

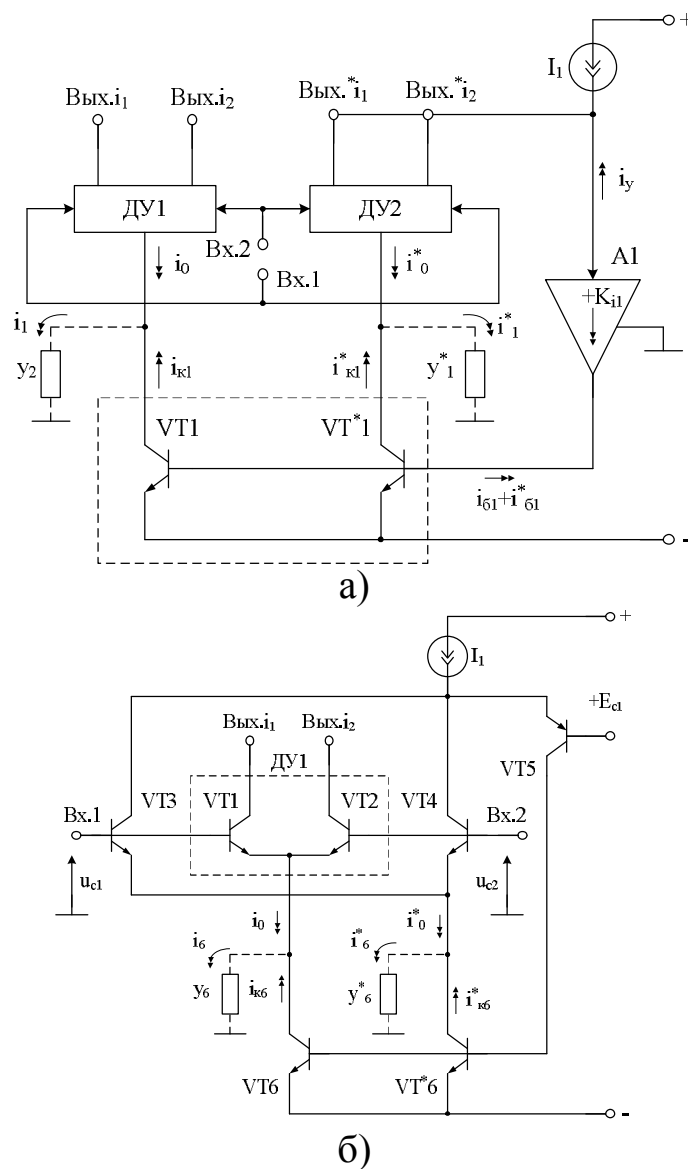


Рис. 4.12. Структурная схема ДУ с ООС в параллельном канале (а) и пример её практической реализации (б)

Таким образом, эффективная выходная проводимость  $y_{0.эф}$  в эмиттерной цепи ДУ1 уменьшается от уровня  $y_1$  в  $[1 - N_Y]^{-1} \gg 1$  раз. Это минимизирует составляющую  $K_{ос.сф.1}$ , обусловленную влиянием  $y_0$ . Однако предельные значения  $y_{0.эф}$  будут определяться сопротивлениями коллекторных переходов транзисторов, образующих ДУ2 (см. раздел 1.2.1).

На рис. 4.13 приведён другой пример построения ДУ рассматриваемого подкласса.

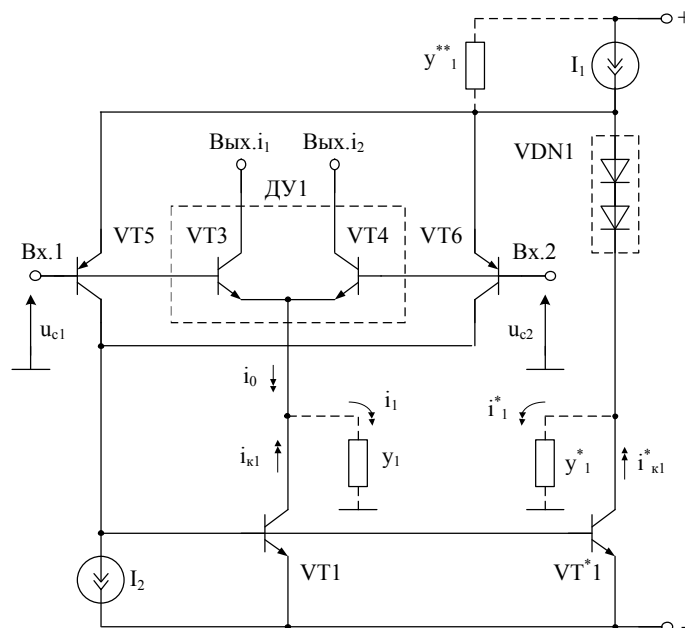


Рис. 4.13. Дифференциальный каскад с корректирующим каналом на p-n-p транзисторах VT5, VT6

Здесь эффективная проводимость ИОТ ДУ1:

$$y_{0.эф} = y_1 \left[ 1 - \frac{y_1^{**} + y_1^*}{y_1} \right], \quad (4.7)$$

где  $y_1^{**}$  – выходная проводимость источника опорного тока  $I_1$ .

В ряде частных случаев целесообразно применение других схем выделения входного синфазного сигнала (рис. 4.14, 4.15).

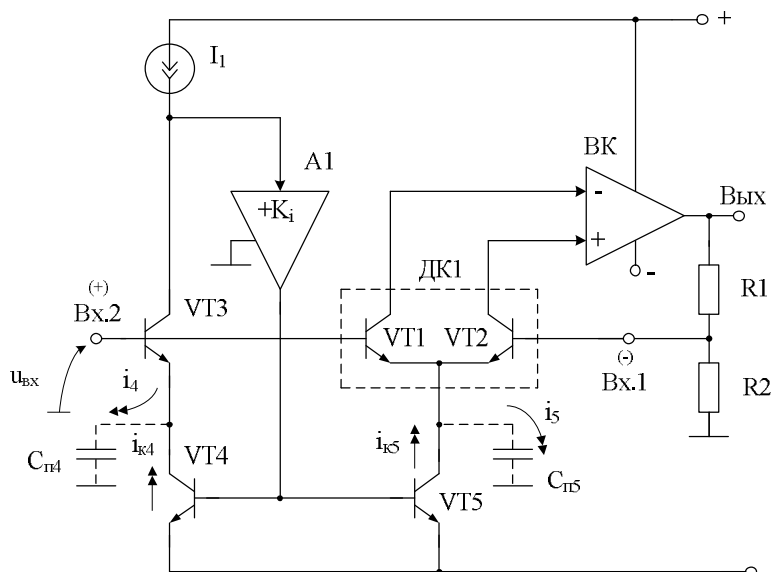


Рис. 4.14. Способ частотной коррекции коэффициента ослабления синфазных сигналов неинвертирующего ОУ (ДК1, ВК)

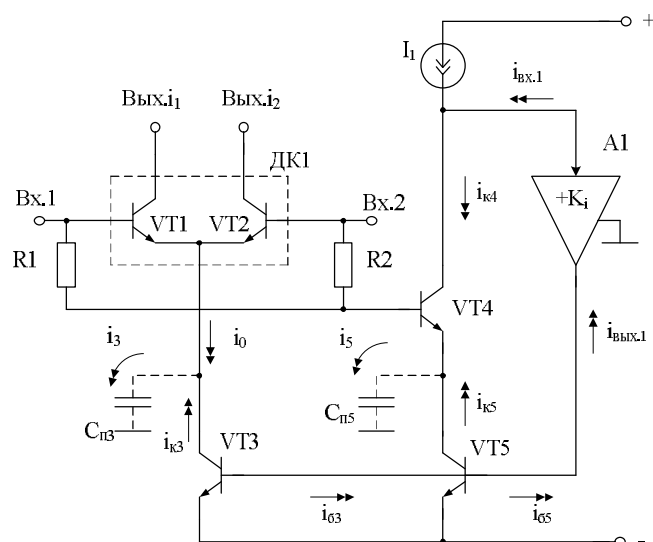


Рис. 4.15. Пример построения каскада выделения синфазного сигнала на основе резисторов R1, R2

Рассмотренный способ формирования корректирующих токов  $i_{\text{ВХ.с}}$  оказывает положительное влияние на частотный диапазон  $K_{\text{ос.сф}}$ . Предельные значения верхней граничной частоты ( $f_{\text{В.с}}$ ) коэффициента  $K_{\text{ос.сф}}$  зависят от ёмкостей на подложку транзисторов, образующих ИОТ ( $C_{\text{пi}}$ ), которые определяют выходную проводимость ИОТ на высоких частотах.

Представленная на рис. 4.16 архитектура ДУ содержит каскад выделения синфазного сигнала (КВС) и каскад формирования управляющего тока ИОТ в ДУ1, реализованного на основе транзистора VT4 с глубокой обратной связью (A1, VT3).

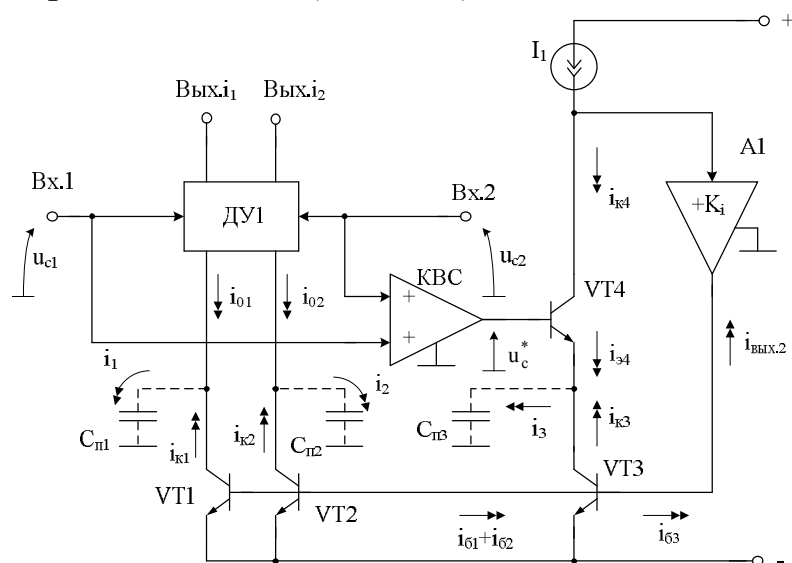


Рис. 4.16. Способ частотной коррекции  $K_{\text{ос.сф}}$  дифференциального преобразователя «напряжение-ток» (ДУ1)



При достаточно широкополосной петле ООС в схеме рис. 4.16 формируются токи  $i_{k1}$  и  $i_{k2}$ , численно равные току  $i_{k3} = i_3$ , которые компенсируют ёмкостные составляющие  $i_1$  и  $i_2$  в эмиттерной цепи ДУ1. Как следствие, частотный диапазон  $K_{oc.cф}$  дифференциального усилителя ДУ1 расширяется.

Рассмотренный выше принцип компенсации выходных проводимостей источников опорного тока ИОТ, базирующийся на использовании параллельного корректирующего канала с собственным ИОТ\*, охваченным глубокой ООС, и объединении управляющих входов идентичных подсхем ИОТ и ИОТ\*, может быть положен в основу других модификаций ДУ с повышенным  $K_{oc.cф}$  и  $f_{в.с}$  (рис. 2.63).

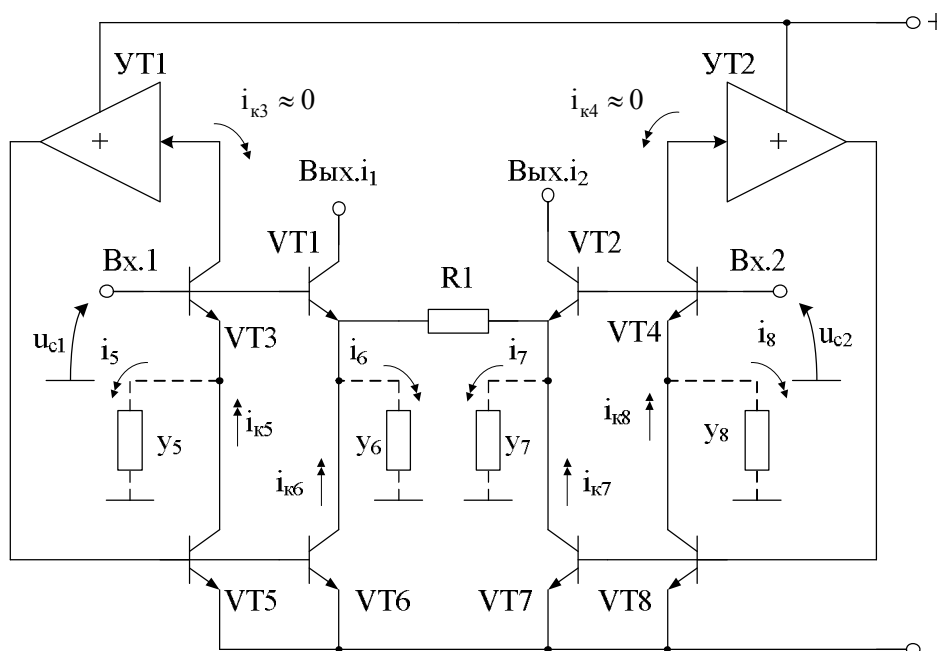


Рис. 4.17. Способ повышения  $K_{oc.cф}$  ДУ на транзисторах VT1, VT2

В схеме рис. 4.17 основной ДУ (VT1, VT2, R1) находится вне петли ООС. Компенсация проводимостей  $y_6$  и  $y_7$  обеспечивается соответствующими проводимостями  $y_5$  и  $y_8$  за счёт введения обратных связей через подсхемы УТ1 и УТ2.

## 5. ДИФФЕРЕНЦИАЛЬНЫЕ УСИЛИТЕЛИ С КАНАЛАМИ СОБСТВЕННОЙ КОМПЕНСАЦИИ ВЫХОДНОЙ ПРОВОДИМОСТИ ТРАНЗИСТОРНЫХ ИСТОЧНИКОВ ОПОРНОГО ТОКА

Идея построения ДУ этого класса (рис. 5.1) базируется на изменении приращения тока  $i_1$ , зависящего от выходной проводимости подсхемы ИОТ и создании каналов противофазной передачи этого тока на выход каскада.

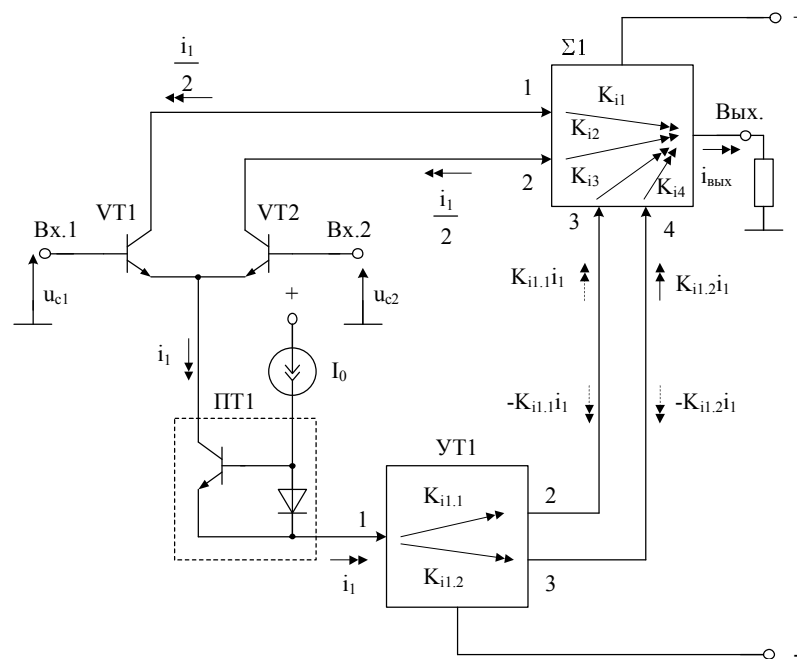


Рис. 5.1. Способ компенсации синфазной ошибки усиления сигнала ДУ, обусловленной проводимостью источника опорного тока ПТ1

Выходной ток ДУ рис. 5.1 при  $u_c = u_{c1} = u_{c2}$

$$i_{\text{вых}} = i_1 [0,5(K_{i1} + K_{i2}) + K_{i1.1}K_{i3} + K_{i1.2}K_{i4}].$$

Для подавления синфазной ошибки на выходе ДУ необходимо, чтобы коэффициенты передачи подсхем УТ1 и  $\Sigma_1$  удовлетворяли условию:

$$\frac{K_{i1} + K_{i2}}{2} + K_{i1.1}K_{i3} + K_{i1.2}K_{i4} = 0.$$

Схема рис. 5.1 имеет две модификации рис. 5.2 и 5.3. В схеме рис. 5.2 усилитель тока УТ1 инвертирует фазу тока  $i_1$ .

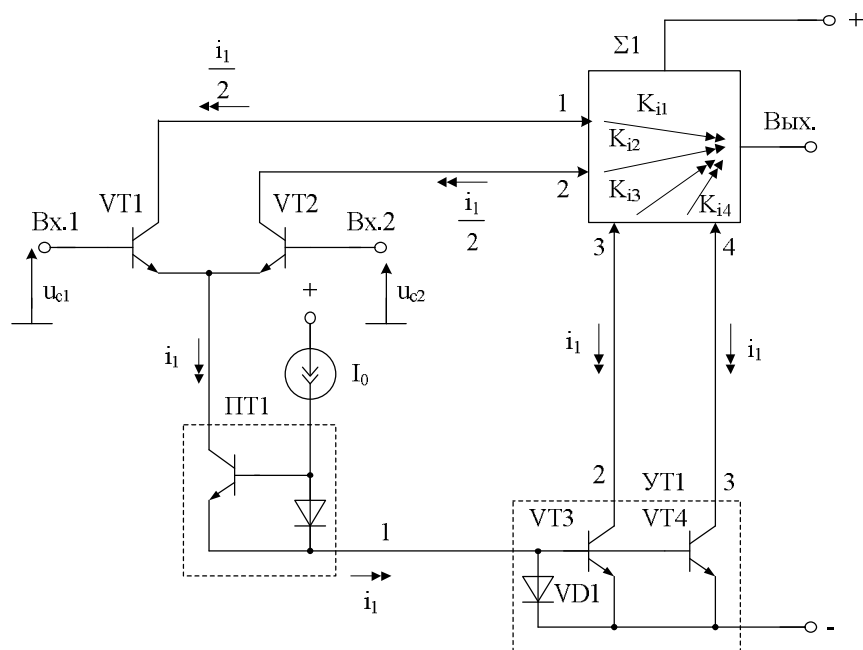


Рис. 5.2. Частный случай функциональной схемы рис. 3.2  
(УТ1 – инвертирует фазу сигнала)

На рис. 5.3 усилитель тока УТ1 выполнен неинвертирующим на базе каскадов с общей базой (VT3-VT4).

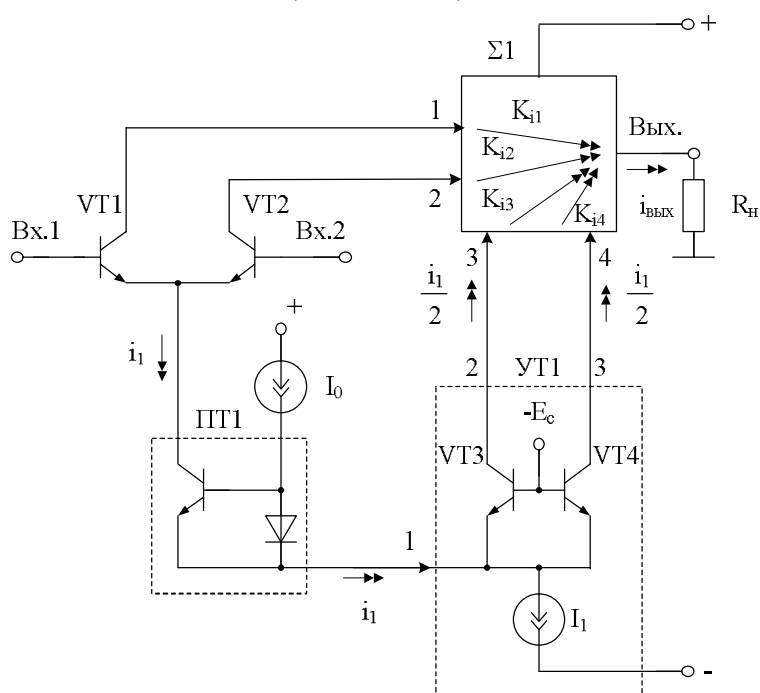


Рис. 5.3. Частный случай функциональной схемы рис. 5.1  
(УТ1 – не инвертирует фазу сигнала)

Практические варианты построения подсхем УТ1 и  $\Sigma_1$  показаны в таблице.

## Практические варианты построения подсхем УТ1 и $\Sigma 1$

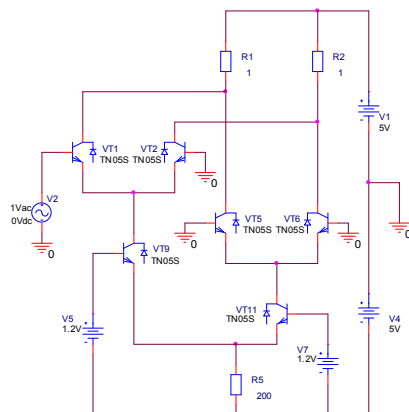
| №<br>п/п | Схема | Примечание                           |
|----------|-------|--------------------------------------|
| 1        |       | Схема с дифференциальным выходом     |
| 2        |       | Схема с симметричным токовым выходом |

| №<br>п/п | Схема | Примечание                       |
|----------|-------|----------------------------------|
| 3        |       | Схема с дифференциальным выходом |
| 4        |       | Схема с несимметричным выходом   |

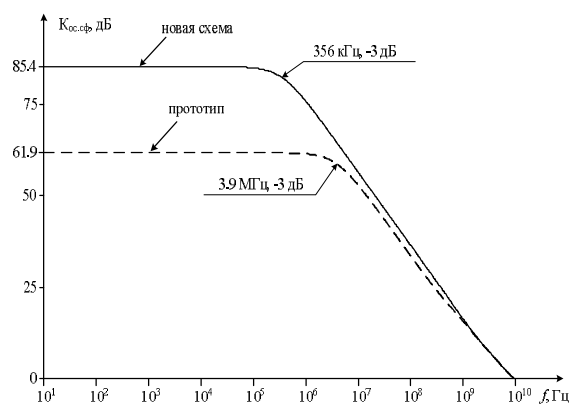
| №<br>п/п | Схема | Примечание                       |
|----------|-------|----------------------------------|
| 5        |       | Схема с дифференциальным выходом |
| 6        |       | Схема с несимметричным выходом   |
| 7        |       | Схема с симметричным выходом     |

| №<br>п/п | Схема | Примечание                                      |
|----------|-------|---|
| 8        |       | Схема<br>с симметрич-<br>ным токовым<br>выходом |
| 9        |       | Схема<br>с симметрич-<br>ным токовым<br>выходом |

В схемах, представленных в таблице (№ 4, 5), обеспечивается измерение наиболее существенной составляющей коллекторного тока транзистора ИОТ и её передача в противофазе на выход каскада.



а)



б)

Рис. 5.4. Компьютерная модель ДУ  
с симметричным токовым выходом (а)  
и частотная зависимость его  $K_{oc.cф}$  (б)

## Выводы

1. Собственная и взаимная компенсация паразитных импедансов в ДУ основных классов позволяет снизить требования к величине выходной проводимости цепей установления статического режима.

2. Статические погрешности усиления сигналов в современных ДУ могут быть уменьшены за счёт рационального построения их архитектуры.

3. Рассмотренная концепция введения компенсирующих каналов может быть положена в основу построения большого числа различных модификаций дифференциальных каскадов нового поколения – с малыми статическими погрешностями, обусловленными синфазным сигналом, влиянием повторителей тока и изменением напряжения питания.

4. Рассмотрены перспективные способы повышения коэффициентов ослабления входных синфазных сигналов, подавления помехи по питанию и минимизации э.д.с. смещения нуля классических ДУ, базируются на принципах собственной и взаимной компенсации ошибок в электронных схемах.

5. Архитектура ДУ с каналами прямой и косвенной передачи синфазного сигнала в эмиттерную цепь обеспечивает компенсацию влияния проводимости источников опорного тока, устанавливающих статический режим, на коэффициент ослабления входных синфазных сигналов.

## Вопросы для самоконтроля

1. Почему выходное сопротивление источников опорного тока (ИОТ) дифференциального каскада (ДК) влияет на коэффициент ослабления входных синфазных сигналов ( $K_{ос.сф}$ )?

2. Каким образом можно скомпенсировать влияние малого сопротивления ( $R_0$ ) токостабилизирующего двухполюсника в эмиттерной цепи ДК на  $K_{ос.сф}$ ?

3. В чём особенности компенсации импедансов токостабилизирующих двухполюсников  $R_0$  в эмиттерной цепи ДК для схем с токовыми зеркалами?



4. Поясните идею взаимной компенсации  $R_0$  за счёт введения параллельных каналов.

5. Каким образом можно скомпенсировать влияние  $R_0$  в дифференциальных каскадах с архитектурой ОУ  $\mu A741$ ?

6. Поясните физический смысл условий взаимной компенсации влияния на  $K_{ос.сф}$  импедансов токостабилизирующих двухполюсников в общей эмиттерной цепи комплементарных ДК.

7. Почему отличие от единицы коэффициентов передачи по току токового зеркала влияет на  $K_{ос.сф}$  дифференциального каскада?

8. Поясните физический смысл основных методов компенсации влияния неидеальности токовых зеркал на параметры дифференциальных каскадов при их работе с синфазным сигналом.

9. Каким образом и почему отрицательная обратная связь по синфазному сигналу влияет на  $K_{ос.сф}$ ?

10. Поясните работу базовых структурных схем дифференциальных каскадов с отрицательной обратной связью по синфазному сигналу.

## **ЧАСТЬ 2**

### **СХЕМОТЕХНИКА ДИФФЕРЕНЦИАЛЬНЫХ УСИЛИТЕЛЕЙ С ПОВЫШЕННЫМ ОСЛАБЛЕНИЕМ ВХОДНОГО СИНФАЗНОГО СИГНАЛА**

Теоретические исследования свойств дифференциальных усилителей с перспективной архитектурой позволяют синтезировать по рассмотренным выше правилам практические схемы входных каскадов различных аналоговых микросхем с дифференциальным входом. В настоящем разделе рассматривается широкий спектр ДУ различного функционального назначения, имеющих повышенное ослабление синфазных сигналов.

#### **6. ПЕРСПЕКТИВНЫЕ СПОСОБЫ ВВЕДЕНИЯ ОТРИЦАТЕЛЬНЫХ ОБРАТНЫХ СВЯЗЕЙ ПО СИНФАЗНОМУ СИГНАЛУ В АНАЛОГОВЫХ МИКРОСХЕМАХ С ДИФФЕРЕНЦИАЛЬНЫМ ВХОДОМ**

Несмотря на широкое применение отрицательных обратных связей (ООС) по синфазному сигналу в аналоговых устройствах, применение новых технических решений в ДУ позволяет обеспечить высокое ослабление синфазного сигнала в схемах на транзисторах с малым напряжением Эрли.

##### **6.1. Дифференциальные усилители с обратной связью по общей эмиттерной цепи**

В современной микроэлектронике широкое применение получили так называемые «перегнутые» каскодные дифференциальные усилители ДУ на n-p-n и p-n-p транзисторах.

На рис. 6.1 показана схема предлагаемого КДУ, в котором  $K_{\text{ос.сф}}$  существенно улучшается.

При использовании в качестве нагрузки двухполюсника  $R_H$  коэффициент передачи по синфазному сигналу КДУ (рис. 6.1) равен

$$K_{\text{сф}} \approx \frac{u_{\text{ВЫХ}}}{u_{\text{с}}} = \frac{0,25y_1 R_H}{1 + 0,5\beta_7}. \quad (6.1)$$

Следует заметить, что в базовом КДУ без ООС, который выбран для сравнения

$$K_{\text{сф}}^* \approx \frac{u_{\text{ВЫХ}}}{u_{\text{с}}} = 0,25y_1 R_H. \quad (6.2)$$

Так как коэффициент усиления по дифференциальному сигналу сравниваемых КДУ одинаков ( $K_y = R_H / (2r_{\text{э1}})$ ), то из (6.1), (6.2) следует, что в предлагаемой схеме  $K_{\text{ос.сф}}$  улучшается в  $N_c$  раз, где

$$K_{\text{ос.сф}}^{-1} = 0,5r_{\text{э1}}y_1(1 + 0,5\beta_7)^{-1},$$

$$N_c \approx 1 + 0,5\beta_7, \quad (6.3)$$

где  $r_{\text{э1}} = r_{\text{э2}}$  – сопротивления эмиттерных переходов VT1, VT2.

При  $\beta_7 \approx 50$  выигрыш по  $K_{\text{ос.сф}}$  получается значительным (более 20 раз).

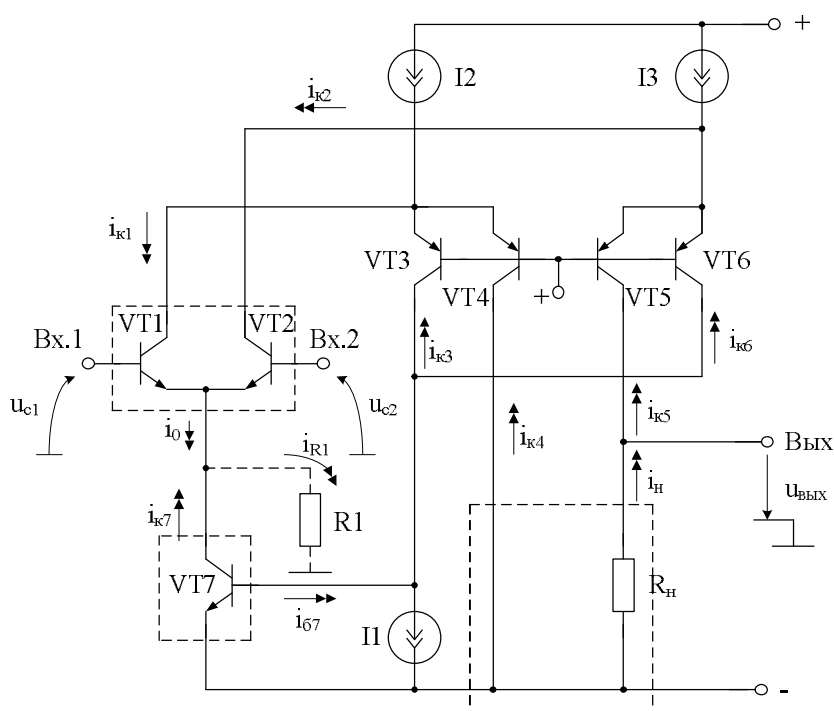


Рис. 6.1. Каскодный ДУ с повышенным  $K_{\text{ос.сф}}$

Существенное достоинство предлагаемой схемы состоит также в том, что в ней обеспечивается повышение  $K_{\text{ос.сф}}$  при выполнении входного каскада по другим многочисленным модифицированным схемам параллельно-балансных усилителей.

Эти теоретические выводы подтверждают результаты компьютерного моделирования сравниваемых КДУ как для резистивной (рис. 6.2), так и для активной нагрузок в виде токовых зеркал.

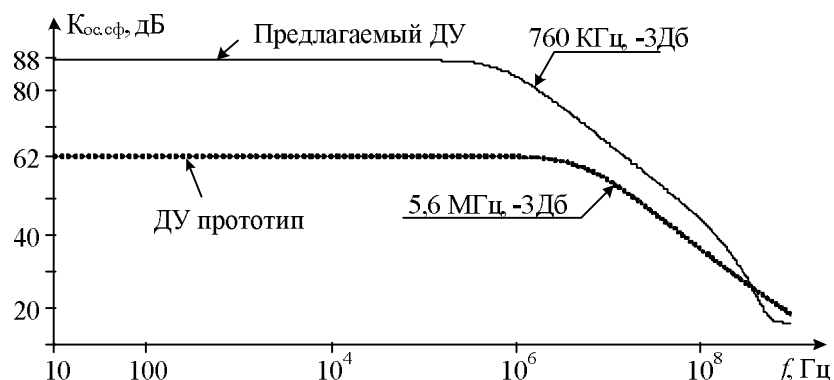


Рис. 6.2. Результаты компьютерного моделирования  $K_{ос.сф}$  схемы рис. 6.1

На рис. 6.3 показана вторая схема КДУ с отрицательной обратной связью, в которой  $K_{ос.сф}$  также существенно повышается по сравнению с  $K_{ос.сф}$  базового КДУ.

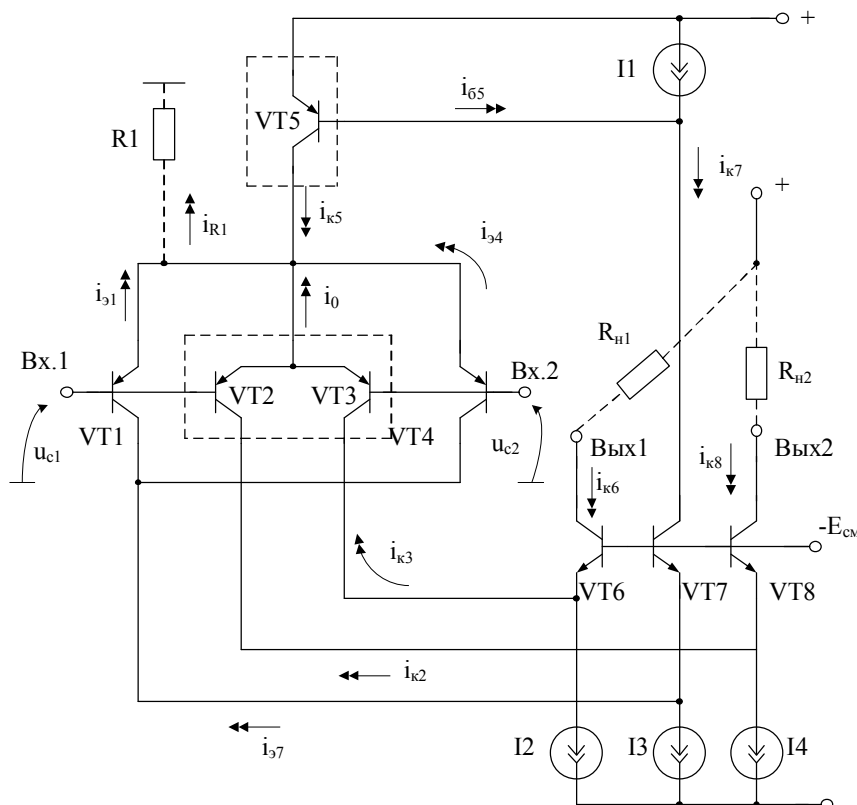


Рис. 6.3. Модифицированный КДУ с повышенным  $K_{ос.сф}$ .

Коэффициент передачи синфазного сигнала со входа КДУ на выход Вых.1 в данной схеме существенно уменьшается:

$$K_{\text{сф}} = \frac{u_{\text{н1}}}{u_{\text{с}}} \approx \frac{0,5R_{\text{н1}}y_1}{2 + \beta_5}. \quad (6.4)$$

Так как при идентичных статических токах эмиттера транзисторов VT2 и VT3 в предлагаемом и базовом КДУ коэффициент усиления дифференциального сигнала одинаков ( $K_y \approx 0,5R_{\text{н1}}/r_{\text{э1}}$ ), то из этого следует, что  $K_{\text{ос.сф}}$  в схеме рис. 6.3 в  $N_{\text{с}}$ -раз лучше, где  $N_{\text{с}} \approx \beta_5 \gg 1$ .

Полученные выше выводы подтверждаются результатами моделирования сравниваемых схем в среде PSpice (рис. 6.4).

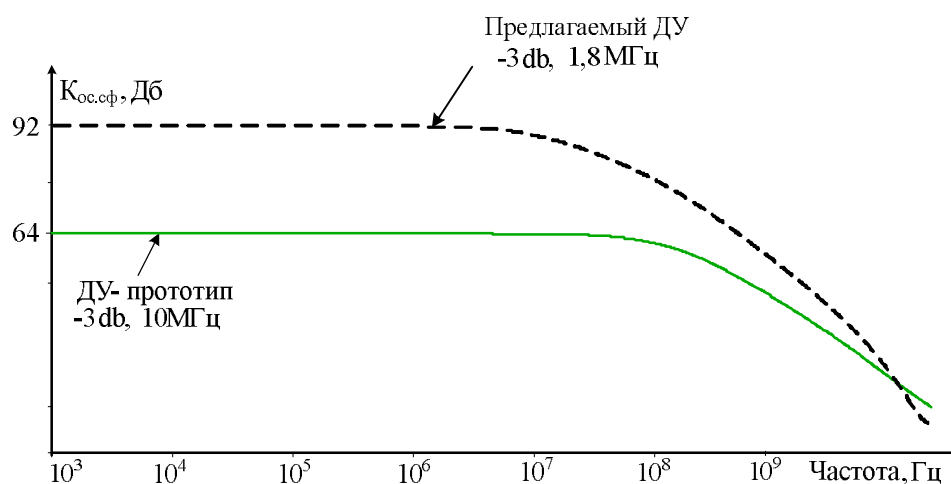


Рис. 6.4. Результаты компьютерного моделирования схемы КДУ рис. 6.3

Предлагаемый КДУ при несимметричном выходе имеет более чем на порядок лучшие значения коэффициента ослабления входных синфазных сигналов (на 28 дБ).

## 6.2. Дифференциальные усилители с обратной связью по цепи активной нагрузки

В качестве одной из модификаций входных каскадов на основе «перегнутого» каскода является дифференциальный усилитель (КДУ), описанный в патенте фирмы «Motorola» US № 4.390.850, статический режим которого устанавливается резистором  $R_0$ .

Для повышения его  $K_{oc.cф}$  предлагается схема рис. 6.5, в которой улучшение этого параметра обеспечивается с достаточно широкой гаммой входных параллельно-балансных каскадов (на биполярных или полевых транзисторах, с транзисторными источниками тока и без транзисторных источников тока, по схеме дифференциальных преобразователей «напряжение-ток» и т.д.).

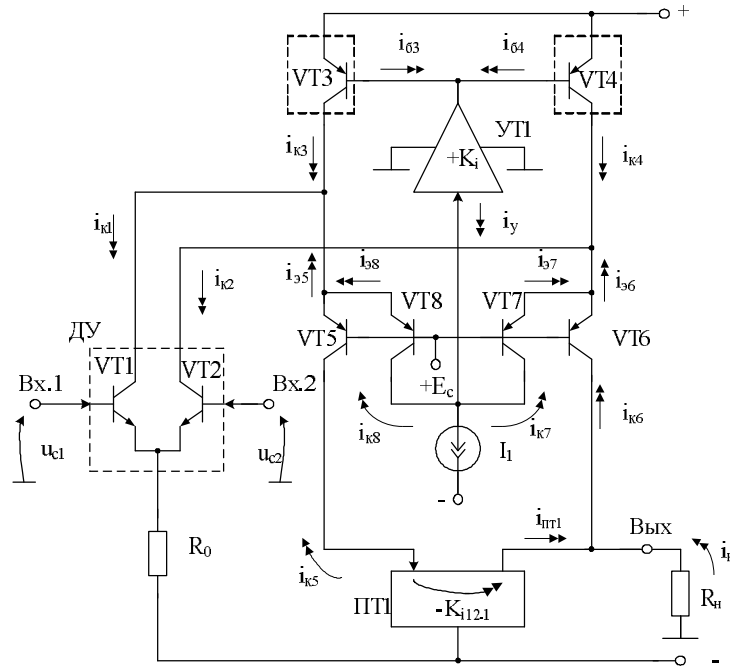


Рис. 6.5. Схема предлагаемого каскодного ДУ с повышенным ослаблением синфазного сигнала

На основе обобщённых формул можно найти, что при  $K_{i12.1} \approx 1$  коэффициенты передачи синфазного  $u_c$  и дифференциального  $u_{c1} - u_{c2}$  сигналов схемы рис. 6.5:

$$K_{y.cф} = \frac{u_n}{u_c} \approx y_0 \frac{R_n}{2 + \beta_3 K_i} (1 - K_{i12.1}), \quad (6.5)$$

$$K_y \approx 0,5 R_n / r_{э1},$$

где  $K_i$  – коэффициент передачи по току усилителя обратной связи УТ1.

Как следствие, в схеме рис. 6.5  $K_{oc.cф}$  улучшается в  $N_i$  раз:

$$K_{oc.cф}^{-1} = y_0 r_{э1} \frac{1 - K_{i12.1}}{2 + \beta_3 K_i},$$

$$N_c = 0,5(2 + \beta_3 K_i) \gg 1. \quad (6.6)$$

рыш по  $K_{oc.cф}$  достигает значения  $N_c \approx 51 \gg 1$ .

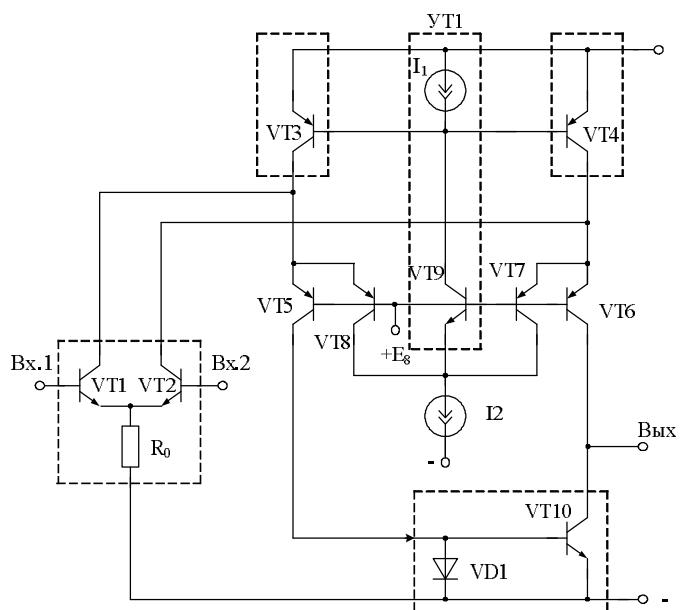


Рис. 6.6. Каскодный ДУ с цепью согласования потенциалов УТ1 на основе каскада с общей базой

Для схемы КДУ (рис. 6.7) произведение  $\beta_3 K_i > 10^3$ , что обеспечивает ещё более высокие значения  $N_c$ .

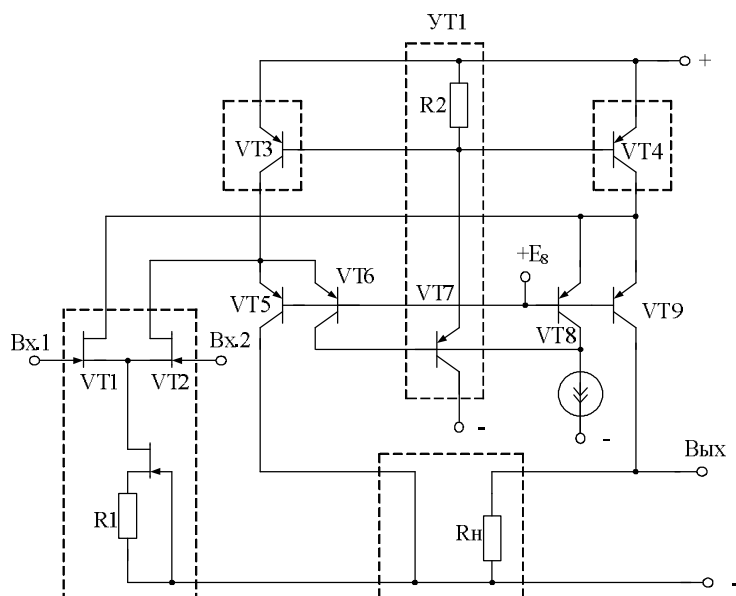


Рис. 6.7. Каскодный ДУ с цепью согласования потенциалов УТ1 на основе каскада с общим коллектором

Полученные выше теоретические выводы подтверждаются результатами компьютерного моделирования сравниваемых КДУ как для случая, когда статический режим входного каскада устанавливается классическим источником опорного тока (ИОТ) (рис. 6.8), а также для случая, когда ИОТ в сравниваемых схемах идеален ( $y_0 = 0$ ) (рис. 6.9).

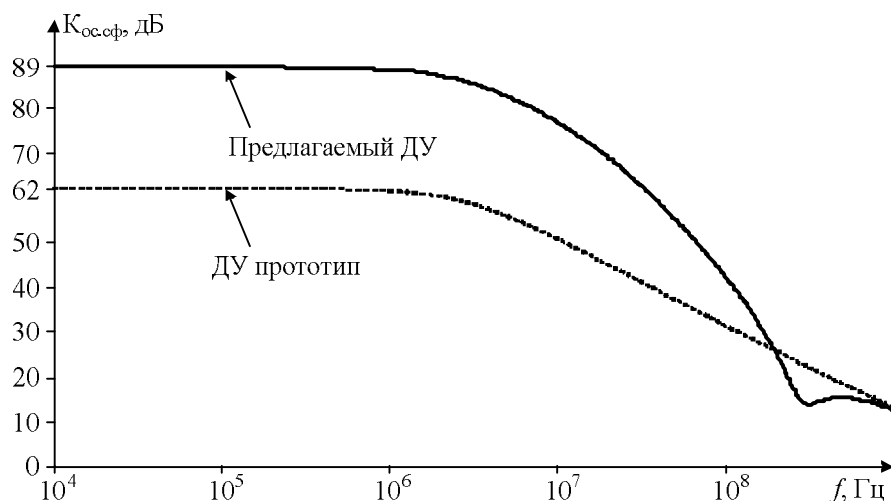


Рис. 6.8. Результаты компьютерного моделирования сравниваемых схем с типовым источником опорного тока ( $R_0$ )

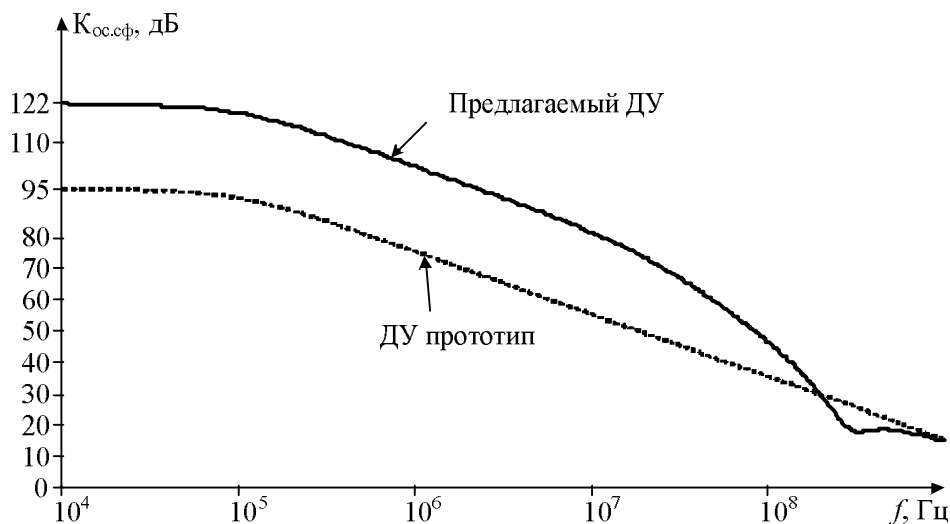


Рис. 6.9. Результаты компьютерного моделирования сравниваемых схем при идеальном источнике опорного тока ( $R_0 = \infty$ )

Существенное достоинство схем рис. 6.6–6.8 состоит также в том, что в них обеспечивается повышение  $K_{ос.сф}$  при выполнении входного каскада по другим многочисленным модифицированным схемам параллельно-балансных усилителей.



### 6.3. Дифференциальные усилители с обратной связью в выходной цепи «перегнутого» каскода

Повышение  $K_{oc.cф}$  каскодного усилителя (рис. 6.11) обеспечивается путём введения обратной связи в выходной цепи «перегнутого» каскода.

Особенность этой схемы – выполнение токостабилизирующих двухполюсников  $I_1$  и  $I_2$  в виде резисторов. В схемах рис. 6.10 реализуются предельные значения диапазона изменения входного синфазного сигнала, не достижимые при других вариантах построения ДУ. Причём повышение  $K_{oc.cф}$  обеспечивается с достаточно широкой гаммой входных параллельно-балансных каскодов.

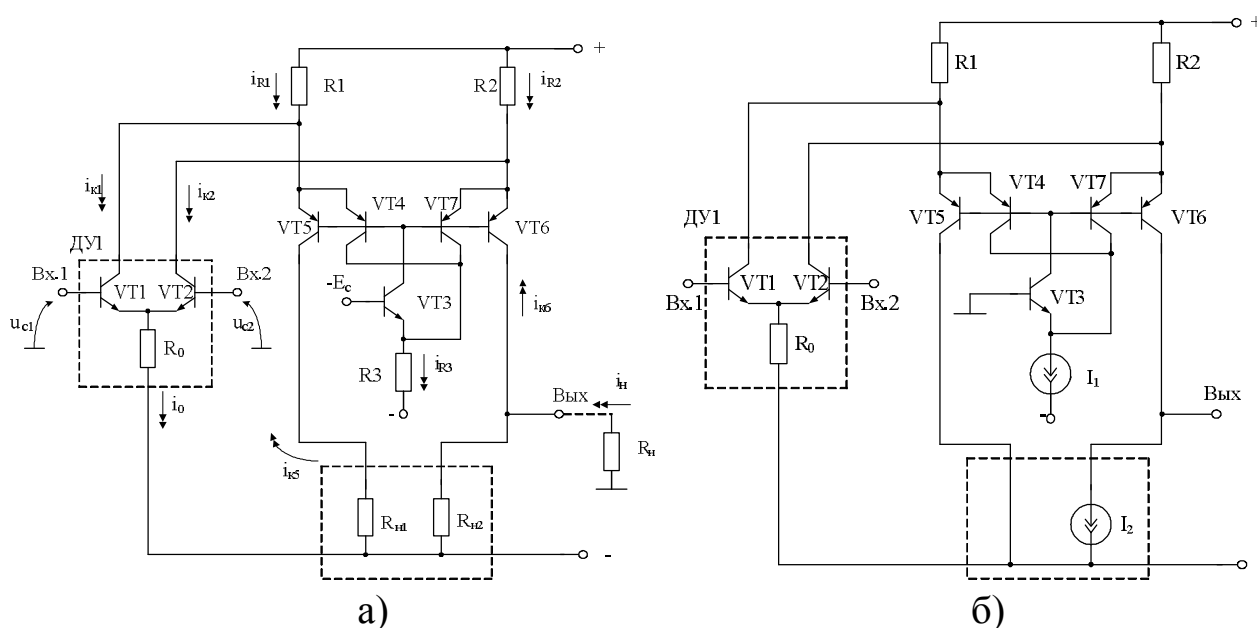


Рис. 6.10. Архитектура предлагаемого КДУ с повышенным  $K_{oc.cф}$ . (а) и его модификация (б)

В схемах рис. 6.10 существенно уменьшается передача синфазных токов  $i_{k1}$ ,  $i_{k2}$  в цепь нагрузки  $R_n$ . Определим взаимосвязь тока  $i_{k6} = i_n$  и  $i_{k1} = i_{k2} = f(R_0, u_c)$  в эквивалентной схеме ДУ (рис. 6.11).

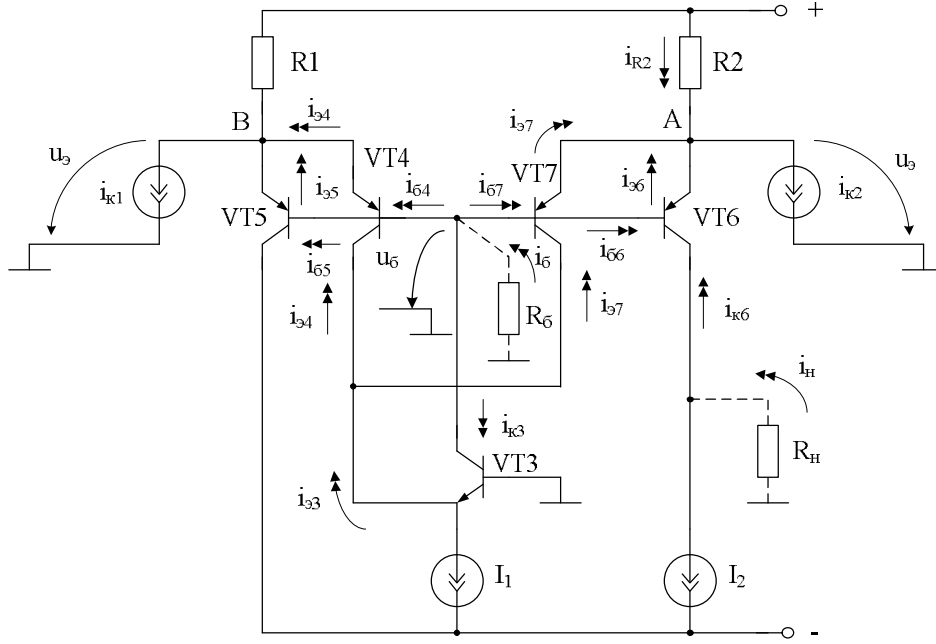


Рис. 6.11. Эквивалентная схема КДУ (рис. 6.10) для расчёта  $K_{ос.сф}$

Токи  $i_{k2}$  и  $i_{k1}$  создают в узлах «А» и «В» напряжения  $u_3$

$$u_3 \approx R_2 \left\| \frac{R_{вх.эф.6}}{2} i_{k2} \right\|,$$

где  $R_{вх.эф.6}$  – входное сопротивление для синфазных токов  $i_{k1}$  и  $i_{k2}$  по цепи эмиттера VT6.

Расчёт параметра  $R_{вх.6} \approx R_{вх.7}$  можно выполнить с учётом следующей последовательности преобразований:

$$\begin{aligned} i_{36} &= \frac{u_3 - u_6}{r_{36}}, \\ u_6 &\approx R_6 (i_{64} + i_{67} + i_{66} + i_{65} + i_{k3}), \\ u_6 &\approx R_6 \{4i_{66} + \alpha_3 (i_{34} + i_{37})\}, \\ u_6 &\approx R_6 \{4i_{66} + 2\alpha_3 i_{66}\}, \\ u_6 &\approx R_6 \{4i_{36} (1 - \alpha_6) + 2\alpha_3 i_{36}\}, \\ u_6 &\approx R_6 i_{36} [4(1 - \alpha_6) + 2\alpha_3] \approx 2R_6 i_{36}, \end{aligned}$$

где  $R_6$  – эквивалентное сопротивление в цепи базы VT4-VT7;

$r_{36} = r_{37}$  – дифференциальное сопротивление эмиттерного перехода VT6, VT7.

Поэтому эффективное входное сопротивление VT6 по цепи эмиттера

$$R_{вх.эф.6} = \frac{u_3}{i_{36}} = r_{36} \left[ 1 + \frac{R_6}{r_{36}} [4(1 - \alpha_6) + 2\alpha_3 \alpha_6] \right].$$

Таким образом, в схеме рис. 6.11 входное сопротивление по цепи эмиттера VT6 для синфазных токов  $i_{k1} = i_{k2}$  принимает достаточно большое значение

$$R_{\text{вх.эф.6}} \approx 2R_6 \gg R_1 \approx R_2.$$

Как следствие, приращение коллекторного тока  $i_{k6} \approx i_{э6}$ , зависящее от  $i_{k1}$ , мало:

$$i_{k6} \approx i_{\text{н}} \approx i_{э6} = i_{k2} K_{id},$$

где  $K_{id} = \frac{i_{э6}}{i_{k2}} \approx \frac{R_2}{R_{\text{вх.эф.6}}} \ll 1.$

Практически численные значения коэффициента деления тока  $i_{k2}$  между  $R_2$  и  $R_{\text{вх.эф.6}}$ :

$$K_{id} \approx \frac{R_2}{2R_6} \ll 1.$$

Так, если  $R_2 = 100 \text{ Ом}$ ,  $R_6 > 10^6 \text{ Ом}$ , то  $K_{id} = 10^{-4}$ .

Следовательно, в схеме рис. 6.10 в  $K_{id}$  раз ослабляется передача токов  $i_{k1} = i_{k2}$  на выход каскада. Поэтому

$$K_{\text{у.сф}} = \frac{u_{\text{н}}}{u_{\text{с}}} \approx \frac{R_{\text{н}}}{2R_0} \frac{R_2}{R_{\text{вх.эф.6}}}.$$

Учтём, что коэффициент усиления дифференциального сигнала КДУ рис. 6.10

$$K_{\text{у}} \approx \frac{R_{\text{н}}}{r_{э1} + r_{э2}} = \frac{R_{\text{н}}}{2r_{э}}. \quad (6.7)$$

Таким образом,  $K_{\text{ос.сф}}$  предлагаемого КДУ

$$K_{\text{ос.сф}}^{-1} \approx y_0 r_{э} \frac{R_2}{R_{\text{вх.эф.6}}} \approx y_0 r_{э} \frac{R_2}{R_6}.$$

Так как предельные значения  $R_6$  определяются сопротивлением  $r_{к3} = h_{226-3}^{-1}$  закрытого коллекторного перехода VT3, то для схемы рис. 6.10

$$K_{\text{ос.сф}}^{-1} \approx y_0 r_{э} R_2 h_{226-3} = y_0 r_{э} \frac{R_2}{r_{к3}} = \frac{r_{э}}{R_0} \cdot \frac{R_2}{r_{к3}}.$$

Таким образом, в отличие от классических КДУ схема рис. 6.10 обладает в  $N_{\text{к}}$  раз более высоким  $K_{\text{ос.сф}}$ , где

$$N_{\text{к}} = \frac{r_{к3}}{R_2} \gg 1.$$

Эти выводы подтверждают результаты компьютерного моделирования сравниваемых КДУ. При  $R_0 = 10 \text{ кОм}$  в предлагаемой схеме  $K_{\text{ос.сф}}$  повышается на 70 дБ, т.е. более чем в тысячу раз.

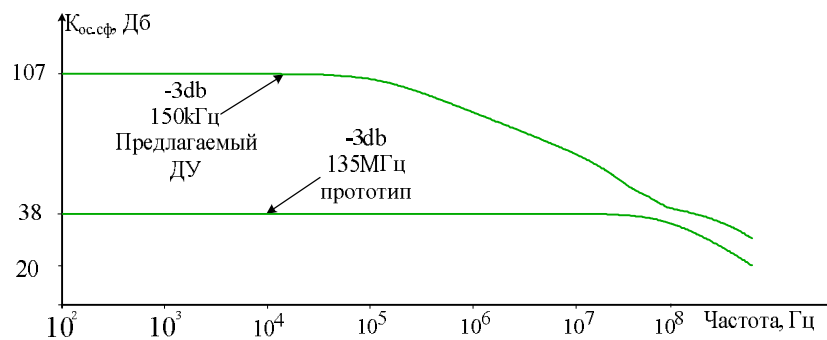


Рис. 6.12. Амплитудно-частотные характеристики сравниваемых КДУ

## 7. МЕТОДЫ ПОВЫШЕНИЯ СИНФАЗНОЙ ПОМЕХОУСТОЙЧИВОСТИ КОМПЛЕМЕНТАРНЫХ ДИФФЕРЕНЦИАЛЬНЫХ УСИЛИТЕЛЕЙ

В аналоговой микросхемотехнике широкое применение нашли дифференциальные усилители на основе двух параллельно включённых комплементарных дифференциальных каскадов с токостабилизирующими двухполюсниками в эмиттерных цепях входных транзисторов (так называемые «dual input stage»).

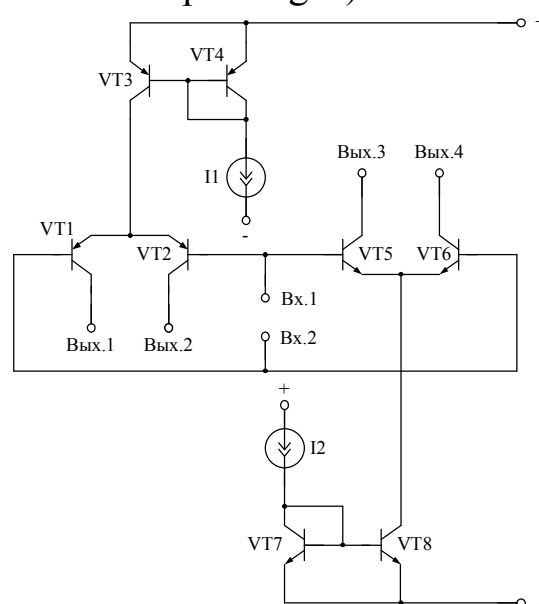


Рис. 7.1. Классическая схема комплементарного ДУ

При этом выходы ДК могут подключаться либо к комплементарным выходным повторителям тока (рис. 7.2), либо к комплементарным выходным каскадам, выполненным на транзисторах по схеме с общей базой (рис. 7.3).

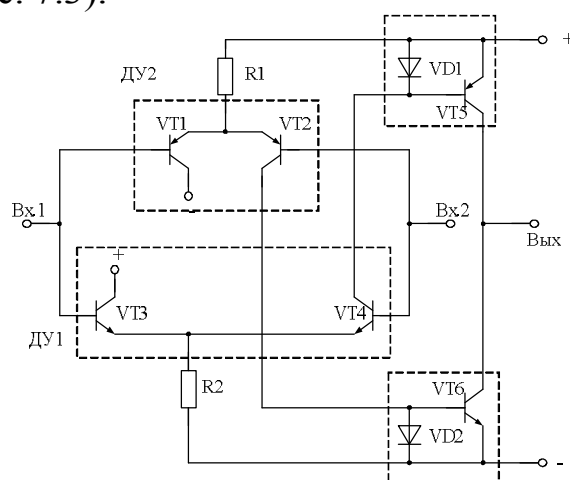


Рис. 7.2. Первая базовая схема двухкаскадного классического комплементарного ДУ с rail-to-rail выходом

Причём ДУ с архитектурой (рис. 7.3) относятся к самым широкополосным. С другой стороны, схема рис. 7.2 обеспечивает максимальную амплитуду выходного напряжения, близкую к напряжению питания.

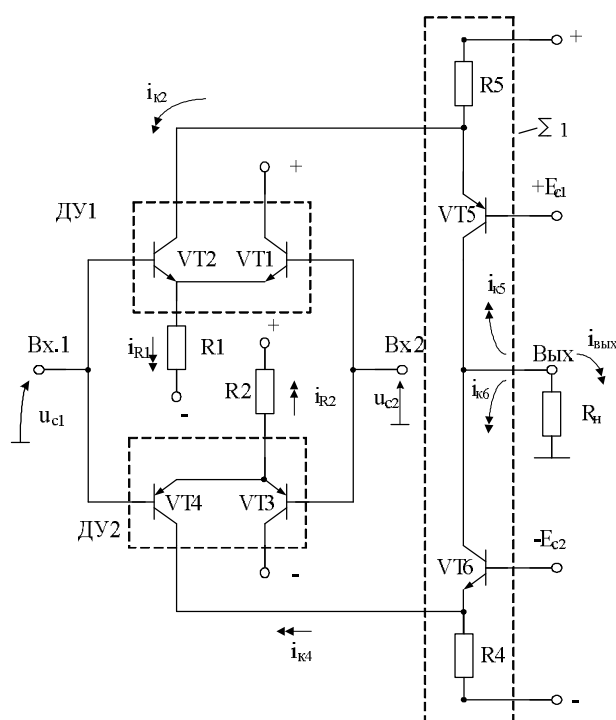


Рис. 7.3. Вторая базовая схема двухкаскадного комплементарного ДУ на основе «перегнутых» каскодов

По архитектуре рис. 7.2–7.3 выполнены операционные усилители ведущих микроэлектронных фирм. Причём в качестве токостабилизирующих двухполюсников каждого из параллельно включённых ДК таких ДУ могут применяться резисторы – если усилитель не работает с синфазным сигналом. Однако последний вариант построения ДУ практически не используется в структуре операционных усилителей и компараторов, т.к. он не даёт приемлемых значений коэффициента ослабления входного синфазного сигнала ( $K_{oc.cф}$ ). Это связано с тем, что для получения больших значений  $K_{oc.cф}$  необходимо выбирать сопротивление токостабилизирующих резисторов на уровне сотен килоом, что создаёт проблемы со статическим режимом при низковольтном питании ( $E_n = 1,5 \div 5$  В).

Модификацией комплементарного ДУ является схема, описанная в патенте фирмы Motorola US 5.153.529, которая использует все четыре выхода у входных каскадов ДУ1, ДУ2 (рис. 7.4).

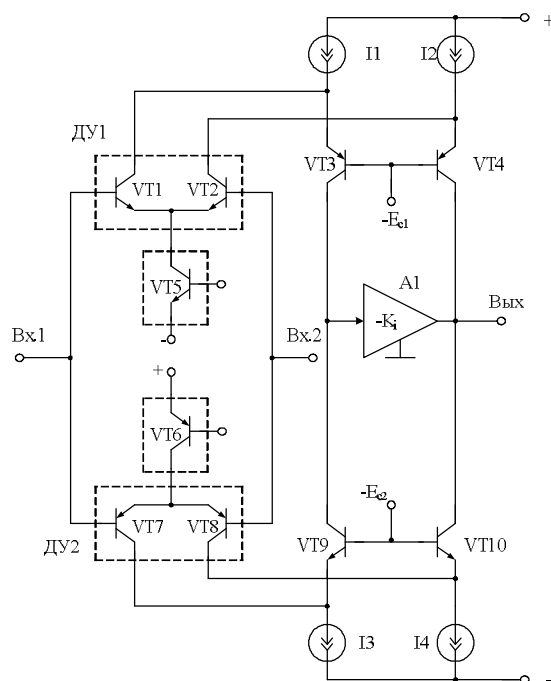


Рис. 7.4. Базовая схема классического комплементарного ДУ

По такой архитектуре выполнены операционные усилители ведущих микроэлектронных фирм (AD8631, AD8632, HA2539 и др.). Однако в ОУ с архитектурой AD8632, несмотря на применение транзисторных источников опорного тока, коэффициент ослабления входного синфазного сигнала ( $K_{oc.cф}$ ) также получается небольшим (50...60 дБ).

Это связано с тем, что выходное сопротивление простейших источников опорного тока на основе «токовых» зеркал, обеспечивающих наиболее широкий диапазон изменения входных синфазных

напряжений КДУ, достаточно мало (30...60 кОм). Действительно, выходное сопротивление ( $R_{\text{вых}}$ ) современных транзисторов в схеме с общим эмиттером определяется напряжением Эрли ( $U_{\text{э}}$ ) и статическим током эмиттера  $I_{\text{э}}$ :

$$R_{\text{вых}} = y_{\text{вых}}^{-1} = \frac{U_{\text{э}}}{I_{\text{э}}}.$$

Необходимо подчеркнуть, что уменьшение горизонтальных и вертикальных размеров интегральных биполярных транзисторов, направленное на увеличение граничной частоты усиления и степени интеграции микросхем, приводит к более сильному влиянию коллекторного напряжения на толщину активной базы. Результатом этого является уменьшение напряжения Эрли и выходного дифференциального сопротивления. Так, если напряжение Эрли для дискретных n-p-n транзисторов составляет  $U_{\text{э},N} = 80...200 \text{ В}$ , а p-n-p –  $U_{\text{э},N} = 40...150 \text{ В}$ , то транзисторы современных интегральных устройств имеют гораздо меньшее напряжение Эрли:  $U_{\text{э},N} = 20...40 \text{ В}$ ,  $U_{\text{э},P} = 15...30 \text{ В}$ .

Кроме этого, напряжение Эрли интегральных горизонтальных p-n-p транзисторов ( $U_{\text{э},P}$ ) обычно меньше, чем для транзисторов n-p-n –  $U_{\text{э},P} < U_{\text{э},N}$ .

Таким образом, небольшие напряжения Эрли современных интегральных транзисторов не позволяют получить (при миллиамперных токах) их выходные сопротивления больше 30–60 кОм, что отрицательно сказывается на многих параметрах КДУ и, в частности, на его коэффициенте ослабления входного синфазного сигнала ( $K_{\text{ос.сф.}}$ ).

Рассмотренные ранее архитектурные решения позволяют обеспечить более высокое ослабление синфазных сигналов в рассмотренных базовых схемах комплементарных ДУ.

Все рассматриваемые ниже схемы КДУ следует разделить на четыре большие группы:

1. КДУ с выходным каскадом на комплементарных повторителях тока.
2. КДУ с выходным каскадом на основе комплементарных «перегнутых» каскодов.
3. КДУ с гибридным выходным каскадом.
4. КДУ с инвариантной архитектурой выходного каскада.

Такое деление связано с особенностями формирования каналов компенсации синфазных ошибок, которые функционально интегрированы со вторым каскадом КДУ. Так, дифференциальные усилители

с инвариантной архитектурой (четвёртая группа) выходного каскада не имеют ограничений на способы подключения входных ДУ к нагрузке – здесь могут применяться как повторители тока (рис. 7.2), так и каскады с общей базой (рис. 7.3).

В КДУ второй группы используются комплементарные перегнутые каскоды. В КДУ первой группы работают только с выходными токовыми зеркалами на комплементарных транзисторах.

Для гибридных схем КДУ характерно применение как инвертирующих, так и неинвертирующих повторителей тока.

### 7.1. Дифференциальные усилители с выходным каскадом на комплементарных повторителях тока

Применение принципа взаимной компенсации импедансов двухполюсников в ДУ позволяет синтезировать на базе архитектуры рис. 7.8 схему рис. 7.5, имеющую более высокое ослабление синфазного сигнала.

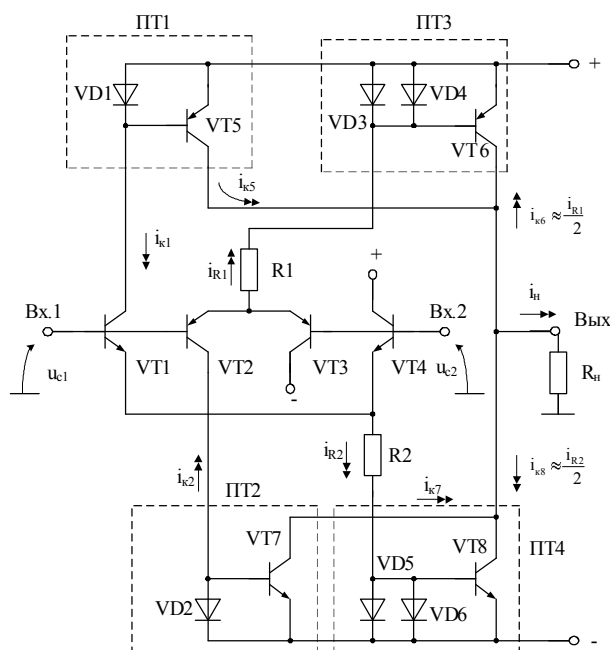


Рис. 7.5. Схема предлагаемого ДУ с повышенным  $K_{oc.cф}$

Рассмотрим работу ДУ рис. 7.5.

Изменение входного синфазного напряжения на входах ДУ Вх.1 и Вх.2 на величину  $u_c = u_{c1} = u_{c2}$  приводит к изменению токов через двухполюсники R1 и R2:

$$i_{R1} \approx u_c y_1, \quad i_{R2} \approx u_c y_2, \quad (7.1)$$

где  $y_1, y_2$  – проводимости двухполюсников R1 и R2.



Поэтому коллекторные токи транзисторов VT1 и VT2:

$$i_{k2} \approx K_{2.3} \alpha_2 y_1 u_c \approx \frac{i_{R1}}{2}; \quad (7.2)$$

$$i_{k1} \approx K_{1.4} \alpha_1 y_2 u_c \approx \frac{i_{R2}}{2}, \quad (7.3)$$

где  $K_{1.4}(K_{2.3}) \approx 0,5$  – коэффициент деления тока  $i_{R2}$  ( $i_{R1}$ ) между эмиттерами транзисторов VT1, VT4 (VT2, VT3);

$\alpha_1 \approx 1$ ,  $\alpha_2 \approx 1$  – коэффициенты передачи по току эмиттеров транзисторов VT1, VT2.

Коллекторные токи транзисторов VT1 и VT2  $i_{k1}$ ,  $i_{k2}$  передаются через «токовые» зеркала ПТ1 и ПТ2 на выход ДУ и создают две составляющие тока нагрузки  $i_n$ :

$$i_{k5} = K_{i12.1} \cdot i_{k1} = K_{i12.1} K_{1.4} \alpha_1 y_2 u_c, \quad (7.4)$$

$$i_{k7} = K_{i12.2} \cdot i_{k2} = K_{i12.2} K_{2.3} \alpha_2 y_1 u_c. \quad (7.5)$$

С другой стороны, токи двухполюсников R1 ( $i_{R1}$ ) и R2 ( $i_{R2}$ ) поступают на входы дополнительных «токовых» зеркал ПТ3 и ПТ4 и также создают в нагрузке две другие составляющие тока  $i_n$

$$i_{k6} = K_{i12.3} \cdot i_{R1} \approx K_{i12.3} y_1 u_c \approx \frac{i_{R1}}{2}, \quad (7.6)$$

$$i_{k8} = K_{i12.4} \cdot i_{R2} \approx K_{i12.4} y_2 u_c \approx \frac{i_{R2}}{2}. \quad (7.7)$$

Причём направления этих токов противоположны направлению токов  $i_{k5}$  и  $i_{k7}$ . Поэтому в выходном узле ДУ происходит попарная взаимная компенсация синфазных составляющих ошибки

$$i_n = i_{k5} - i_{k8} + i_{k7} - i_{k6}. \quad (7.8)$$

С учётом (7.4) и (7.7) формулу (7.8) можно представить в виде

$$i_n = u_c \{ y_2 K_{i12.1} K_{2.3} \alpha_2 (1 - N_{k1.4}) + y_1 K_{1.4} K_{i12.2} \alpha_1 (1 - N_{k2.3}) \}, \quad (7.9)$$

где  $N_{k1.4} = \frac{K_{i12.4}}{K_{i12.1} K_{2.3} \alpha_2} \approx 1$  – коэффициент неидентичности «токовых»

зеркал ПТ1 и ПТ4;

$N_{k2.3} = \frac{K_{i12.3}}{K_{i12.2} K_{1.4} \alpha_1} \approx 1$  – коэффициент неидентичности «токовых»

зеркал ПТ2 и ПТ3.

Так как коэффициенты  $K_{i12.3} = 0,5 K_{i12.2}$ ,  $K_{1.4} = 0,5$ ,  $K_{i12.4} = 0,5 K_{i12.1}$ ,  $K_{2.3} = 0,5$ , то из (7.9) следует, что в предлагаемом ДУ существенно уменьшается эффект «прохождения» входного синфазного сигнала  $u_c$  на выход ДУ.

Так, в сравнении с базовой схемой рис. 7.2 коэффициент передачи  $u_c$  на выход ДУ уменьшается в  $A$  раз, где

$$A = \frac{K_{\text{сф.прот}}}{K_{\text{сф.з}}} = \left| \frac{K_{i12.1} K_{2.3} \alpha_2 y_2 + K_{i12.2} K_{1.4} \alpha_1 y_1}{y_2 K_{i12.1} K_{2.3} \alpha_2 (1 - N_{\kappa 1.4}) + y_1 K_{1.4} K_{i12.2} \alpha_1 (1 - N_{\kappa 2.3})} \right| \gg 1,$$

где  $K_{\text{сф.прот}} = \frac{u_{\text{ВЫХ}}}{u_c}$  – коэффициент передачи входного синфазного

сигнала  $u_c$  базового ДУ (рис. 7.2);

$K_{\text{сф.з}}$  – коэффициент передачи входного синфазного сигнала предлагаемого ДУ.

На рис. 7.6 представлены схемы компьютерных моделей ДУ в среде PSpice.

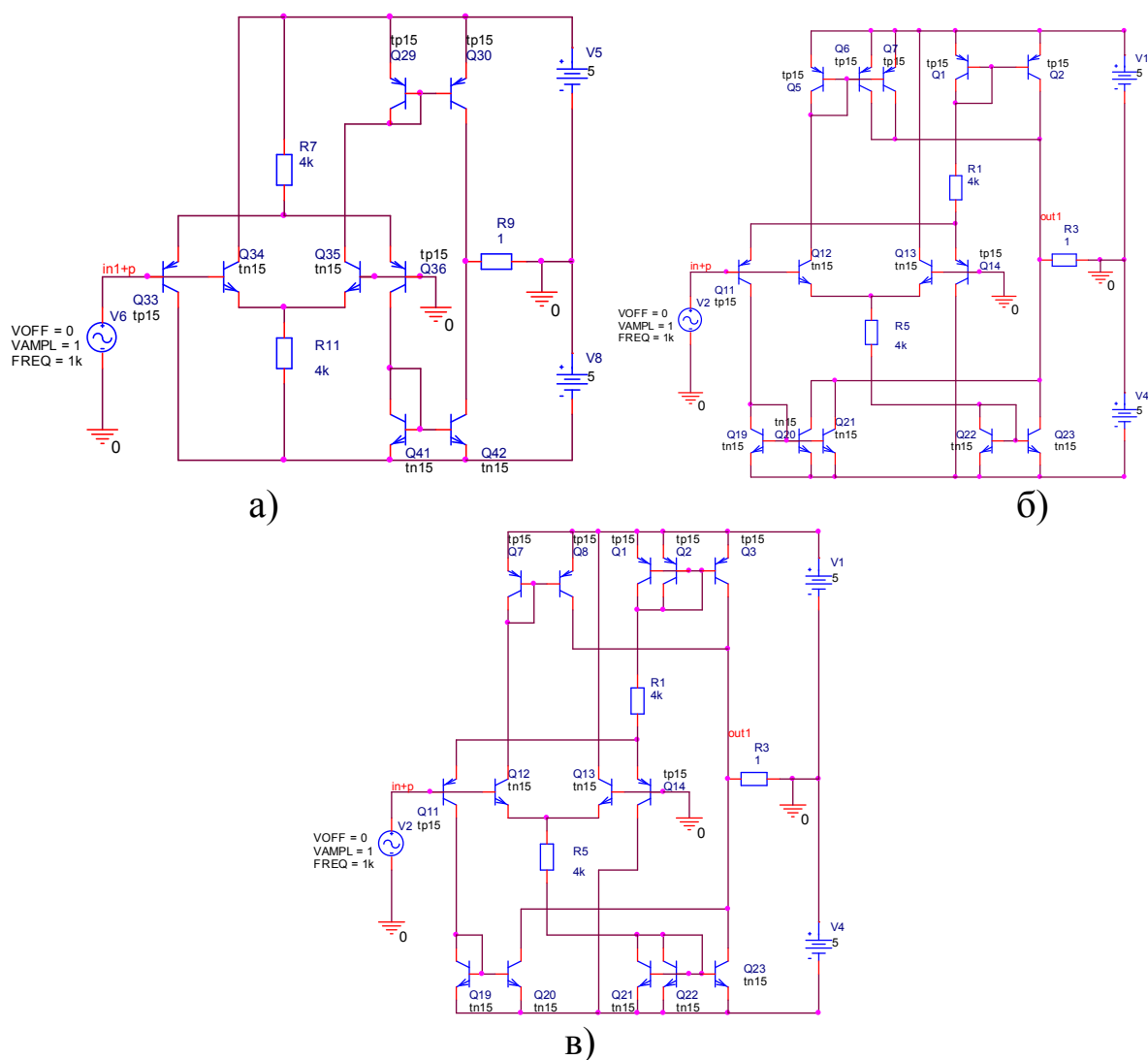


Рис. 7.6. Схемы классического (а) и предлагаемых (б), (в) КДУ в среде PSpice

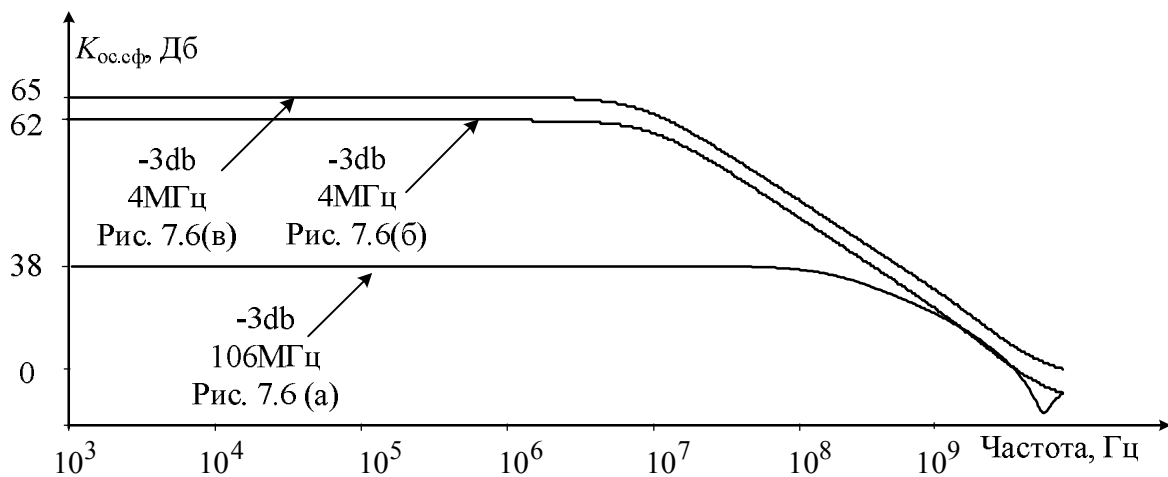


Рис. 7.7. Результаты компьютерного моделирования ДУ в среде PSpice

Полученные выше выводы подтверждаются результатами моделирования рассмотренных схем в среде PSpice с использованием параметров интегральных транзисторов ФГУП НПП «Пульсар» (рис. 7.6, 7.7) – предлагаемый ДУ имеет более чем на порядок лучшие значения коэффициента ослабления входных синфазных сигналов по сравнению с базовой схемой (на 24–27 дБ).

## 7.2. Дифференциальные усилители с выходным каскадом на основе комплементарных «перегнутых» каскодов

Во второй базовой схеме двухтактного комплементарного ДУ (рис. 7.3) выходной каскад обеспечивает суммирование приращений коллекторных токов ДУ1 и ДУ2  $i_{к1}$  и  $i_{к4}$ , обусловленных проводимостями  $y_1$  и  $y_2$  токостабилизирующих двухполюсников.

Действительно, при изменении входного синфазного сигнала  $u_c = u_{c1} = u_{c2}$  в ДУ (рис. 7.3) изменяются токи через двухполюсники R1 и R2

$$i_{R2} \approx u_c y_2, \quad i_{R1} \approx u_c y_1, \quad (7.10)$$

где  $y_1$ ,  $y_2$  – проводимости двухполюсников R1 и R2.

Эти токи делятся пополам в эмиттерных цепях транзисторов VT1, VT2, VT3, VT4. Поэтому коллекторные токи транзисторов VT2 и VT4:

$$i_{к2} = K_{1,2} \alpha_2 y_1 u_c, \quad i_{к4} = K_{3,4} \alpha_4 y_2 u_c, \quad (7.11)$$

где  $K_{1,2} \approx K_{3,4}$  – коэффициенты деления токов в общей эмиттерной цепи дифференциальных каскадов;  
 $\alpha_4 \approx 1$ ,  $\alpha_2 \approx 1$  – коэффициенты усиления по току эмиттера транзисторов VT2 и VT4.

Причём

$$K_{1,2} = \frac{i_{\text{э}2}}{i_{\text{R}1}} = \frac{r_{\text{э}1}}{r_{\text{э}1} + r_{\text{э}2}} \approx 0,5; \quad (7.12)$$

$$K_{3,4} = \frac{i_{\text{э}4}}{i_{\text{R}2}} = \frac{r_{\text{э}3}}{r_{\text{э}3} + r_{\text{э}4}} \approx 0,5, \quad (7.13)$$

где  $r_{\text{э}1} \approx r_{\text{э}2}$ ;  $r_{\text{э}3} \approx r_{\text{э}4}$  – сопротивления эмиттерных переходов транзисторов VT2, VT3, VT1, VT4.

В результате ток в нагрузке  $R_{\text{н}}$ , обусловленный синфазным сигналом  $u_{\text{с}}$

$$i_{\text{вых}} = i_{\text{к}5} + i_{\text{к}6} = \alpha_5 i_{\text{к}2} + \alpha_6 i_{\text{к}4} \quad (7.14)$$

или

$$i_{\text{вых}} = u_{\text{с}} (\alpha_5 K_{1,2} \alpha_2 y_1 + \alpha_6 K_{3,4} \alpha_4 y_2) \approx 0,5 u_{\text{с}} (y_1 + y_2). \quad (7.15)$$

Если на вход Вх.1 и Вх.2 ДУ подаётся дифференциальный сигнал  $u_{\text{вх}} = u_{\text{с}1} - u_{\text{с}2}$ , то ток в нагрузке  $R_{\text{н}}$ , обусловленный этим сигналом

$$i_{\text{вых}}^* = \frac{u_{\text{вх}}}{r_{\text{э}1} + r_{\text{э}2}} + \frac{u_{\text{вх}}}{r_{\text{э}3} + r_{\text{э}4}} \approx \frac{u_{\text{вх}}}{r_{\text{э}}}, \quad (7.16)$$

где  $r_{\text{э}} = r_{\text{э}1} = r_{\text{э}2} = r_{\text{э}3} = r_{\text{э}4}$ .

По определению  $K_{\text{ос.сф}}$  может быть рассчитан по формуле:

$$K_{\text{ос.сф}} = \frac{i_{\text{вых}}^* R_{\text{н}}}{u_{\text{вх}}} \bigg/ \frac{i_{\text{вых}} R_{\text{н}}}{u_{\text{с}}}. \quad (7.17)$$

После преобразований (7.17) с учётом (7.15) и (7.16) при  $y_1 = y_2$  находим, что в классическом ДУ (рис. 7.3)

$$K_{\text{ос.сф}}^{-1} \approx y_2 r_{\text{э}} = y_1 r_{\text{э}}. \quad (7.18)$$

Таким образом, при  $R_2 = R_1 = 10$  кОм и статическом токе эмиттеров  $I_{\text{э}} = 250$  мкА транзисторов VT2, VT3, VT1, VT4 численные значения:  $K_{\text{ос.сф}} = 100$  (или 40 дБ). Эти расчётные данные совпадают с результатами компьютерного моделирования ДУ (рис. 7.3).

В предлагаемом ДУ (рис. 7.8) повышение коэффициента ослабления входных синфазных сигналов ДУ при относительно небольших внутренних сопротивлениях токостабилизирующих двухполюсников обеспечивается за счёт собственной компенсации влияния  $R_1$ ,  $R_2$  на  $K_{\text{ос.сф}}$ . При этом в качестве  $R_2$  и  $R_1$  могут применяться сравнительно низкоомные резисторы.

Рассмотрим работу ДУ со схемой рис. 7.8.

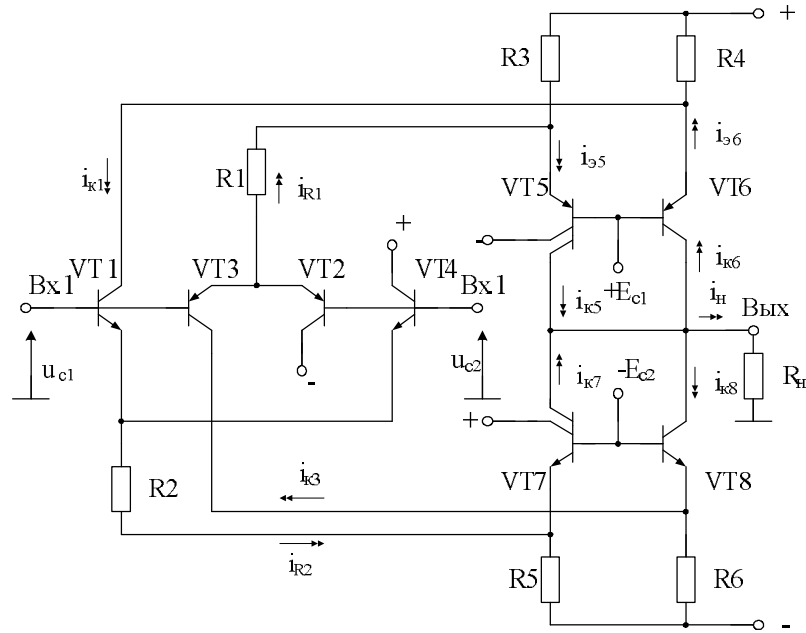


Рис. 7.8. ДУ с собственной компенсацией сопротивлений резисторов R1, R2

Изменение входного синфазного напряжения на входах ДУ Вх.1 и Вх.2 на величину  $u_c = u_{c1} = u_{c2}$  приводят к изменению токов через двухполюсники R1 и R2:

$$i_{R2} \approx u_c y_2, \quad i_{R1} \approx u_c y_1, \quad (7.19)$$

где  $y_1, y_2$  – проводимости двухполюсников R1 и R2.

Поэтому коллекторные токи транзисторов VT1 и VT2, а также VT5 и VT7, VT8 и VT6:

$$i_{k3} \approx K_{3,2} \alpha_3 y_1 u_c; \quad (7.20)$$

$$i_{k1} \approx K_{1,4} \alpha_1 y_2 u_c; \quad (7.21)$$

$$i_{k5} \approx K_{i,5} \alpha_5 i_{R1} = K_{i,5} \alpha_5 y_1 u_c; \quad (7.22)$$

$$i_{k7} \approx K_{i,7} \alpha_7 i_{R2} = K_{i,7} \alpha_7 y_2 u_c; \quad (7.23)$$

$$i_{k6} \approx \alpha_6 i_{R1} = \alpha_6 K_{1,4} \alpha_1 y_2 u_c; \quad (7.24)$$

$$i_{k8} \approx \alpha_8 i_{k3} = \alpha_8 K_{3,2} \alpha_3 y_1, \quad (7.25)$$

где  $K_{3,2} \approx 0,5$ ;  $K_{1,4} \approx 0,5$  – коэффициенты усиления токов  $i_{R1}$  и  $i_{R2}$  в эмиттерной цепи VT3-VT2 и VT1-VT4;

$\alpha_1 \approx \alpha_2 \approx \alpha_5 \approx \alpha_7 \approx \alpha_8 \approx 1$  – коэффициенты усиления по току эмиттера VT1-VT8;

$K_{i,5} \approx 0,5$ ;  $K_{i,7} \approx 0,5$  – коэффициенты деления тока в эмиттерной цепи VT5 и VT7.

Из уравнений (7.20) – (7.25) можно найти составляющую тока нагрузки, обусловленную синфазным сигналом на входе ДУ и коэффициент  $K_{y.cф}$ :

$$i_{\text{ВЫХ}} = i_{k5} + i_{k7} - i_{k6} - i_{k8}, \quad (7.26)$$

$$i_{\text{ВЫХ}} = u_c [y_1 (K_{i.5} \alpha_5 - K_{3.2} \alpha_3 \alpha_8) + y_2 (K_{i.7} \alpha_7 - K_{1.4} \alpha_6 \alpha_1)], \quad (7.27)$$

$$K_{y.cф} = \frac{i_{\text{ВЫХ}} R_H}{u_c} \approx \quad (7.28)$$

$$\approx y_1 [K_{i.5} \alpha_5 - K_{3.2} \alpha_3 \alpha_8] R_H + y_2 [K_{i.7} \alpha_7 - K_{1.4} \alpha_6 \alpha_1] R_H,$$

где  $R_H$  – сопротивление резистора нагрузки.

Аналогично найдём выходной ток  $i_{\text{ВЫХ.4}}^*$  и усиление дифференциального сигнала  $u_{\text{ВХ}}$  ДУ (рис. 7.8):

$$i_{\text{ВЫХ}}^* = \frac{u_{\text{ВХ}}}{r_3}, \quad K_y = R_H / r_3,$$

где  $r_3$  – дифференциальное сопротивление эмиттерных переходов VT1-VT4.

Поэтому коэффициент ослабления входных синфазных сигналов

$$K_{oc.cф}^{-1} \approx y_1 r_3 K_{\Delta 1} + y_2 r_3 K_{\Delta 2}, \quad (7.29)$$

где

$$K_{\Delta 1} = K_{i.5} \alpha_5 - K_{3.2} \alpha_3 \alpha_8 \approx 0, \quad (7.30)$$

$$K_{\Delta 2} = K_{i.7} \alpha_7 - K_{1.4} \alpha_6 \alpha_1 \approx 0. \quad (7.31)$$

Из уравнения (7.29) следует, что в предлагаемом ДУ влияние R1 и R2 на  $K_{oc.cф}$  ослабляется в  $N_i$  раз, где

$$N_i = \frac{1}{|K_{i.5} \alpha_5 - K_{3.2} \alpha_3 \alpha_8|} \approx \frac{1}{|K_{i.7} \alpha_7 - K_{1.4} \alpha_6 \alpha_1|} \gg 1. \quad (7.32)$$

Благодаря попарной идентичности коэффициентов передачи по току, входящих в уравнения (7.29) – (7.31), знаменатель формулы (7.32) близок к нулю. Следовательно, в схеме рис. 7.8 существенно повышается  $K_{oc.cф}$  ДУ. Компьютерное моделирование (рис. 7.9б) подтверждает данный вывод.

Важнейшее свойство предлагаемой схемы ДУ – широкий допустимый диапазон изменения синфазного сигнала ( $U_{c.max}$ ), практически равный его напряжению питания ( $E_{\text{п}}$ ). Следует обратить внимание на то, что построение высокоэффективных входных дифференциальных каскадов с  $U_{c.max} \approx \pm E_{\text{п}}$  относится к числу актуальных проблем современной аналоговой микросхемотехники.



Рассмотрим работу схемы рис. 7.10. Изменение входного синфазного напряжения на входах ДУ Вх.1 и Вх.2 на величину  $u_c = u_{c1} = u_{c2}$  приводят к изменению токов через двухполюсники R1 и R2:

$$i_{R2} \approx u_c y_2, \quad i_{R1} \approx u_c y_1, \quad (7.33)$$

где  $y_1, y_2$  – проводимости двухполюсников R1 и R2.

Поэтому коллекторные токи транзисторов VT1 и VT2:

$$i_{k2} \approx K_{2.3} \alpha_2 y_2 u_c \approx \frac{i_{R2}}{2}; \quad (7.34)$$

$$i_{k1} \approx K_{1.4} \alpha_1 y_1 u_c \approx \frac{i_{R1}}{2}, \quad (7.35)$$

где  $K_{1.4}(K_{2.3}) \approx 0,5$  – коэффициент деления тока  $i_{R1}$  ( $i_{R2}$ ) между эмиттерами транзисторов VT1, VT4 (VT2, VT3);

$\alpha_1 \approx 1, \alpha_2 \approx 1$  – коэффициенты передачи по току эмиттеров транзисторов VT2, VT1.

Коллекторные токи транзисторов VT1 и VT2 усиливаются в два раза дополнительными неинвертирующими усилителями тока ПТ1, ПТ2 («токовыми» зеркалами ПТ1 и ПТ2 ( $K_{i1} \approx K_{i2} \approx 2$ )). Поэтому эмиттерные токи транзисторов VT6 и VT8 (при больших сопротивлениях двухполюсников R3 и R4)

$$i_{э6} \approx i_1 - i_{R2} = K_{i1} i_{k1} - i_{R2}, \quad (7.36)$$

$$i_{э8} \approx i_{R1} - i_2 = i_{R1} - K_{i2} i_{k2}, \quad (7.37)$$

где  $K_{i1} \approx \frac{i_1}{i_{k1}} \approx 2$  – коэффициент усиления по току дополнительного неинвертирующего усилителя тока ПТ1;

$K_{i2} \approx \frac{i_2}{i_{k2}} \approx 2$  – коэффициент усиления по току неинвертирующего усилителя тока ПТ2.

После преобразования (7.36) и (7.37) с учётом (7.34) и (7.35) можно найти ток нагрузки ДУ, обусловленный синфазным сигналом  $u_c$   $i_n = i_{к8} - i_{к6}$  или

$$i_n = u_c [y_2 (1 - K_{i2} K_{2.3} \alpha_2) + y_1 (1 - K_{i1} K_{1.4} \alpha_1)]. \quad (7.38)$$

Учитывая, что  $K_{i2} K_{2.3} \alpha_2 \approx 1, K_{i1} K_{1.4} \alpha_1 \approx 1$ , из (7.38) следует, что в рассматриваемом ДУ существенно ослабляется влияние проводимостей  $y_1$  и  $y_1$  на передачу синфазного сигнала на выход, которая в идеальном случае должна быть близка нулю. С другой стороны, выходной ток, обусловленный синфазным сигналом в классическом ДУ (рис. 7.3)

$$i_n = u_c (y_1 + y_2).$$



Поэтому коэффициент ослабления входных синфазных сигналов в ДУ (рис. 7.8) улучшается в сравнении с ДУ-прототипом как минимум в  $N_c$  раз:

$$N_c = \left| \frac{y_1 + y_2}{y_2(1 - K_{i2}K_{2.3}\alpha_2) + y_2(1 - K_{i1}K_{1.4}\alpha_1)} \right| \gg 1. \quad (7.39)$$

Аналогичным анализом можно показать, что в классическом ДУ (рис. 7.8) улучшается в  $N_n \approx N_c$  раз и другой важный параметр – коэффициент подавления помехи по питанию.

Схемы исследованных устройств в среде компьютерного моделирования PSpice представлены на рис. 7.11, а на рис. 7.12 показаны результаты их компьютерного моделирования.

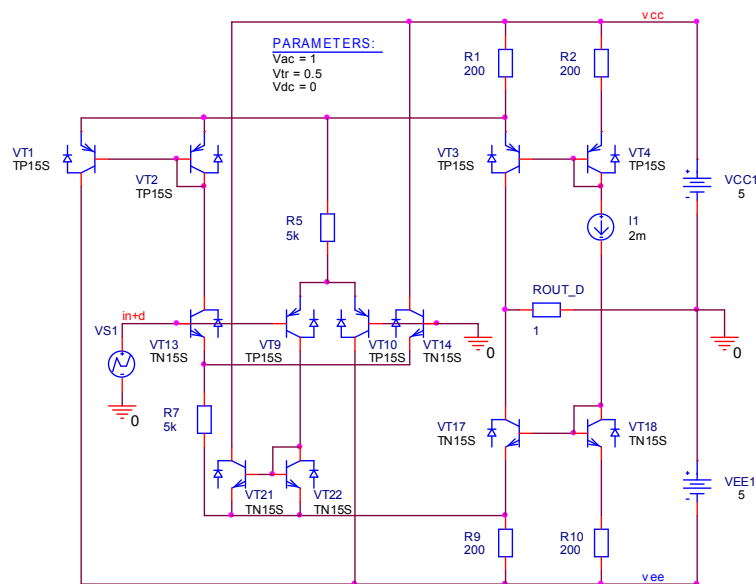


Рис. 7.11. Компьютерная модель ДУ (рис. 7.8) в среде PSpice

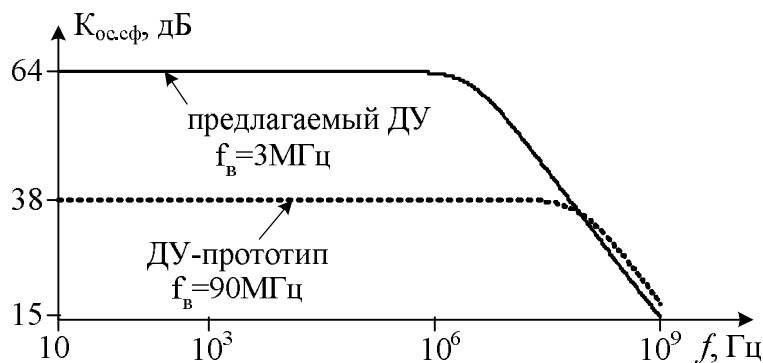


Рис. 7.12. Результаты компьютерного моделирования КДУ

Полученные выше теоретические выводы подтверждаются результатами моделирования схем в среде PSpice – предлагаемый ДУ имеет более чем на порядок лучшие значения коэффициента ослабления входных синфазных сигналов (на 26 дБ) (рис. 7.12).

Существенное повышение  $K_{oc.cф}$  обеспечивается в предлагаемом ниже КДУ (рис. 7.13), выполненном на основе базовой схемы рис. 7.4.

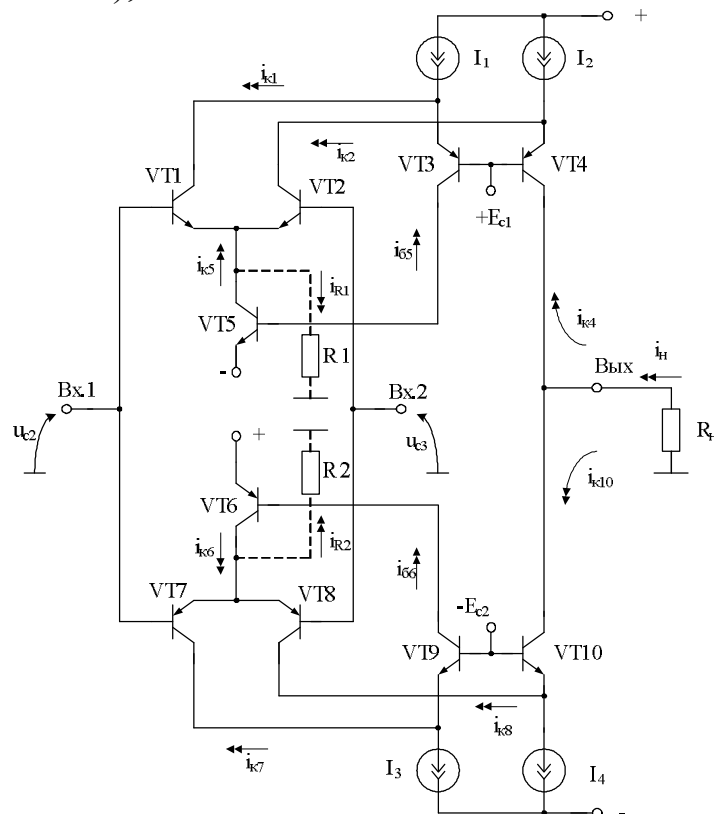


Рис. 7.13. Комплементарный ДУ с повышенным  $K_{oc.cф}$

При изменении синфазного сигнала на входах Bx.1 и Bx.2  $u_c = u_{c2} = u_{c3}$  (например  $u_c = 5$  В) на величину  $u_c$  изменяются напряжения на коллекторах транзисторов, входящих в источники опорного тока VT5 и VT6. Это приводит к изменению токов через их выходные проводимости  $y_1$  и  $y_2$  резисторов R1 и R2:

$$i_{R1} \approx y_1 u_c, \quad i_{R2} \approx y_2 u_c. \quad (7.40)$$

На основании первого закона Кирхгофа для токов в схеме рис. 7.13 справедливы следующие соотношения:

$$i_{k1} = 0,5(i_{R1} - i_{k5}), \quad (7.41)$$

$$i_{\kappa3} \approx i_{k3} \approx i_{k1} = i_{\kappa5} = \frac{i_{k5}}{\beta_{VT5}}, \quad (7.42)$$

$$i_{k1} = i_{k2} = i_{k4}, \quad (7.43)$$

$$i_{k7} = 0,5(i_{R2} - i_{k6}), \quad (7.44)$$

$$i_{k8} = 0,5(i_{R2} - i_{k6}) = i_{k10}, \quad (7.45)$$

$$i_{\text{н}} = i_{k4} + i_{k10}, \quad (7.46)$$

$$i_{\kappa 9} = i_{\kappa 9} \approx i_{\kappa 7} = i_{66} = \frac{i_{\kappa 6}}{\beta_{VT6}}, \quad (7.47)$$

$$i_{\kappa 7} = i_{\kappa 8} = i_{\kappa 10}, \quad (7.48)$$

где  $\beta_{VT5} \approx \beta_{VT6} \gg 1$  – коэффициент усиления по току базы транзисторов VT5 и VT6, входящих в структуру источников опорного тока.

Из уравнений (7.40) – (7.48) при  $\beta_{VT5} \approx \beta_{VT6}$  можно найти токи коллекторов выходных транзисторов VT4 и VT10, ток и напряжение на нагрузке  $R_H$ :

$$i_{\kappa 4} \approx 0,5u_c y_1 \left( 1 - \frac{\beta_{VT5}}{2 + \beta_{VT5}} \right), \quad (7.49)$$

$$i_{\kappa 10} \approx 0,5u_c y_2 \left( 1 - \frac{\beta_{VT6}}{2 + \beta_{VT6}} \right), \quad (7.50)$$

$$i_H = i_{\kappa 10} + i_{\kappa 4}, \quad (7.51)$$

$$u_H = 0,5u_c \left( 1 - \frac{\beta}{2 + \beta} \right) [y_1 + y_2] R_H, \quad (7.52)$$

где  $\beta = \beta_{VT5} \approx \beta_{VT6}$ .

Таким образом, коэффициент передачи синфазного сигнала со входов Вх.1 и Вх.2 на выход КДУ (рис. 7.13)

$$K_{сф} = \frac{u_H}{u_c} = 0,5R_H (y_1 + y_2) \left( 1 - \frac{\beta}{2 + \beta} \right). \quad (7.53)$$

Учитывая, что коэффициент усиления дифференциального сигнала КДУ

$$K_y \approx \frac{R_H}{r_{\kappa 2} + r_{\kappa 8}} \approx \frac{R_H}{2r_{\kappa}}.$$

Можно найти для схемы рис. 7.13

$$K_{ос.сф}^{-1} \approx r_{\kappa} (y_1 + y_2) \left( 1 - \frac{\beta}{2 + \beta} \right),$$

где  $r_{\kappa} = r_{\kappa 2} \approx r_{\kappa 8}$  – сопротивление эмиттерных переходов VT2, VT8.

Следовательно, при одинаковых коэффициентах усиления дифференциального сигнала сравниваемых КДУ и одинаковых статических режимах схема рис. 7.13 имеет в  $N_c$  раз лучшее ослабление синфазных сигналов, где

$$N_c \approx \left| \frac{1}{1 - \frac{\beta}{2 + \beta}} \right| \gg 1. \quad (7.54)$$

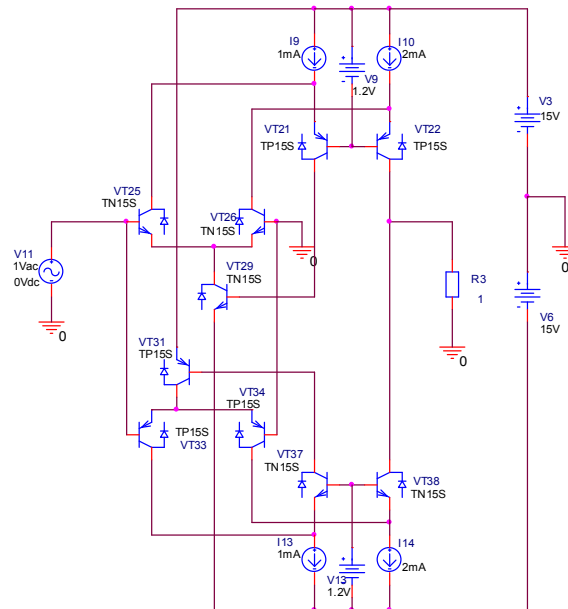


Рис. 7.14. Схема КДУ (рис. 7.13) в среде PSpice

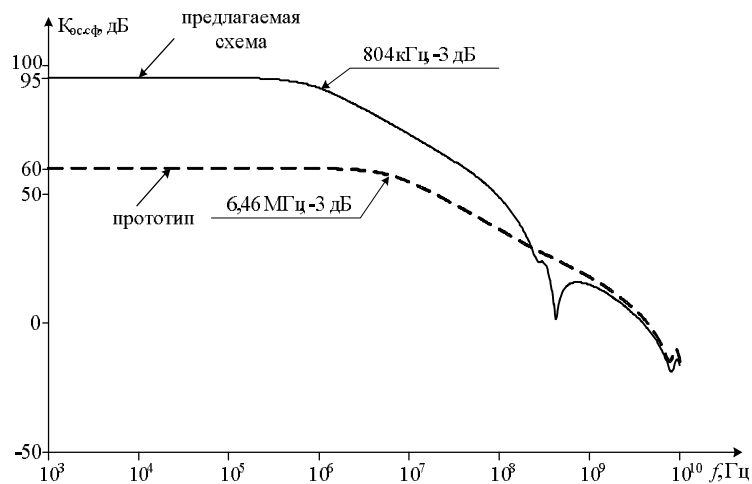


Рис. 7.15. Амплитудно-частотные характеристики  $K_{oc.cф}$  сравниваемых КДУ

Компьютерное моделирование  $K_{oc.cф}$  предлагаемого и классического КДУ на моделях интегральных транзисторов ФГУП НПП «Пульсар» подтверждает полученные выше теоретические выводы:  $K_{oc.cф}$  улучшается на 35 дБ, т.е. более чем в 50 раз (рис. 7.15).

Следует заметить, что повышение  $K_{ос.сф}$  в ДУ (рис. 7.13) обеспечивается без ухудшения энергетических характеристик (токопотребления), а также диапазона изменения входных синфазных сигналов ( $K_{с.мах}$ ).

Кроме этого, КДУ рис. 7.13 (рис. 7.14) может работать при малых напряжениях питания. Это является существенным достоинством данной схемы.

### 7.3. Дифференциальные усилители с гибридным выходным каскадом

Основой построения этого широко распространённого подкласса дифференциальных усилителей являются параллельно-балансные ДУ1 и ДУ2 на транзисторах разного типа проводимости (рис. 7.16), управляющие либо инвертирующим, либо неинвертирующим двухтактным выходным каскадом с высоким выходным импедансом.

Как в первом, так и во втором случаях такие ДУ не обеспечивают эффективное подавление синфазных сигналов, обусловленное конечными значениями выходных проводимостей  $y_1$  и  $y_2$  источников опорного тока  $I_1$  и  $I_2$ , устанавливающих статический режим ДУ1 и ДУ2. Данный недостаток является характерной особенностью классической архитектуры dual-input-stage.

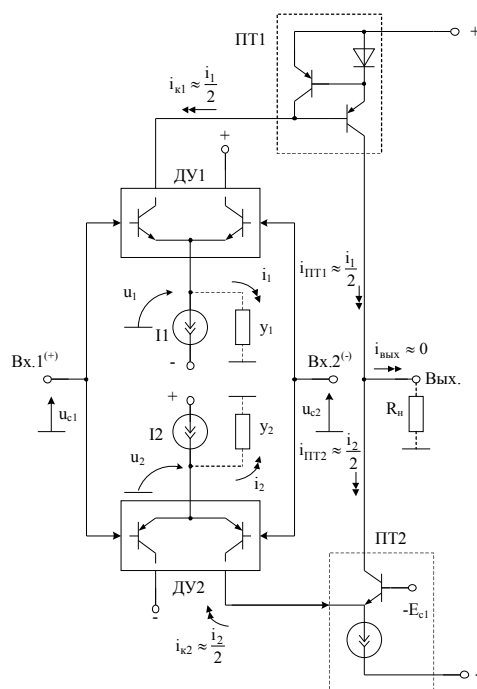


Рис. 7.16. Архитектура ДУ подкласса dual-input-stage с повышенным  $K_{ос.сф}$

Существенное повышение  $K_{\text{ос.сф}}$  обеспечивается в ДУ (рис. 7.16) за счёт несимметричного построения выходного каскада, который выполнен на основе инвертирующей (ПТ1) и неинвертирующей (ПТ2) подсхем.

Входной синфазный сигнал  $u_c = u_{c1} = u_{c2} \approx u_1 \approx u_2$  создаёт приращения токов  $i_1$  и  $i_2$  через выходные проводимости  $y_1$  и  $y_2$  ( $i_1 = u_c y_1$ ,  $i_2 = u_c y_2$ ), которые делятся пополам в эмиттерных цепях ДУ1, ДУ2. Как следствие, выходной ток  $i_{\text{ПТ1}}$  «токового» зеркала ПТ1 создаёт в нагрузке  $R_n$  составляющую синфазной ошибки

$$i_{\text{ПТ1}} \approx \frac{K_{\text{ПТ1}} y_1}{2} u_c, \quad (7.55)$$

где  $K_{\text{ПТ1}} \approx 1$  – коэффициент усиления по току «токового» зеркала ПТ1.

С другой стороны, выходной ток ДУ2  $i_{k2}$  передаётся через каскад с общей базой ПТ2 и создаёт в нагрузке  $R_n$  составляющую  $i_{\text{ПТ2}}$ , которая противоположна по направлению составляющей  $i_{\text{ПТ1}}$

$$i_{\text{ПТ2}} \approx \frac{K_{\text{ПТ2}} y_2}{2} u_c, \quad (7.56)$$

где  $K_{\text{ПТ2}} \approx 1$  – коэффициент усиления по току каскада с общей базой ПТ2.

Следовательно, выходной ток ДУ  $i_{\text{вых}}$ , обусловленный наличием на входах Вх.1<sup>(+)</sup> и Вх.2<sup>(-)</sup> синфазного сигнала:

$$i_{\text{вых}} = \frac{u_c}{2} (K_{\text{ПТ1}} y_1 - K_{\text{ПТ2}} y_2). \quad (7.57)$$

Так как  $K_{\text{ПТ1}} \approx 1$ ,  $K_{\text{ПТ2}} \approx 1$ , то при  $y_1 = y_2$   $i_{\text{вых}} \approx 0$ . Это означает, что в данной схеме существенно ослабляется «прохождение» синфазной помехи со входов Вх.1<sup>(+)</sup>, Вх.2<sup>(-)</sup> в нагрузку  $R_n$ .

Поэтому данная составляющая

$$K_{\text{ос.сф}}^{-1} \approx 0,5 \frac{K_{\text{ПТ1}} y_1 - K_{\text{ПТ2}} y_2}{y_{21.1} K_{\text{ПТ1}} + y_{21.2} K_{\text{ПТ2}}}, \quad (7.58)$$

где  $y_{21.1} = \frac{i_{k1}}{u_{\text{вх}}}$ ;  $y_{21.2} = \frac{i_{k2}}{u_{\text{вх}}} \approx (2r_3)^{-1} \approx y_{21.1}$ .

Следовательно, выигрыш по ослаблению синфазных сигналов, который даёт данный схемотехнический приём:

$$\mu_c = \left| \frac{K_{\text{ПТ1}} y_1 + K_{\text{ПТ2}} y_2}{K_{\text{ПТ1}} y_1 - K_{\text{ПТ2}} y_2} \right| \gg 1. \quad (7.59)$$

Таким образом, схема рис. 7.16 эффективна при близких значениях  $y_1, y_2$ , а также при  $K_{\text{ПТ1}} = K_{\text{ПТ2}}$ .

## 7.4. Дифференциальные усилители с инвариантной архитектурой выходного каскада

Основная идея построения КДУ (рис. 7.17) состоит в нетрадиционном построении источников опорного тока (VT5, VT8), при котором параллельно выходному транзистору ИОТ вводится компенсирующий канал с глубокой отрицательной обратной связью. В результате взаимодействия выходных транзисторов ИОТ и параллельных каналов компенсации повышается  $K_{oc.cф}$ .

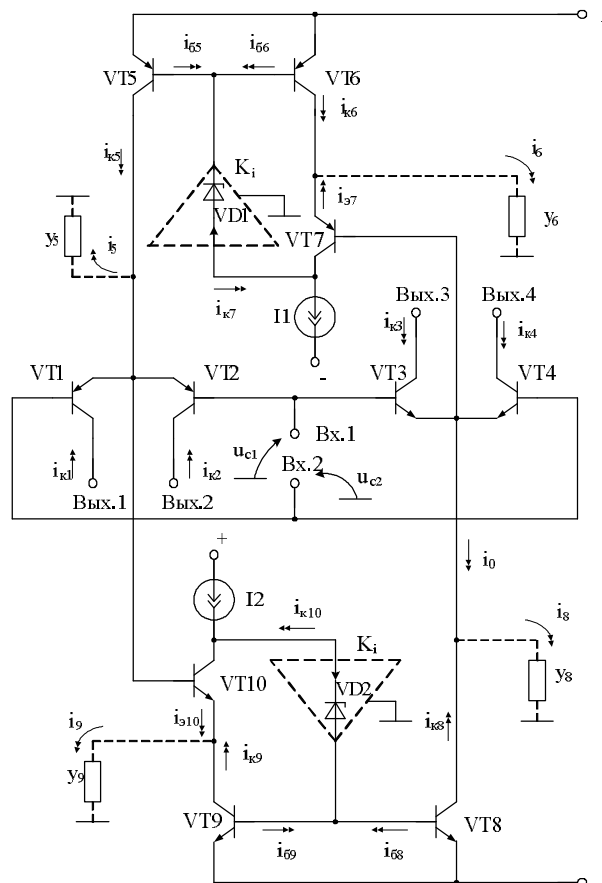


Рис. 7.17. Комплементарный ДУ с повышенным коэффициентом ослабления синфазного сигнала  $K_{oc.cф}$

При изменении синфазного сигнала на входах Вх.1 и Вх.2 (например,  $u_c = 5$  В) на величину  $u_c$  изменяются напряжения на коллекторах транзисторов VT5 и VT6, VT9 и VT8:

$$u_{c5} \approx u_{c6} \approx u_{c9} \approx u_{c8} \approx u_c \approx 5 \text{ В}.$$

Это приводит к изменению токов через выходные проводимости  $y_5, y_6, y_9, y_8$  транзисторов VT5, VT6, VT9, VT8

$$\begin{aligned} i_5 &\approx y_5 u_c, & i_6 &\approx y_6 u_c, \\ i_9 &\approx y_9 u_c, & i_8 &\approx y_8 u_c. \end{aligned}$$

На основании первого закона Кирхгофа для токов транзисторов VT10, VT9 и VT8 справедливы следующие соотношения:

$$i_{\varepsilon 10} = i_9 - i_{\kappa 9}, \quad (7.60)$$

$$i_{\kappa 9} = \beta_9 i_{\varepsilon 9} = i_9 - i_{\varepsilon 10}, \quad (7.61)$$

$$i_{\kappa 10} = i_{\varepsilon 9} + i_{\varepsilon 8} \approx 2i_{\varepsilon 9} \approx 2i_{\varepsilon 8}, \quad (7.62)$$

$$i_{\varepsilon 10} \approx i_{\kappa 10}, \quad (7.63)$$

где  $\beta_9 \approx \beta_8 \gg 1$  коэффициент усиления по току базы транзисторов VT9 и VT8.

Из приведённых выше уравнений можно найти, что при  $\beta_9 \gg 1$  ток коллектора транзистора VT8 приблизительно равен току коллектора транзистора VT9

$$i_{\kappa 8} \approx i_{\kappa 9} \approx \frac{u_{c9} y_9}{1 + \frac{2}{\beta_9}} \approx y_9 u_{c9} \approx y_9 u_c. \quad (7.64)$$

Поэтому в предлагаемой схеме суммарный ток  $i_0$  общей эмиттерной цепи дифференциального каскада VT3-VT4, обусловленный синфазным сигналом  $u_c$ , значительно меньше, чем аналогичный ток  $i_0$  в классическом ДУ:

$$i_0 = i_8 - i_{\kappa 8}, \quad (7.65)$$

$$i_0 = u_c y_8 - \frac{y_9}{1 + \frac{2}{\beta_9}} u_c. \quad (7.66)$$

После преобразований формулу (7.66) можно привести к виду:

$$i_0 = u_c y_8 [1 - K_{\text{н1}}], \quad (7.67)$$

где  $K_{\text{н1}}$  – коэффициент неидентичности выходных проводимостей транзисторов VT9 и VT8. Причём

$$K_{\text{н1}} = \frac{y_9}{y_8} \frac{1}{1 + \frac{2}{\beta_9}}. \quad (7.68)$$

Учитывая, что статический режим транзисторов VT9 и VT8 практически одинаков, а  $\beta_9 \gg 1$ , можно считать, что  $y_9 \approx y_8$ , и поэтому  $K_{\text{н1}} \approx 1$ . Как следствие, токи на выходах Вых.3 и Вых.4, обусловленные синфазным сигналом на входах КДУ, существенно уменьшаются. Поэтому крутизна передачи синфазного сигнала, например, на выход «Вых.и» также уменьшается

$$S_{\text{сc}} = \frac{i_{\text{Вых.и}}}{u_c} = 0,5 y_8 (1 - K_{\text{н1}}).$$

Если учесть, что крутизна передачи входного дифференциального сигнала  $u_{\text{вх}} = u_{c1} - u_{c2}$  к узлу Вых.и



$$S_{\text{сд}} = \frac{i_{\text{Вых.1}}}{u_{\text{с1}} - u_{\text{с2}}} = \frac{1}{r_{\text{э3}} + r_{\text{э4}}} = \frac{1}{2r_{\text{э}}},$$

то ослабление синфазных сигналов КДУ, обусловленное проводимостью  $y_8$

$$K_{\text{ос.сф}}^{-1} = \frac{S_{\text{сф}}}{S_{\text{сд}}} = r_{\text{э}} y_8 (1 - K_{\text{н1}}),$$

где  $r_{\text{э}} = r_{\text{э3}} \approx r_{\text{э4}}$  – сопротивление эмиттерных переходов VT3, VT4.

Таким образом, коэффициент ослабления входных синфазных сигналов повышается в сравнении с классическим КДУ в  $N_{\text{с1}}$  раз, где

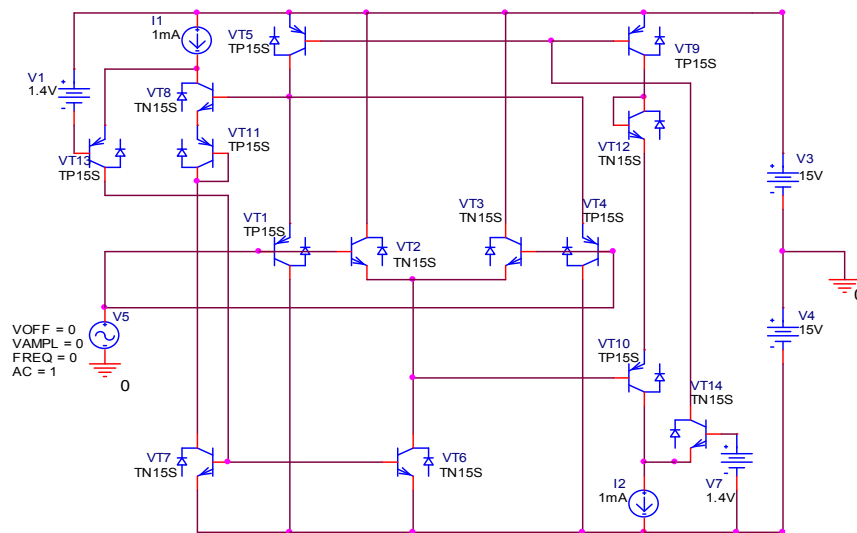
$$N_{\text{с1}} = \left| \frac{1}{1 - K_{\text{н1}}} \right| \gg 1. \quad (7.69)$$

Аналогично можно показать, что  $K_{\text{ос.сф.}}$  КДУ для второй группы выходов Вых.1 и Вых.2 также улучшается в  $N_{\text{с2}}$  раз, где

$$N_{\text{с1}} = \left| \frac{1}{1 - K_{\text{н2}}} \right| \gg 1, \quad (7.70)$$

где 
$$K_{\text{н2}} \approx \frac{y_6}{y_5} \approx 1. \quad (7.71)$$

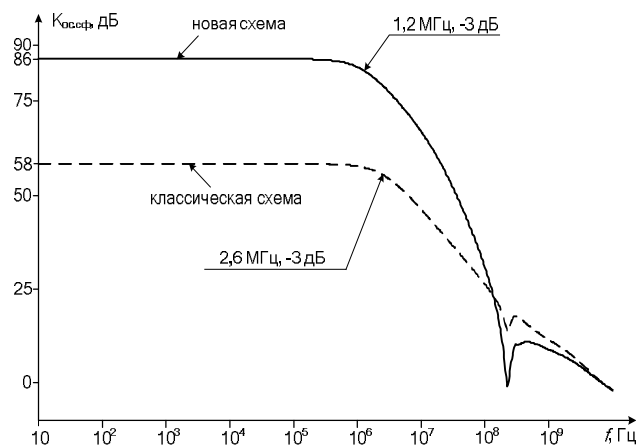
Компьютерное моделирование  $K_{\text{ос.сф}}$  предлагаемого (рис. 7.17) и известного (рис. 7.1) КДУ на моделях интегральных транзисторов ФГУП НПП «Пулсар» подтверждает полученные выше теоретические выводы:  $K_{\text{ос.сф.}}$  улучшается для каждого из выходов более чем на порядок (рис. 7.18).



а)

Рис. 7.18. Комплементарный ДУ в среде PSpice (а)

и результаты моделирования его  $K_{\text{ос.сф}}$  (б) (начало, окончание см. на с. 125)



б)

Рис. 7.18. Окончание (начало см. на с. 124)

Следует заметить, что повышение  $K_{ос.сф}$  в предлагаемом КДУ обеспечивается без ухудшения энергетических характеристик (токопотребления), а также диапазона изменения входных синфазных сигналов ( $U_{с.мах}$ ).

Кроме этого, КДУ (рис. 7.17) может работать при малых напряжениях питания. Это является существенным достоинством данной схемы.

Схема рис. 7.17 имеет ряд модификаций, в которых обратная связь в параллельном канале организуется с помощью «перегнутого» каскода. Он включается вместо стабилитрона VD1.

Вторым доминирующим фактором (помимо  $y_0$  источников опорного тока), оказывающим существенное влияние на  $K_{ос.сф}$  комплементарных ДУ, являются неодинаковые значения параметров внутренней обратной связи в транзисторах дифференциальных каскадов ДУ1 и ДУ2 (рис. 7.19).

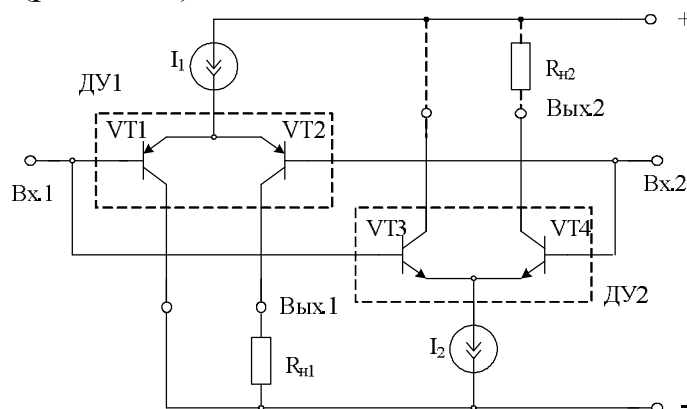


Рис. 7.19. Комплементарный ДУ с идеальными источниками опорного тока  $I_1$  и  $I_2$

Действительно, из-за режимной зависимости глубины внутренней обратной связи входных транзисторов разность их  $h$ -параметров  $\Delta h_{ij} = h_{12.i}^{\bar{}} - h_{12.j}^{\bar{}}$ , определяющая коэффициент ослабления входных синфазных напряжений ( $K_{\text{ос.сф}}$ ) КДУ, оказывается весьма значительной. Как следствие, при разных уровнях напряжений коллектор-база в статическом режиме ( $U_{\text{кб}}$ ), которая имеет место во многих практических случаях (например, КДУ с активными нагрузками, КДУ с «перегнутыми» каскодами и т.д.), разность  $\Delta h_{12.ij}$  не равна нулю ( $h_{12.i}^{\bar{}} - h_{12.j}^{\bar{}} = \Delta h_{12.ij} \neq 0$ ). Поэтому численные значения  $K_{\text{ос.сф}}$  таких схем (даже при идеальных источниках опорного тока, устанавливающих токи эмиттера и совершенно идентичных входных транзисторах), лежат в пределах:

$$K_{\text{ос.сф}}^{-1} \approx h_{12.2}^{\bar{}} - h_{12.3}^{\bar{}} = 10^{-3} \div 10^{-4}.$$

В большинстве случаев этого недостаточно.

На рис. 7.20 приведена зависимость крутизны ( $S_{\text{сф}}$ ) передачи синфазного сигнала ( $u_c$ ) КДУ (рис. 7.19) для первой и второй группы выходов при различных значениях разности координат статического режима входных транзисторов  $\Delta U_{\text{кб}} = V_{\text{dc}} = U_{\text{кб1}} - U_{\text{кб2}}$ , где  $S_{\text{сф}} = \frac{i_{\text{ВЫХ}}}{u_c}$ ,  $i_{\text{ВЫХ}}$  – выходной ток КДУ:

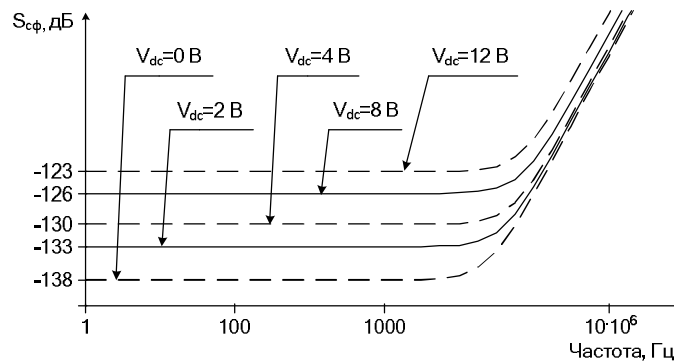


Рис. 7.20. Зависимость крутизны ( $S_{\text{сф}}$ ) передачи синфазного сигнала  $u_c$  классического КДУ (рис. 7.19 при идеальных источниках опорного тока  $I_1$  и  $I_2$ )

В идеальном случае должно быть:  $S_{\text{сф}} = 0$ .

Практический интерес представляют исследования зависимости разности коэффициентов внутренней обратной связи ( $h_{12}$ -параметров) двух совершенно идентичных транзисторов различных микроэлектронных фирм от статического режима (напряжений коллектор-база, тока эмиттера).

На рис. 7.21 показана схема эксперимента для транзисторов «кремний на германии» немецкой фирмы IHP в среде компьютерного моделирования Cadence, а на рис. 7.22 – зависимость разности  $\Delta h_{12} = h_{12.1} - h_{12.2} = f(\Delta U_{кб})$  пары этих идентичных транзисторов от разности их статических напряжений коллектор-база:

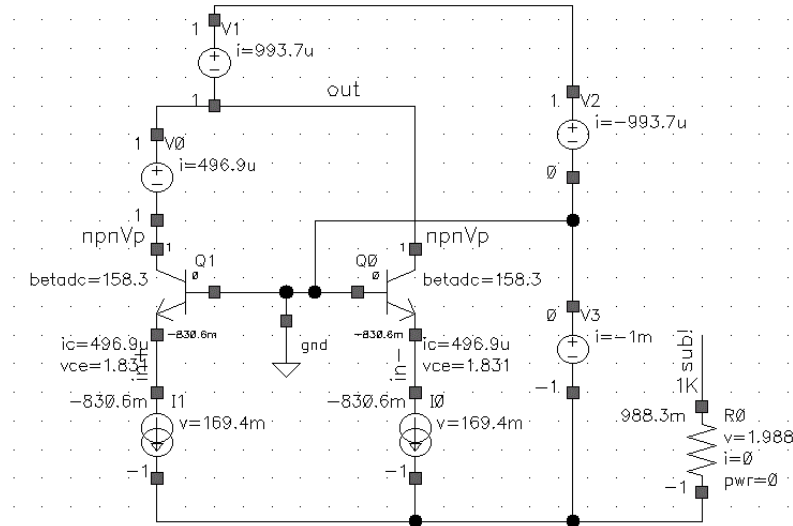


Рис. 7.21. Схема эксперимента на транзисторах SiGe

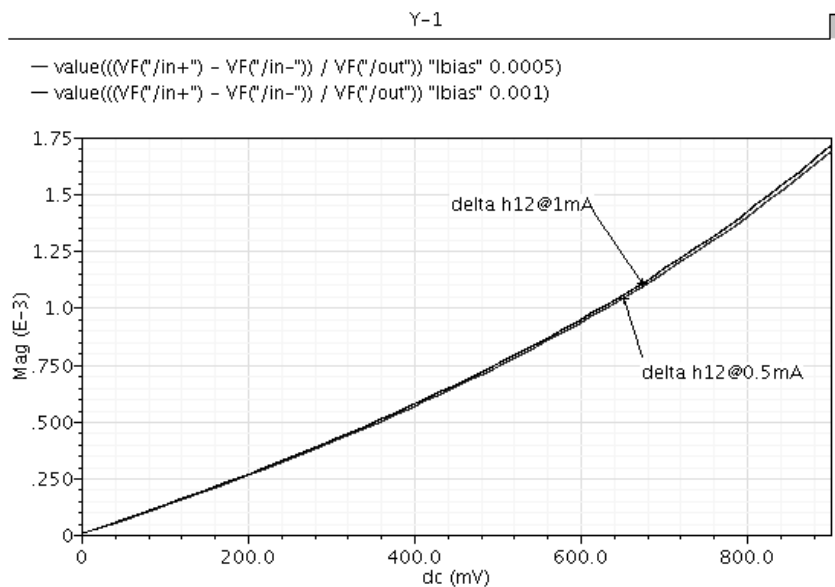


Рис. 7.22. Зависимость  $\Delta h_{12} = h_{12.1} - h_{12.2} = f(\Delta U_{кб})$  пары транзисторов IHP от разности их статических напряжений коллектор-база ( $\Delta U_{кб}$ )

Из графиков рис. 7.22, в частности, следует, что при отличии статического напряжения коллектор-база двух совершенно одинаковых SiGe транзисторов IHP на величину  $\Delta U_{кб} \approx 0,6$  В их разность  $\Delta h_{12}^6$  достигает значения  $\Delta h_{12}^6 \approx 10^{-3}$ .

Аналогичные выводы были сделаны и при исследовании интегральных транзисторов ФГУП НПП «Пульсар» в среде компьютерного моделирования PSpice (рис. 7.23, 7.24).

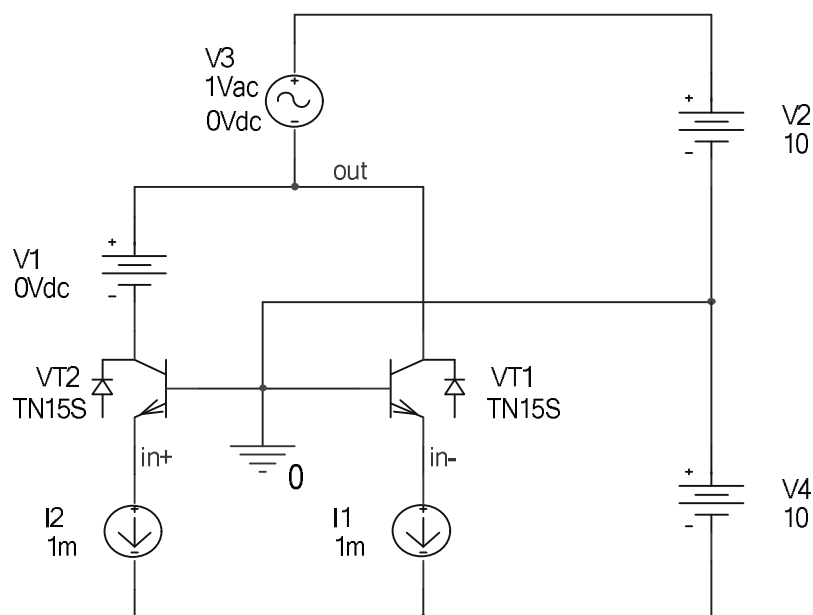


Рис. 7.23. Схема эксперимента при исследовании интегральных транзисторов ФГУП НПП «Пульсар»

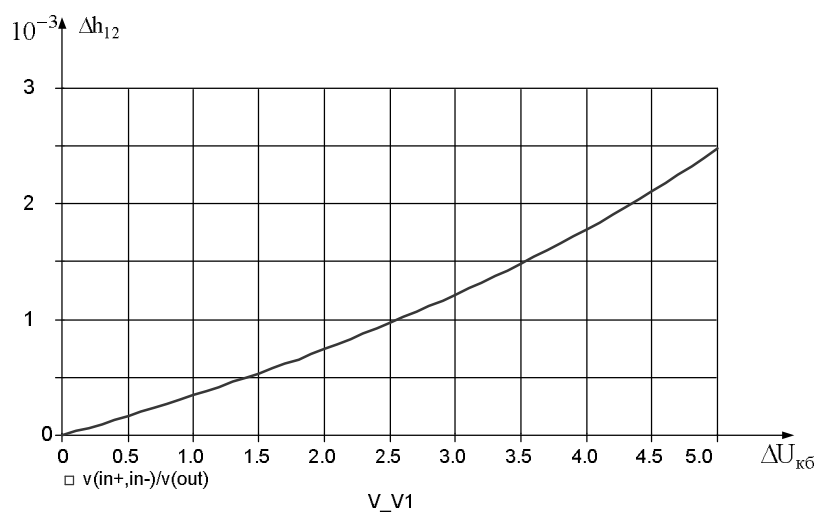


Рис. 7.24. Зависимость  $\Delta h_{12} = h_{12.1} - h_{12.2} = f(\Delta U_{кб})$  пары транзисторов ФГУП НПП «Пульсар» от разности их статических напряжений коллектор-база ( $\Delta U_{кб}$ )

Здесь разность  $\Delta h_{12}$  пары совершенно идентичных транзисторов при  $\Delta U_{кб} \approx 2,5$  В равна  $\Delta h_{12} = h_{12.1}^{\bar{6}} - h_{12.2}^{\bar{6}} \approx 10^{-3}$ .

Кроме этого, входные сопротивления для синфазных сигналов ( $R_{\text{вх.сф.1}}$ ,  $R_{\text{вх.сф.2}}$ ) классических КДУ, также зависящие от  $\Delta h_{12}$  и сопротивлений коллекторных переходов входных транзисторов, оказываются небольшими:

$$R_{\text{вх.сф1}} \approx R_{\text{вх.сф2}} \approx 1 \div 2 \text{ МОм.} \quad (7.72)$$

На рис. 7.26 показаны результаты компьютерного моделирования входного синфазного сопротивления классического КДУ (рис. 7.25) в среде PSpice на моделях интегральных транзисторов ФГУП НПП «Пульсар» при различных значениях разности  $\Delta U_{\text{кб}} = V_{\text{dc}} = U_{\text{кб1}} - U_{\text{кб2}}$ , где  $U_{\text{кб}i}$  – статическое напряжение коллектор-база  $i$ -го транзистора.

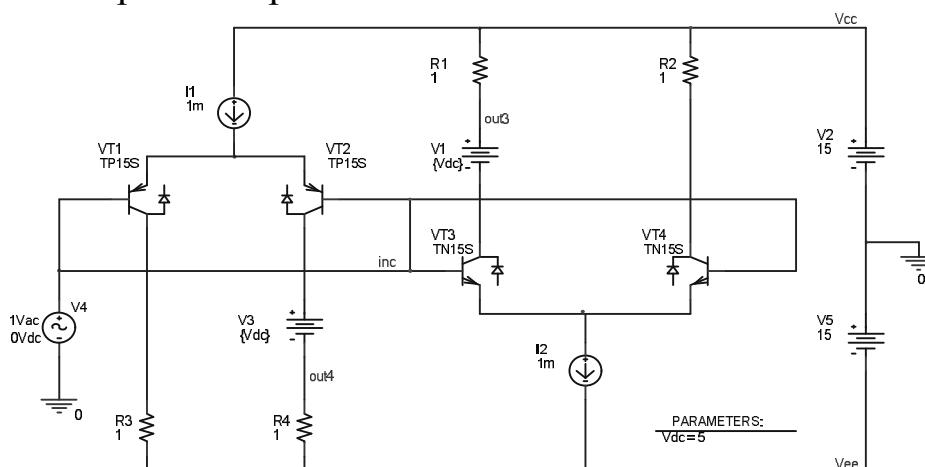


Рис. 7.25. Схема классического КДУ в среде PSpice

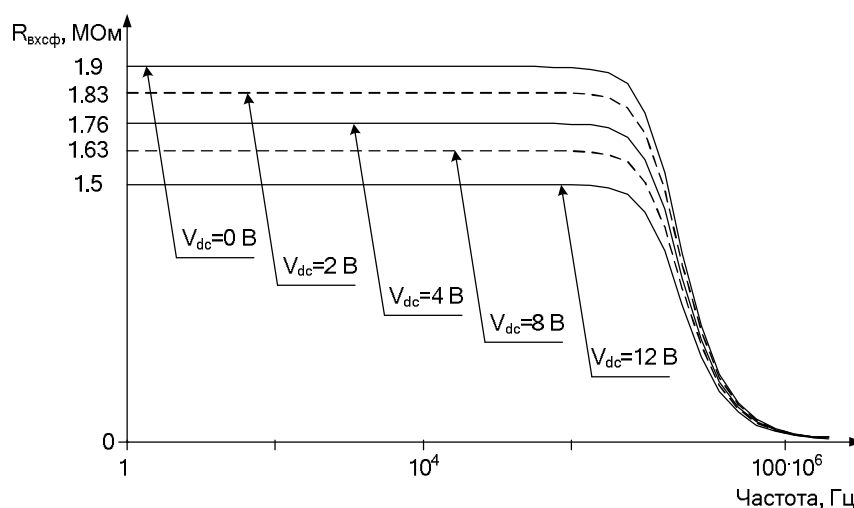


Рис. 7.26. Результаты компьютерного моделирования входного синфазного сопротивления классического КДУ при различных  $\Delta U_{\text{кб}} = V_{\text{dc}}$

Отмеченные выше недостатки устраняются в предлагаемой ниже схеме КДУ (рис. 7.27):

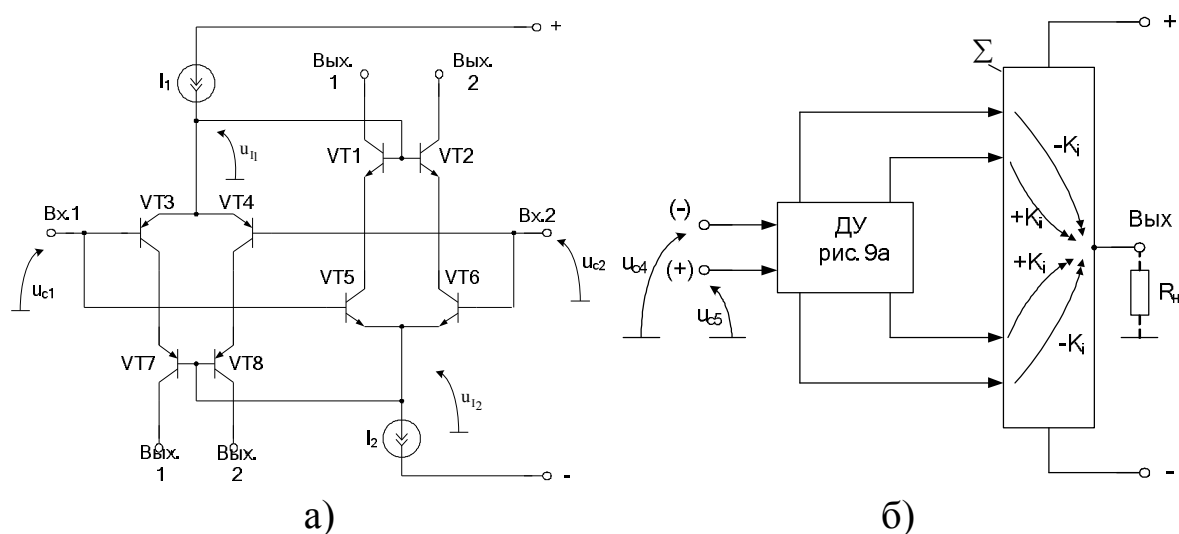


Рис. 7.27. Предлагаемый КДУ (а) и схема его включения в структуре операционного усилителя (б)

Рассмотрим особенности работы ДУ (рис. 7.27а).

В статическом режиме, когда  $u_{c1} = u_{c2} = 0$ , токи эмиттеров транзисторов VT1, VT2, VT3, VT4, VT5, VT6, VT7 и VT8 определяются токами через двухполюсники  $I_1$  и  $I_2$ :  $I_{\text{э}i} \approx \frac{I_1}{2} = \frac{I_2}{2}$ .

Напряжения коллектор-база транзисторов VT3 и VT4, VT5 и VT6 близки к нулю. Однако транзисторы работают в активном режиме.

При изменении синфазного сигнала на входах Вх.1 и Вх.2  $u_c = u_{c1} = u_{c2}$  на величину  $u_c$  (например,  $u_c = 5$  В) изменяются напряжения на токостабилизирующих двухполюсниках  $I_1$  и  $I_2$ :  $u_{I_1} = u_{I_2} \approx u_c$ .

Как следствие, на величину  $u_c$  изменяется напряжение на базах транзисторов VT1 и VT2, а также VT7 и VT8. При этом напряжения коллектор-база транзисторов VT3 и VT4 и VT5, VT6 остаются постоянными во всём диапазоне  $u_c$ , что исключает влияние их внутренних обратных связей на  $K_{\text{ос.сф}}$  и входное сопротивление для синфазного сигнала  $R_{\text{вх.сф}}$ .

На рис. 7.28 показана схема КДУ (рис. 7.27) в среде PSpice, а на рис. 7.29 – зависимость её крутизны  $S_{\text{сф}}$  от  $\Delta U_{\text{кб}} = V_{\text{дс}}$  в разных масштабах.

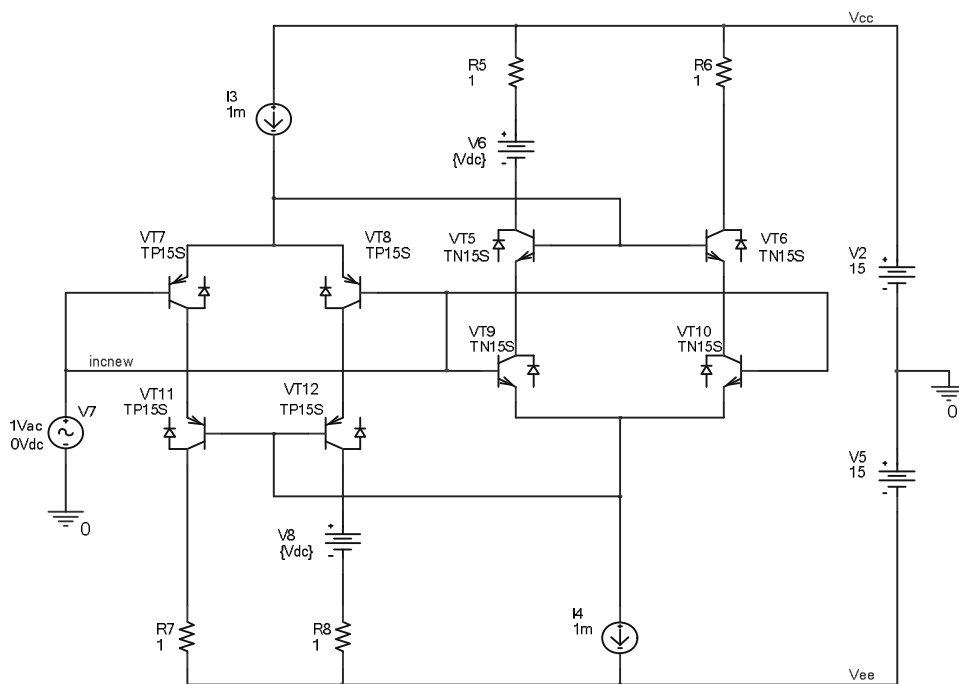


Рис. 7.28. Схема предлагаемого КДУ в среде PSpice

Действительно, сравнение рис. 7.29 и рис. 7.28 показывает, что в предлагаемом КДУ существенно ослабляется зависимость  $S_{сф}$  (т.е.  $K_{ос.сф}$ ) и  $R_{вх.сф}$  от неидентичности статических напряжений коллектор-база выходных транзисторов. При этом существенно улучшаются абсолютные значения этих параметров:

- $K_{ос.сф}$  на 20 дБ (в 10 раз);
- $R_{вх.сф}$  с  $1,8 \div 1,9$  МОм до  $70 \div 80$  МОм, т.е. в 35÷40 раз.

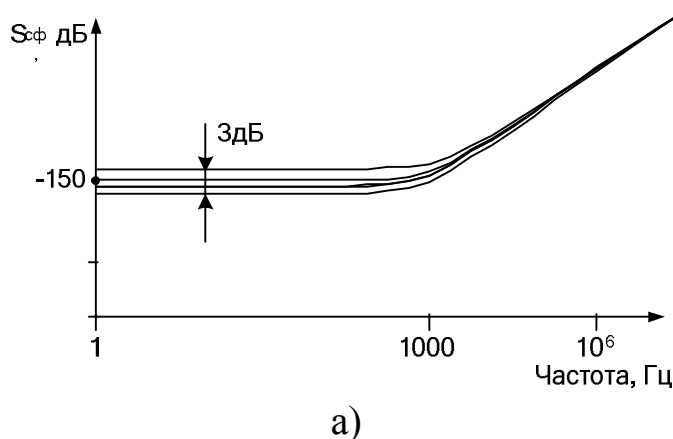


Рис. 7.29. Зависимость крутизны  $S_{сф}$  предлагаемого КДУ от  $\Delta U_{кб} = V_{dc}$  в разных масштабах (начало; окончание см. на с. 133)



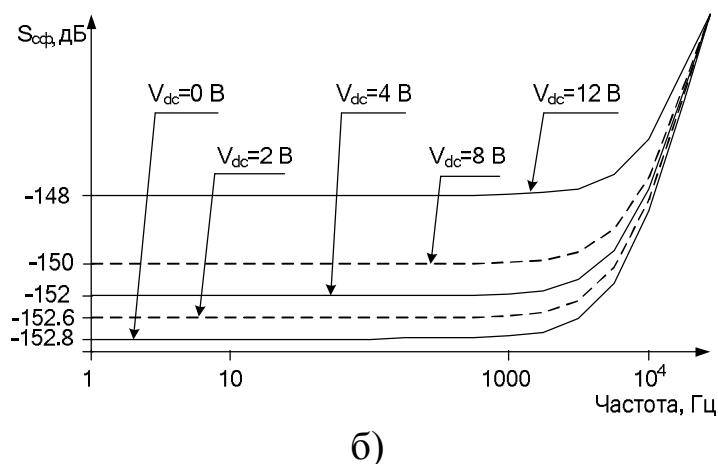


Рис. 7.29. Окончание (начало см. на с. 132)

Следует заметить, что повышение  $K_{ос.сф}$  и  $R_{вх.сф}$  в предлагаемом КДУ обеспечивается без ухудшения энергетических характеристик (токопотребления), а также диапазона изменения входных синфазных сигналов ( $U_{с.маx}$ ). Кроме этого, КДУ (рис. 7.27) может работать при малых напряжениях питания. Это является его существенным достоинством.

Графики режимной и частотной зависимостей входного сопротивления для синфазного сигнала  $R_{вх.сф}$  КДУ (рис. 7.28) изображены на рис. 7.30.

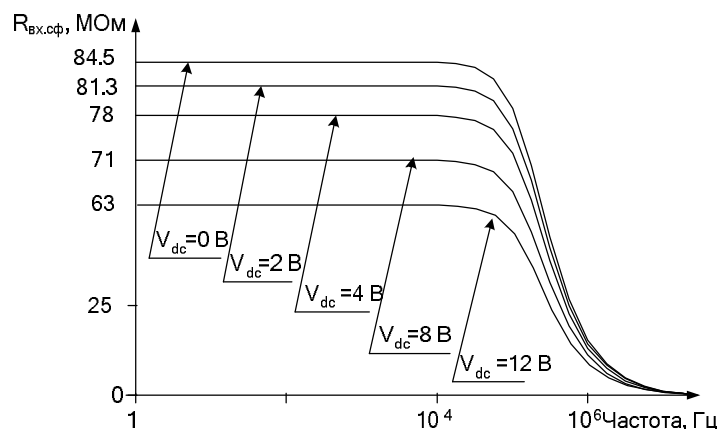


Рис. 7.30. Режимная и частотная зависимости входного сопротивления для синфазного сигнала  $R_{вх.сф}$  КДУ (рис. 7.28)

Одна из особенностей КДУ (рис. 7.27а) – наличие эффекта взаимной компенсации влияния ёмкостей коллектор-база ( $C_K$ ) дополнительных транзисторов VT7-VT8 и VT1-VT2 на передачу синфазного сигнала со входов  $u_{c1}$  и  $u_{c2}$  на любой из выходов КДУ Вых.1, Вых.\*2 и

Вых.\*1, Вых.2. Эти ёмкости отрицательно влияют на  $S_{сф}$  в области высоких частот. Однако в КДУ (рис. 7.31) при идентичных значениях ёмкостей коллектор-база  $C_1 = C_2 = C_3 = C_4$  данный эффект ослабляется.

На рис. 7.31 представлена схема КДУ (рис. 7.27) в среде PSpice на моделях интегральных транзисторов ФГУП НПП «Пулсар», в которой исследовался эффект взаимной компенсации влияния на передачу синфазного сигнала  $S_{сф}$  ёмкостей коллектор-база  $C_k$  транзисторов VT7, VT8 и VT1, VT2.

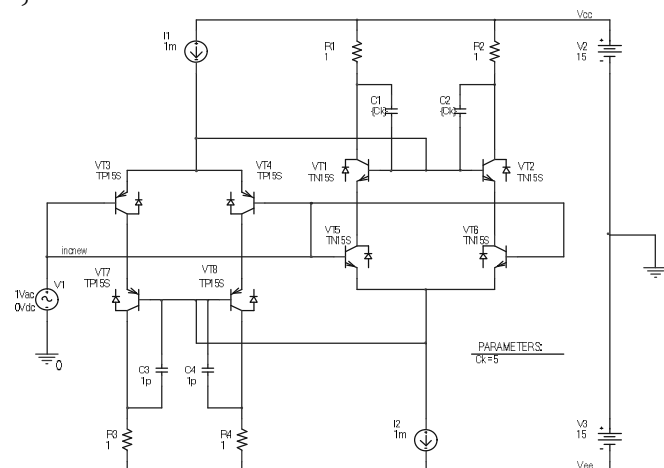


Рис. 7.31. Схема КДУ (рис. 7.27а) в среде PSpice

На рис. 7.32 изображён график частотной зависимости крутизны преобразования синфазного сигнала в выходной ток КДУ ( $S = i_{\text{вых}}(u_c)$ ) при различных значениях  $C_1 = C_2 = C_k = 2 \div 16$  пФ для случая, когда ёмкости  $C_3 = C_4 = 2$  пФ = const.

Из этого графика следует, что существует некоторое оптимальное значение  $C_k \approx 1,5$  пФ, при котором верхняя граничная частота крутизны достигает максимального значения.

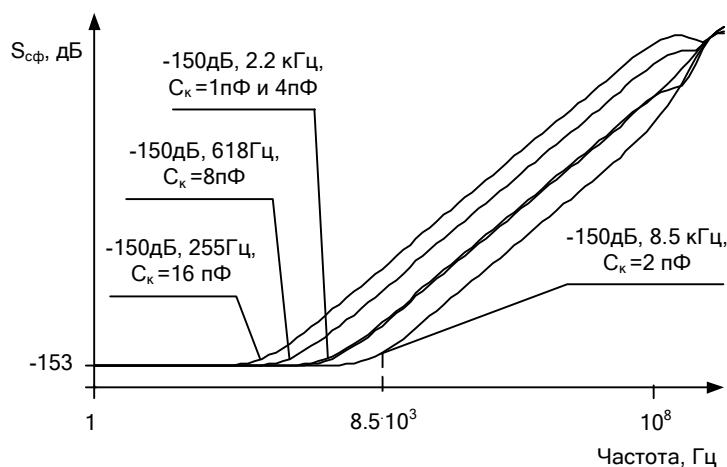


Рис. 7.32. Частотная зависимость крутизны преобразования синфазного сигнала в выходной ток КДУ ( $S = i_{\text{вых}}(u_c)$ )

На рис. 7.33 показана зависимость верхней граничной частоты крутизны  $S_{сф}$  (по уровню +3 дБ) при  $C_1 = C_2 = 2$  пФ = const и при изменении  $C_3 = C_4 = C_k$  в пределах  $0 \div 20$  пФ.

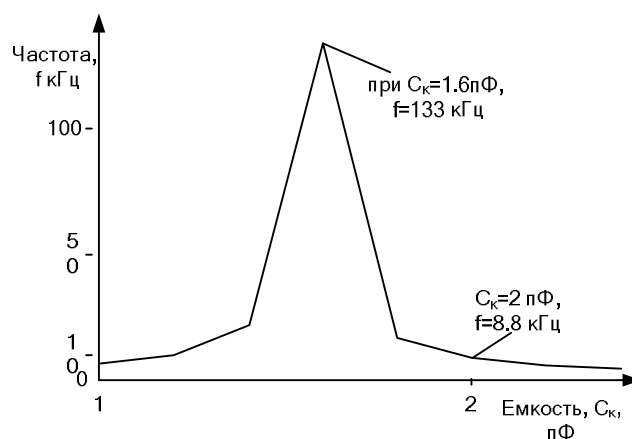


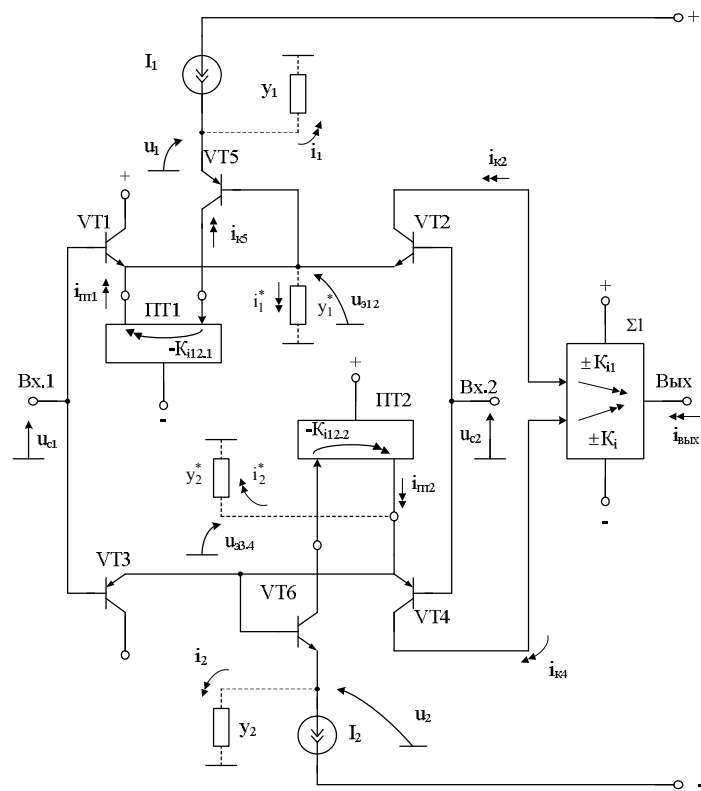
Рис. 7.33. Зависимость верхней граничной частоты крутизны  $S_{сф}$  при  $C_1 = C_2 = 2$  пФ от ёмкостей  $C_k$

Из этого графика также следует, что существует некоторое оптимальное значение  $C_k \approx 1,6$  пФ. Причём выигрыш по граничной частоте в сравнении с неоптимальным выбором  $C_k$  достигает одного порядка.

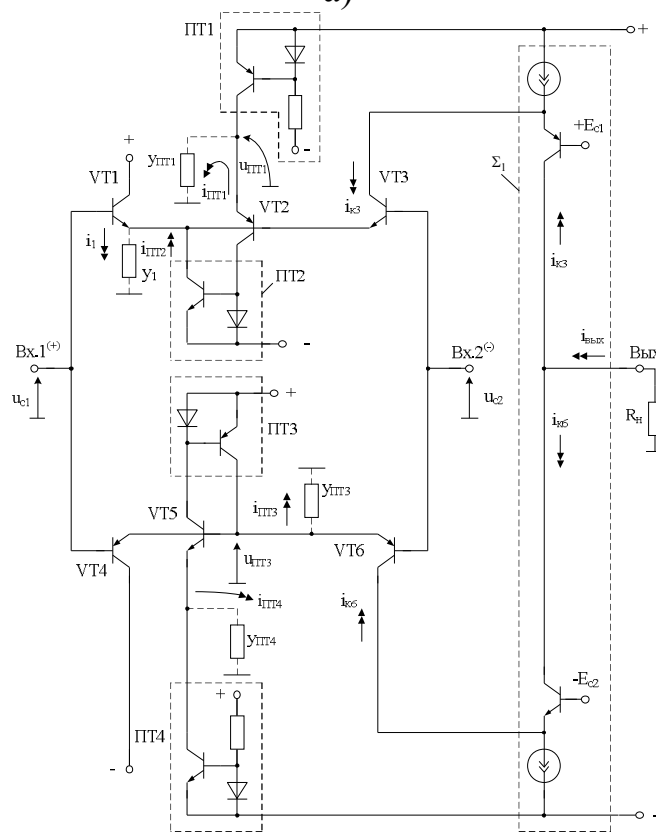
Данный КДУ способен работать при малых напряжениях питания. Названные достоинства схемы не ухудшают энергетических характеристик (токопотребления), а также диапазона изменения входных синфазных сигналов ( $U_{с. max}$ ).

Характерной особенностью ОУ этого подкласса является работа двух дифференциальных каскадов ДУ1, ДУ2 на низкоомную нагрузку, выполненную в виде сумматора токов  $\Sigma 1$  на основе схем с общей базой или «токовых» зеркал.

Для повышения  $K_{ос.сф}$  в ДУ (рис. 7.34) нетрадиционно (с помощью ПТ1 и ПТ2, ПТ3 и ПТ5) устанавливается статический режим дифференциальных каскадов ДУ1 (VT1, VT3) и ДУ2 (VT4, VT6), что создаёт условия для более полной компенсации синфазной ошибки при усилении сигналов.



а)



б)

Рис. 7.34. «Перегнутый» каскод с компенсацией синфазной составляющей ошибки усиления двух сигналов (а) и пример его построения (б)

Выходной ток сумматора  $\Sigma 1$  в ДУ (рис. 7.34б) равен

$$\begin{aligned} i_{\text{вых.}} &= K_{i1}(i_{\text{к3}} + i_{\text{к6}}) = \\ &= \frac{u_c}{2}(y_{\text{ПТ2}} - K_{i\text{ПТ3}}\alpha_5 y_{\text{ПТ4}} + y_{\text{ПТ3}} - K_{i\text{ПТ2}}\alpha_2 y_{\text{ПТ1}}), \end{aligned} \quad (7.73)$$

где  $K_{i1}$  – коэффициент передачи по току выходных каскадов с общей базой, образующих сумматор  $\Sigma 1$ .

Учитывая, что  $K_{i\text{ПТ3}} \approx \alpha_5 \approx 1$ , из (7.73) находим, что выходной ток ДУ, обусловленный наличием на его входах  $V_{\text{х.1}}^{(+)}$  и  $V_{\text{х.2}}^{(-)}$  синфазного сигнала

$$i_{\text{вых.}} \approx 0,5u_c(y_{\text{ПТ2}} - y_{\text{ПТ4}} + y_{\text{ПТ3}} - y_{\text{ПТ1}}). \quad (7.74)$$

На практике источник опорного тока ПТ1 и «токовое» зеркало ПТ3, а также источник опорного тока ПТ4 и «токовое» зеркало ПТ2 выполняются по одним и тем же схемам и имеют одинаковые выходные транзисторы и их статический режим. Как следствие, равны и их выходные проводимости:  $y_{\text{ПТ2}} = y_{\text{ПТ4}}$ ,  $y_{\text{ПТ3}} = y_{\text{ПТ1}}$ . Поэтому в ДУ (рис. 7.34) выходной сигнал, обусловленный наличием на входах  $V_{\text{х.1}}^{(+)}$  и  $V_{\text{х.2}}^{(-)}$  синфазной составляющей входных напряжений ( $u_c$ ) близок к нулю, что свидетельствует о высоких значениях данной составляющей  $K_{\text{ос.сф}}$ :

$$K_{\text{ос.сф}}^{-1} \approx 0,5 \frac{y_{\text{ПТ2}} - y_{\text{ПТ4}} + y_{\text{ПТ3}} - y_{\text{ПТ1}}}{(y_{21.1} + y_{21.2})K_{i1}}, \quad (7.75)$$

где  $y_{21.1} \approx \frac{i_{\text{к3}}}{u_{\text{вх}}}$ ,  $y_{21.2} \approx \frac{i_{\text{к6}}}{u_{\text{вх}}}$ .

Практически  $K_{\text{ос.сф}}$  определяется неидентичностью сопротивлений коллекторных переходов транзисторов VT1, VT3 и VT4, VT6, которые оказывают на 1÷2 порядка меньшее влияние на  $K_{\text{ос.сф}}$ , чем выходные проводимости источника опорного тока.

## 8. ДИФФЕРЕНЦИАЛЬНЫЕ КАСКАДЫ ШИРОКОПОЛОСНЫХ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

### 8.1. Входные каскады быстродействующих ОУ с повышенным ослаблением синфазного сигнала

Одним из направлений повышения быстродействия операционных усилителей (ОУ) является применение принципов нелинейной коррекции. В микросхемотехнике нашли широкое применение дифференциальные входные каскады (ДВК), обеспечивающие во время переходного процесса большие уровни выходного тока.

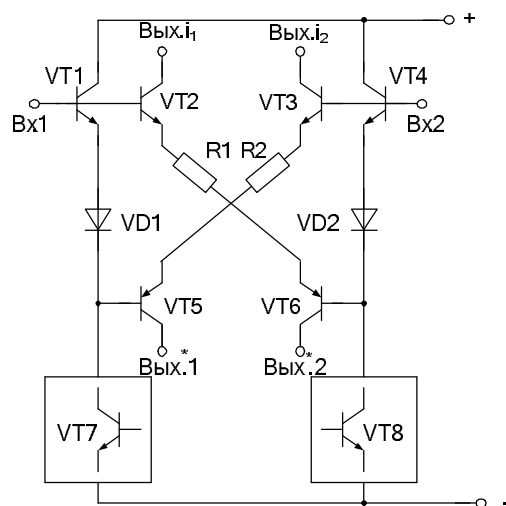


Рис. 8.1. Классический входной каскад быстродействующего ОУ

Такие ДВК стали основой построения многих быстродействующих операционных усилителей как зарубежного, так и отечественного производства.

Недостаток входного каскада рис. 8.1 состоит в том, что он имеет невысокое ослабление синфазных сигналов на высоких частотах ( $f > 1$  МГц). Это снижает точность ряда быстродействующих аналоговых интерфейсов на его основе. Кроме этого, максимальный выходной ток схемы рис. 8.1 ( $I_{н. max}$ ) зависит от коэффициента усиления по току базы применяемых р-п-р транзисторов. Увеличение  $I_{н. max}$  при сохранении на неизменном уровне энергопотребления ДВК – важная схемотехническая задача.

Рассмотренный блок проблем решается в предлагаемом ниже ДВК (рис. 8.2), в котором вводится канал компенсации выходных проводимостей транзисторов VT7, VT8.

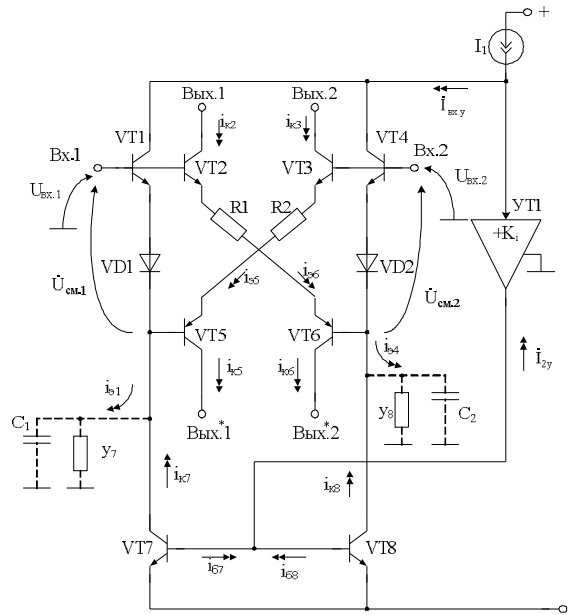


Рис. 8.2. Входной каскад быстродействующего ОУ с повышенным  $K_{oc.cф}$

Основная причина существенного ухудшения  $K_{oc.cф}$  ДВК (рис. 8.1–8.2) на высоких частотах – наличие у транзисторов, образующих источники опорного тока VT7 и VT8, ёмкостей на подложку  $C_1$ ,  $C_2$ . Эти ёмкости включены параллельно выходным проводимостям  $y_7$ ,  $y_8$ , связанным с эффектом Эрли. Причём для базовых микронных технологий  $C_1 \approx C_2 = C_{\pi} = 2 \div 3$  пф.

С повышением частоты сигнала увеличивается ёмкостная составляющая тока эмиттеров транзисторов VT1 и VT4, обусловленная наличием на входах ДВК Вх.1 и Вх.2 синфазного сигнала  $U_c = U_{вх.1} = U_{вх.2}$ :

$$\dot{I}_{\vartheta 1} \approx U_c j \omega C_1, \quad \dot{I}_{\vartheta 4} \approx U_c j \omega C_2, \quad (8.1)$$

где  $\omega$  – частота синфазного сигнала на входах ДВК Вх.1 и Вх.2.

Приращения токов  $i_{\vartheta 1}$ ,  $i_{\vartheta 4}$  создают на элементах VT1, VD1 и VT4, VD2 некоторые переменные напряжения, комплекс которых

$$\dot{U}_{см.1} = (r_{D1} + r_{\vartheta 1}) \dot{I}_{\vartheta 1}, \quad \dot{U}_{см.2} = (r_{D2} + r_{\vartheta 4}) \dot{I}_{\vartheta 4}, \quad (8.2)$$

где  $r_{D1}$ ,  $r_{\vartheta 1}$ ,  $r_{D2}$ ,  $r_{\vartheta 4}$  – дифференциальные сопротивления эмиттерных переходов транзисторов VT1 и VT4 и цепей смещения VD1, VD2.

Эти переменные напряжения оказываются приложенными между базами транзисторов VT3 и VT5, VT2 и VT6, что увеличивает токи эмиттеров транзисторов VT5 и VT6.

$$\dot{I}_{\text{э}5} = \frac{\dot{U}_{\text{см.1}}}{\dot{Z}_{\Sigma 3.5}} \approx \dot{I}_{\text{э}1}, \quad \dot{I}_{\text{э}6} = \frac{\dot{U}_{\text{см.2}}}{\dot{Z}_{\Sigma 2.6}} \approx \dot{I}_{\text{э}6}, \quad (8.3)$$

где  $\dot{Z}_{\Sigma 3.5}$ ,  $\dot{Z}_{\Sigma 2.6}$  – эквивалентные сопротивления эмиттерных цепей транзисторов VT3 и VT5, VT2 и VT6.

Данные токи  $\dot{I}_{\text{э}5}$ ,  $\dot{I}_{\text{э}6}$  передаются в коллекторные цепи на выходы Вых.1 и Вых.2, Вых\*.1 и Вых\*.2. Они являются основной причиной ухудшения  $K_{\text{ос.сф}}$  ДВК на высоких частотах.

В предлагаемом ДВК токи  $\dot{I}_{\text{э}1}$  и  $\dot{I}_{\text{э}4}$  передаются с единичным коэффициентом в коллекторную цепь транзисторов VT1 и VT4, а затем на вход и далее на выход дополнительного усилителя тока УТ1:

$$\dot{I}_{\text{вх.у}} \approx \dot{I}_{\text{э}1} + \dot{I}_{\text{э}4}, \quad \dot{I}_{2\text{у}} = K_i \dot{I}_{\text{вх.у}}, \quad (8.4)$$

где  $K_i \gg 1$  – коэффициент усиления по току подсхемы УТ1.

Причём выходной ток  $\dot{I}_{2\text{у}}$  дополнительного усилителя УТ1 равен сумме токов баз транзисторов VT7 и VT8:

$$\dot{I}_{\text{б}7} + \dot{I}_{\text{б}8} = \dot{I}_{2\text{у}}.$$

В свою очередь приращения токов  $\dot{I}_{\text{б}7}$  и  $\dot{I}_{\text{б}8}$  связаны с коллекторными токами транзисторов VT7, VT8 через коэффициент усиления по току базы  $\beta_7 = \beta_8$

$$\dot{I}_{\text{к}7} \approx \frac{\beta_7}{2} \dot{I}_{2\text{у}} = \frac{\dot{I}_{\text{вх.у}} K_i \beta_7}{2}, \quad (8.5)$$

$$\dot{I}_{\text{к}8} \approx \frac{\beta_8}{2} \dot{I}_{2\text{у}} = \frac{\dot{I}_{\text{вх.у}} K_i \beta_8}{2}. \quad (8.6)$$

В рассматриваемой схеме создаются две составляющие коллекторных токов  $\dot{I}_{\text{к}7} = \dot{I}_{\text{к}8}$ , которые (в определённом частотном диапазоне) почти полностью компенсируют ёмкостные токи через  $C_1$  и  $C_2$ . Как следствие, эффективные значения напряжений  $\dot{U}_{\text{см.1}}$ ,  $\dot{U}_{\text{см.2}}$  (8.2) уменьшаются, что приводит к уменьшению токов  $\dot{I}_{\text{э}5}$  и  $\dot{I}_{\text{э}6}$  и, как следствие, к повышению  $K_{\text{ос.сф}}$ . Действительно, из (8.1) и (8.5) следует, что в предлагаемом ДВК эффективные значения токов через элементы VD1, VT1 и VT4, VD2 уменьшаются и, как следствие, уменьшаются и токи  $\dot{I}_{\text{э}5}$  и  $\dot{I}_{\text{э}6}$ , влияющие на  $K_{\text{ос.сф}}$ :

$$\dot{I}_{\text{э}1} = \dot{I}_{\text{э}1} - \dot{I}_{\text{к}7}, \quad (8.7)$$

$$\dot{I}_{\text{э}2} = \dot{I}_{\text{э}4} - \dot{I}_{\text{к}8}, \quad (8.8)$$

$$\dot{I}_{\text{э}1} \approx \frac{\dot{I}_{\text{вх.у}}}{2}, \quad (8.9)$$



$$I_{\text{э}2} \approx \frac{I_{\text{ВХ.У}}}{2}, \quad (8.10)$$

$$I_{\text{э}1} \approx \frac{I_{\text{э}1}}{1 + K_i \beta_7} = U_c j\omega \frac{C_1}{1 + K_i \beta_7}, \quad (8.11)$$

$$I_{\text{э}2} \approx \frac{I_{\text{э}4}}{1 + K_i \beta_8} = U_c j\omega \frac{C_2}{1 + K_i \beta_8}. \quad (8.12)$$

То есть в схеме рис. 8.2 эффективные значения выходных ёмкостей источников опорного тока

$$C_{1.\text{эф}} = \frac{C_1}{1 + K_i \beta_7} \ll C_1, \quad (8.13)$$

$$C_{2.\text{эф}} = \frac{C_2}{1 + K_i \beta_8} \ll C_2. \quad (8.14)$$

Формулы (8.12), (8.14) справедливы до диапазона частот, в котором численные значения  $\beta_7 = \beta_8$  и  $K_i \gg 1$  существенно не ухудшаются от своих низкочастотных значений.

Полученные выше выводы подтверждаются результатами моделирования сравниваемых схем в среде PSpice с использованием моделей интегральных транзисторов ФГУП НПП «Пульсар» (г. Москва) (рис. 8.3).

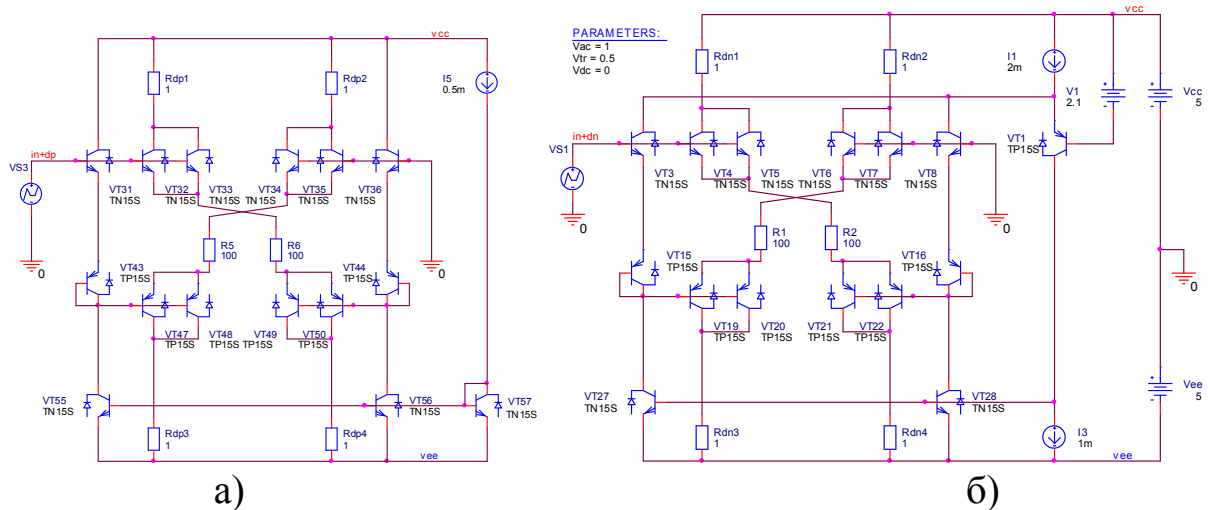


Рис. 8.3. Схемы классического (а) и предлагаемого ДВК (б) в среде PSpice

Практически для каждого из выходов Вых.1 и Вых.2, Вых\*.1 и Вых\*.2 в отдельности ослабление синфазных сигналов ДВК не ухудшается от своих низкочастотных значений до частот 20–25 МГц.

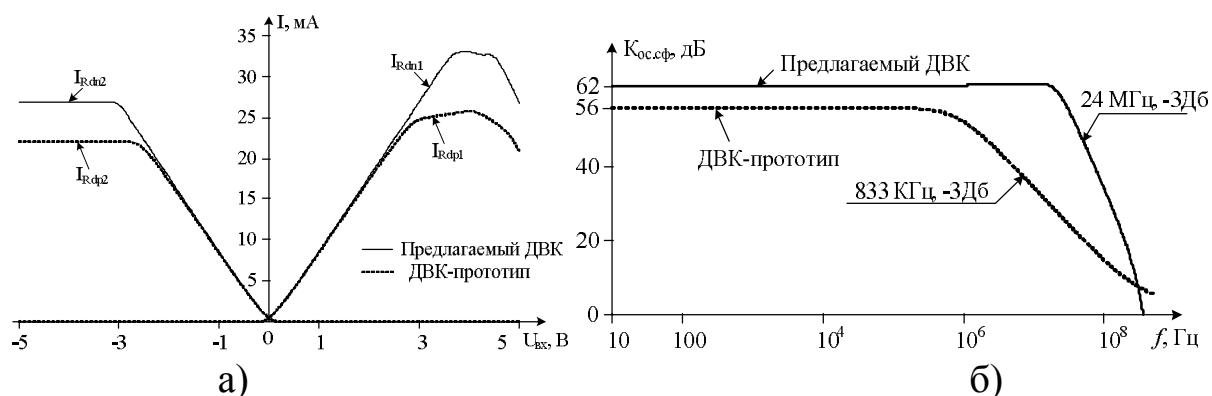


Рис. 8.4. Результаты компьютерного моделирования проходных (а) и амплитудно-частотных (б) характеристик сравниваемых ДВК

Следует заметить, что использование дифференциальных выходов ДВК Вых.1 и Вых.2 или  $\text{Вых}^*.1$  и  $\text{Вых}^*.2$ , а также традиционное суммирование сигналов выходов Вых.1 и Вых.2,  $\text{Вых}^*.1$  и  $\text{Вых}^*.2$  с помощью типовых «токовых» зеркал позволяют значительно увеличить абсолютные значения  $K_{\text{ос.сф}}$ .

Таким образом, рассмотренный ДВК имеет более широкий частотный диапазон по ослаблению синфазных сигналов, а также характеризуется более высокими уровнями максимального выходного тока. Последний эффект объясняется влиянием на проходные характеристики ДВК нелинейной отрицательной обратной связи.

## 8.2. Собственная компенсация паразитных импедансов в ДУ с архитектурой $\mu\text{A741}$

Одной из базовых архитектур современных аналоговых микросхем является дифференциальный усилитель (рис. 8.5), который впервые был использован в микросхеме  $\mu\text{A741}$ .

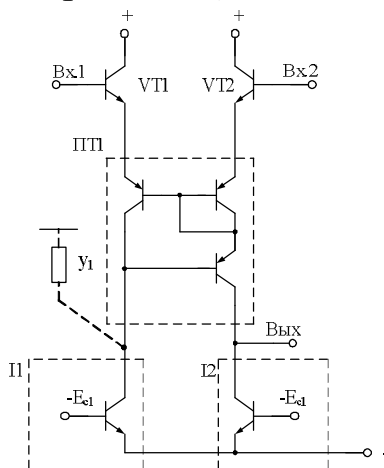


Рис. 8.5. Дифференциальный усилитель с архитектурой  $\mu\text{A741}$

Свойства этого ДУ существенно зависят от динамических параметров применяемого опорного тока  $I_1$ , его выходной проводимости  $y_1$ . Применение в качестве  $I_1$  низкоомных резисторов создаёт проблемы с обеспечением хорошего подавления синфазных сигналов.

В предлагаемом ДУ (рис. 8.6) обеспечивается собственная компенсация влияния проводимости  $y_1$  на коэффициент ослабления входных синфазных сигналов ( $K_{oc.сф}$ ).

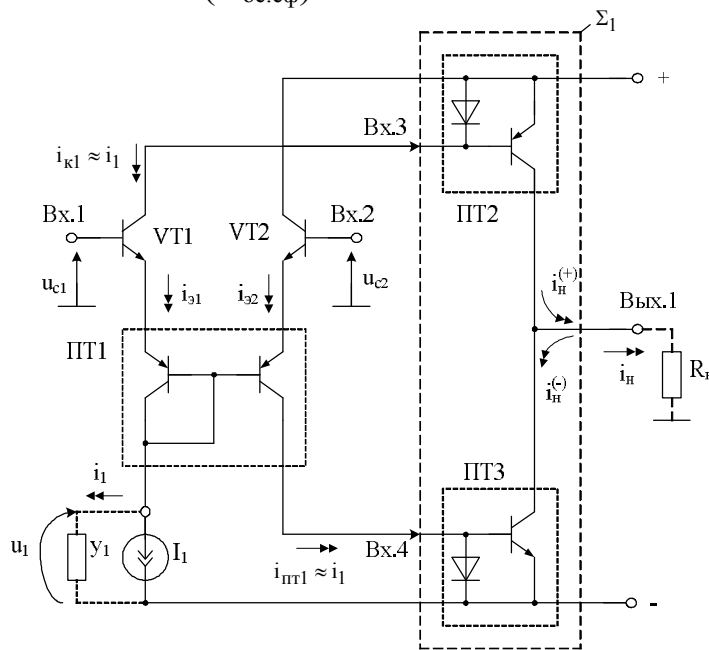


Рис. 8.6. ДУ с каналом собственной компенсации выходной проводимости источника опорного тока  $I_1$

Рассмотрим работу ДУ (рис. 8.6). Входной синфазный сигнал  $u_c = u_{c1} = u_{c2}$  практически с единичным коэффициентом передачи поступает на выход источника опорного тока  $I_1$ :  $u_1 \approx u_c$ . Поэтому  $i_1 = u_c y_1$ .

Так как подсьема PT1 – «токовое» зеркало, это приводит к изменению токов эмиттера транзисторов VT1 и VT2:

$$i_{э2} \approx y_1 \cdot u_c, i_{э1} \approx y_1 \cdot u_c, \quad (8.15)$$

где  $y_1$  – выходная проводимость источника опорного тока  $I_1$ .

Для современных интегральных транзисторов при токах эмиттера 1 мА выходное сопротивление источника опорного тока  $R_{вых} = y_1^{-1} \approx 30 \div 60$  кОм.

Приращения  $i_{э1}$  и  $i_{э2}$  поступают на входы Вх.3 и Вх.4 сумматора токов  $\Sigma 1$ :

$$i_{к1} \approx i_{э1} \approx i_1, i_{ПТ1} \approx i_{э2} \approx i_1.$$

Как следствие, выходной ток  $i_n$  дополнительного сумматора  $\Sigma_1$  токов имеет две противоположно направленные составляющие:

$$i_n = i_n^{(+)} - i_n^{(-)}, \quad i_n^{(+)} = K_{i.n}^{(+)} i_1, \quad i_n^{(-)} = K_{i.n}^{(-)} i_1,$$

где  $K_{i.n}^{(+)} \approx 1$ ,  $K_{i.n}^{(-)} \approx 1$  – коэффициенты передачи по току сумматора  $\Sigma_1$  относительно входов Вх.3 и Вх.4.

Следовательно, выходной ток ДУ  $i_n$ , обусловленный наличием на входах Вх.1 и Вх.2 синфазного сигнала  $u_c$ :

$$i_{\text{вых}} \approx i_1 (K_{i.n}^{(+)} - K_{i.n}^{(-)}) = u_c y_1 (K_{i.n}^{(+)} - K_{i.n}^{(-)}). \quad (8.16)$$

Так как  $K_{i.n}^{(+)} = K_{i.n}^{(-)} \approx 1$ , то из формулы (8.16) видно, что в схеме рис. 8.6 существенно ослабляется «прохождение» синфазной помехи со входов Вх.1 и Вх.2 на выход Вых.1, обусловленной конечной величиной выходной проводимости  $y_1$  источника опорного тока  $I_1$ :

$$K_{\text{сф}} = u_{\text{вых}} / u_c = y_1 R_n (K_{i.n}^{(+)} - K_{i.n}^{(-)}). \quad (8.17)$$

Коэффициенты передачи дифференциального сигнала предлагаемого и классического ДУ приблизительно одинаковы

$$K_y = \frac{R_n}{2r_{32}},$$

где  $r_{32}$  – эмиттерное сопротивление транзистора VT2.

Поэтому  $K_{\text{ос.сф}}$

$$K_{\text{ос.сф}}^{-1} = 2y_1 r_{32} (K_{i.n}^{(+)} - K_{i.n}^{(-)}).$$

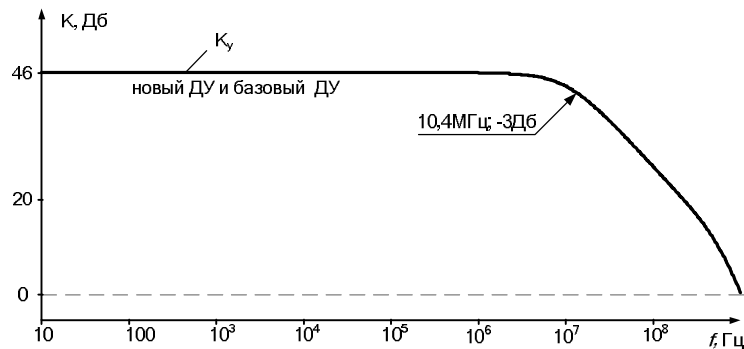


Рис. 8.7. Коэффициент передачи дифференциального сигнала сравниваемых ДУ

Компьютерное моделирование схем рис. 8.5, 8.6 подтверждает полученные выше теоретические выводы.

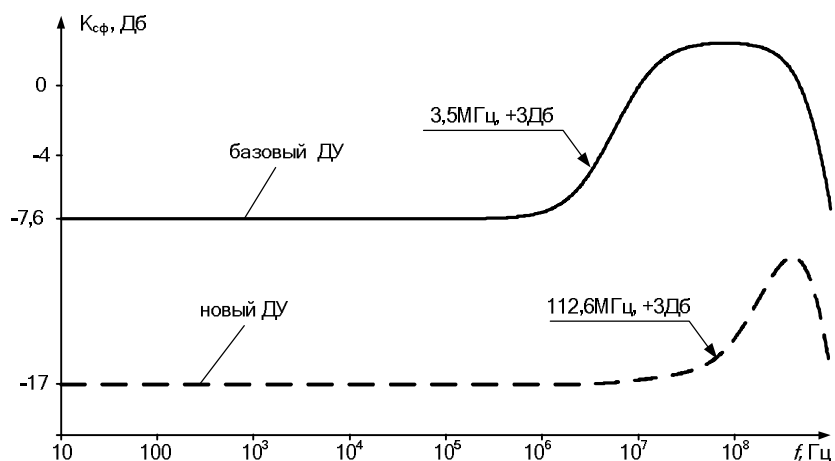


Рис. 8.8. АЧХ коэффициента передачи входного синфазного сигнала ( $K_{сф}$ ) сравниваемых ДУ

Таким образом:

1. Коэффициент передачи входного синфазного сигнала  $K_{сф}$  в предлагаемом ДУ более чем на порядок меньше, чем  $K_{сф}$  ДУ с классической архитектурой.

2. Частотный диапазон (по уровню -3 дБ) коэффициента передачи входного синфазного сигнала  $K_{сф}$  расширяется более чем в 30 раз.

Рассмотренное схемотехническое решение ДУ позволяет не только уменьшить прохождение синфазного сигнала на выход, но и осуществить это в более широком частотном диапазоне, вплоть до сотен мегагерц.

## 9. ДИФФЕРЕНЦИАЛЬНЫЕ УСИЛИТЕЛИ С ПАРАЛЛЕЛЬНЫМ КАНАЛОМ КОМПЕНСАЦИИ ИМПЕДАНСОВ ТОКОСТАБИЛИЗИРУЮЩИХ ДВУХПОЛЮСНИКОВ

Рассмотренные ранее принципы компенсации паразитных токов в дифференциальных усилителях, порождаемых синфазным сигналом  $u_c$  и конечной проводимостью  $y_0$  токостабилизирующих двухполусников, положены в основу построения предлагаемых ниже схемотехнических решений входных каскадов аналоговых микросхем с дифференциальным входом.

## 9.1. Схемы с симметричным выходом

В современной аналоговой микроэлектронике применяются схемы двухтактных дифференциальных усилителей на основе трёх «токовых» зеркал (рис. 9.1). В этих ДУ используются оба выхода входного каскада, которые управляют активными нагрузками (ПТ1, ПТ2). В этом смысле данное архитектурное решение можно отнести к подклассу схем с симметричным выходом.

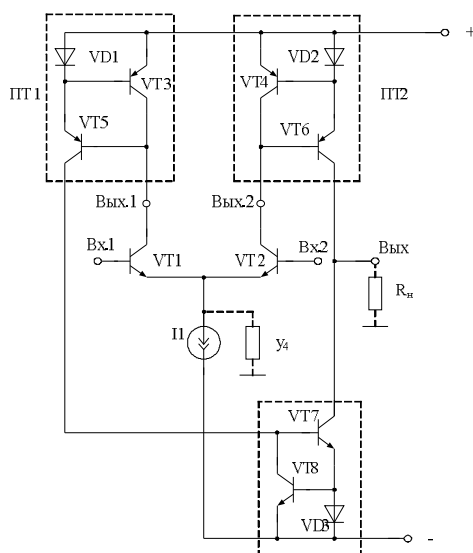


Рис. 9.1. Первая базовая схема ДУ с симметричными токовыми выходами

Существенное повышение коэффициента ослабления входных синфазных сигналов обеспечивается введением в базовую архитектуру (рис. 9.1) параллельного канала компенсации синфазных ошибок усиления сигнала (рис. 9.2).

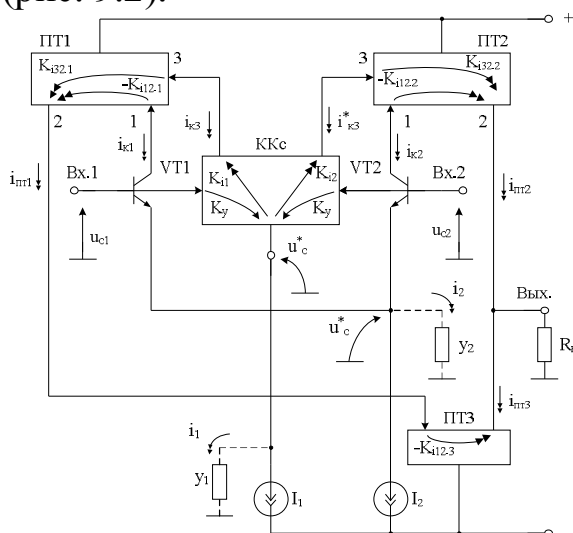


Рис. 9.2. Способ компенсации основных составляющих  $K_{oc.cф.}$  дифференциального усилителя

Компенсирющий канал ККс и токовые зеркала ПТ1-ПТ2 обеспечивают передачу в противофазе на выход ДУ приращения тока  $i_1$ , который численно равен току  $i_2$ , обусловленному выходной проводимостью  $y_2$  в общей эмиттерной цепи основного канала усиления. Частный случай построения подсхемы ККс показан на рис. 9.3.

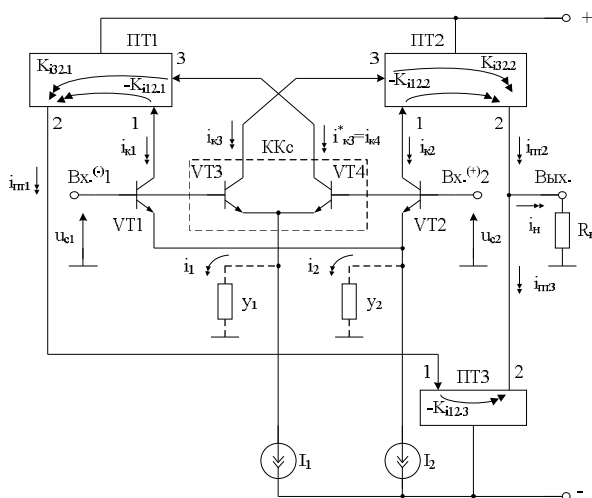


Рис. 9.3. Обобщённая функциональная схема ДУ с каналом компенсации  $K_{ос.сф}$  на базе параллельно-балансного каскада

Коэффициент ослабления входного синфазного сигнала ДУ (рис. 9.2) определяется отношением

$$K_{ос.сф} = \frac{K_y}{K_{y.сф}} \gg 1,$$

где  $K_y = \frac{u_n}{u_{c1} - u_{c2}}$  – коэффициент усиления дифференциального сигнала  $u_{вх}$ ;

$u_n$  – выходное напряжение на нагрузке  $R_H$ , обусловленное  $u_{вх}$ ;

$u_{вх} = u_{c1} - u_{c2}$  – входной дифференциальный сигнал ДУ;

$K_{y.сф} = \frac{u_n}{u_c}$  – коэффициент преобразования входного синфазного

сигнала ДУ  $u_{c1} = u_{c2} = u_c$  в выходное напряжение ДУ  $u_n$ .

Коэффициент усиления по напряжению для дифференциального сигнала ДУ (рис. 9.2)

$$K_y \approx 2R_H \left[ \frac{1}{r_{31} + r_{34}} + \frac{1}{r_{32} + r_{33}} \right],$$

где  $r_{\text{э}i} = \frac{\varphi_{\text{T}}}{I_{\text{э}i}}$  – дифференциальное сопротивление эмиттерного перехода  $i$ -го транзистора при статическом токе эмиттера  $I_{\text{э}i}$ ;

$\varphi_{\text{T}} \approx 25$  мВ – температурный потенциал.

Если токи источников ( $I_1$ ) и ( $I_2$ ) одинаковы, то

$$K_y \approx \frac{2R_{\text{H}}}{r_{\text{э}1} + r_{\text{э}4}} \approx \frac{R_{\text{H}} I_1}{\varphi_{\text{T}}}. \quad (9.1)$$

Рассмотрим далее факторы, влияющие на передачу синфазного сигнала со входа ДУ на его выход. Изменение  $u_{\text{с}1} = u_{\text{с}2} = u_{\text{с}}$  приводит к изменению токов через выходные проводимости  $y_1$  и  $y_2$  источников опорного тока ( $I_3$ ) и ( $I_4$ ):

$$i_1 = y_1 u_{\text{с}1}; \quad i_2 = y_2 u_{\text{с}2}. \quad (9.2)$$

Это приводит к появлению приращений коллекторных токов транзисторов VT1, VT2 ( $i_{\text{к}1}$ ,  $i_{\text{к}2}$ ) и транзисторов VT3 и VT4 ( $i_{\text{к}3}$ ,  $i_{\text{к}4}$ ):

$$i_{\text{к}3} = i_{\text{к}4} \approx 0,5 i_1 \approx 0,5 u_{\text{с}} y_1, \quad (9.3)$$

$$i_{\text{к}1} = i_{\text{к}2} \approx 0,5 y_2 u_{\text{с}}. \quad (9.4)$$

Приращение тока  $i_{\text{к}2}$  поступает на вход 1 «токового» зеркала ПТ2, а тока  $i_{\text{к}1}$  – на вход 1 «токового» зеркала ПТ1. С другой стороны, токи  $i_{\text{к}3}$ ,  $i_{\text{к}4}$  подаются на входы 3 этих же «токовых» зеркал.

Поэтому выходные токи «токовых» зеркал

$$i_{\text{пт}1} = K_{i12.1} i_{\text{к}1} - K_{i32.1} i_{\text{к}4} \approx 0,5 u_{\text{с}} [K_{i12.1} y_2 - K_{i32.1} y_1], \quad (9.5)$$

$$i_{\text{пт}2} = K_{i12.2} i_{\text{к}2} - K_{i32.2} i_{\text{к}3} \approx 0,5 u_{\text{с}} (K_{i12.2} y_2 - K_{i32.2} y_1), \quad (9.6)$$

$$i_{\text{пт}3} = i_{\text{пт}1} K_{i12.3}, \quad (9.7)$$

где  $K_{i12.1} \approx 1$ ,  $K_{i32.1} \approx 1$ ,  $K_{i12.2} \approx 1$ ,  $K_{i32.2} \approx 1$ ,  $K_{i12.3}$  – коэффициенты передачи по току между соответствующими входами и выходами «токовых» зеркал ПТ1-ПТ3.

Из (9.5) – (9.6) следует, что токи  $i_{\text{пт}2}$  и  $i_{\text{пт}1}$  могут иметь нулевые значения, если

$$K_{i12.1} y_2 = K_{i32.1} y_1, \quad (9.8)$$

$$K_{i12.2} y_2 = K_{i32.2} y_1. \quad (9.9)$$

В частном случае для этого необходимо, чтобы

$$K_{i21.1} = K_{i32.1}; \quad (9.10)$$

$$K_{i12.2} = K_{i32.2}; \quad (9.11)$$

$$y_2 = y_1. \quad (9.12)$$



Учитывая, что токовые зеркала идентичны, условия (9.10) – (9.12) легко выполняются в практических схемах.

Если допустить, что из-за неточного выполнения условий (9.10) – (9.12) токи  $i_{пт2} \neq 0$ ,  $i_{пт1} \neq 0$ , то необходимо заметить, что в «токовом» зеркале ПТЗ происходит второе «вычитание» паразитных токов  $i_{пт1}$  и  $i_{пт2}$ , обусловленных синфазным сигналом:

$$i_n = i_{пт2} - K_{i12.3} i_{пт1}, \quad (9.13)$$

где  $K_{i12.3} \approx 1$ .

Это повышает общее ослабление синфазных сигналов.

Для расчёта  $K_{oc.сф}$ , подставляя (9.5) и (9.6) в (9.13), находим

$$i_n = 0,5 u_c y_2 [K_{i12.2} (1 - N_{i.2} N_Y) - K_{i12.3} K_{i12.1} (1 - N_{i.1} N_Y)], \quad (9.14)$$

$$\text{где } N_{i.2} = \frac{K_{i32.2}}{K_{i12.2}} \approx 1; \quad (9.15)$$

$$N_{i.1} = \frac{K_{i32.1}}{K_{i12.1}} \approx 1; \quad (9.16)$$

$$N_Y = \frac{y_1}{y_2} \approx 1. \quad (9.17)$$

Параметры  $N_{i.1}$ ,  $N_{i.2}$ ,  $N_Y$  учитывают неидентичность коэффициентов передачи по току «токовых» зеркал, а также отличие друг от друга проводимостей  $y_1$  и  $y_2$ .

Так как «токовые» зеркала одинаковы, а схемотехника источников тока  $I_1$  и  $I_2$  также идентична, то легко обеспечиваются условия  $N_{i.1} = 1$ ,  $N_{i.2} = 1$ ,  $N_Y = 1$ .

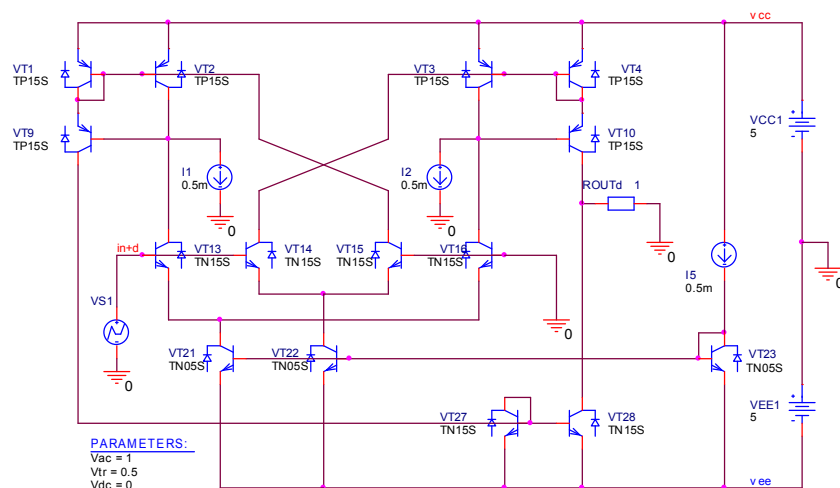
Численные значения коэффициента передачи синфазного сигнала предлагаемого ДУ ( $K_{y.сф}$ ) и его  $K_{oc.сф}$  могут быть определены по формулам:

$$K_{y.сф} = 0,5 R_n y_2 [K_{i12.2} (1 - N_{i.2} N_Y) - K_{i12.3} K_{i12.1} (1 - N_{i.1} N_Y)], \quad (9.18)$$

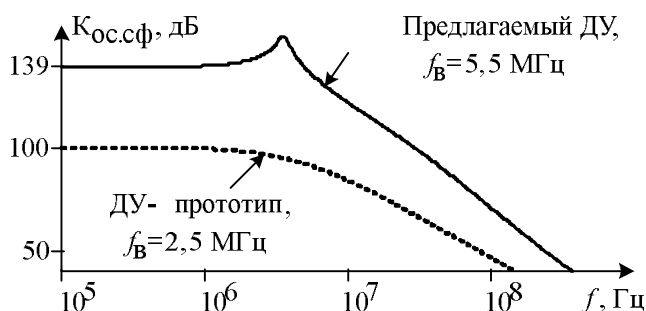
$$K_{oc.сф}^{-1} = 0,5 \frac{y_2}{I_2} \Phi_T [K_{i12.2} (1 - N_{i.2} N_Y) - K_{i12.3} K_{i12.1} (1 - N_{i.1} N_Y)]. \quad (9.19)$$

Анализ уравнения (9.19) показывает, что при  $N_{i.1} = 1$ ,  $N_{i.2} = 1$ ,  $N_Y = 1$  за счёт «двойного» вычитания составляющих ошибки  $i_n$  (9.13), обусловленной синфазным сигналом на входах ДУ, общее ослабление его синфазных сигналов повышается. В усилителе (рис. 9.1) этот эффект отсутствует. Поэтому передача синфазного сигнала на его выход более значительна. Как следствие,  $K_{oc.сф}$  принимает на один-два порядка меньшее значение.

Результаты компьютерного моделирования подтверждают данный теоретический вывод – предлагаемый ДУ в сравнении с базовой схемой имеет на 39 дБ ( $\approx 100$  раз) лучший коэффициент ослабления входных синфазных сигналов. Кроме этого, его дифференциальный коэффициент усиления не менее чем в два раза выше, чем у ДУ (рис. 9.1).



а)



б)

Рис. 9.4. Схема ДУ в среде PSpice (а) и результаты её моделирования (б)

Таким образом, введение в базовую схему рис. 9.1 канала взаимной компенсации выходных проводимостей идентичных источников опорного тока позволяет на один-два порядка повысить коэффициент ослабления синфазных сигналов и расширить в 2-3 раза верхнюю граничную частоту (по уровню -3 дБ)  $K_{oc.cф}$ .

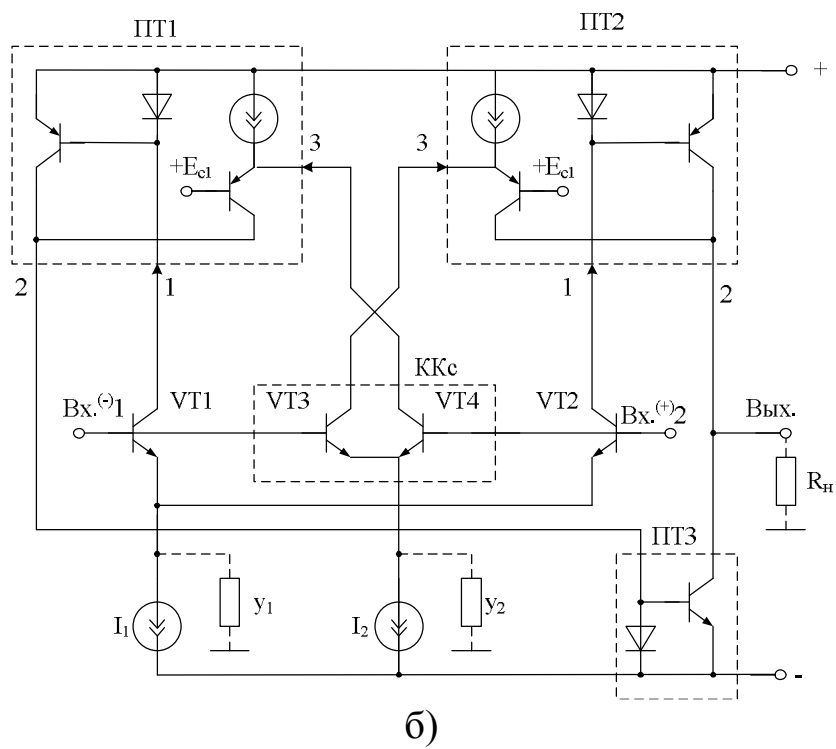
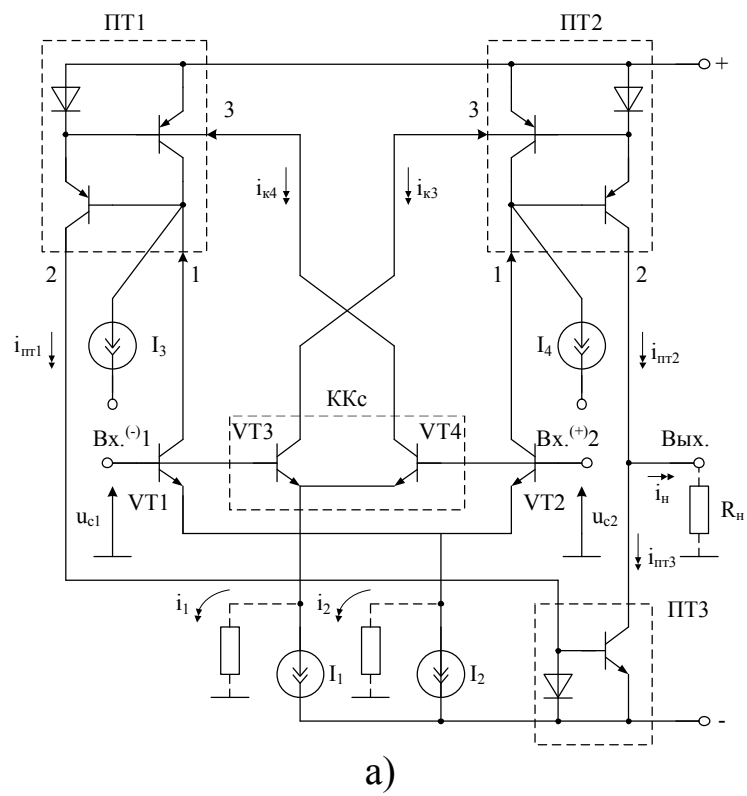
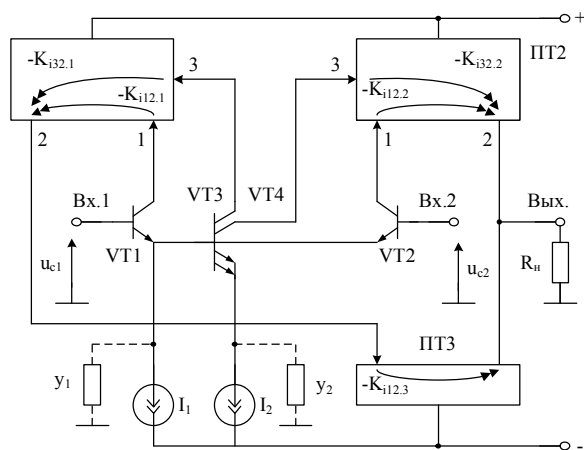
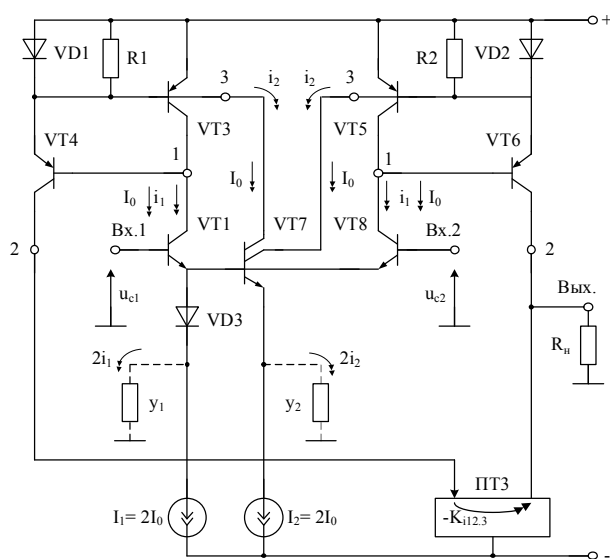


Рис. 9.5. Примеры построения подсхем ПТ1, ПТ2



а)



б)

Рис. 9.6. Примеры построения подсхем ККс на базе каскада с общим эмиттером

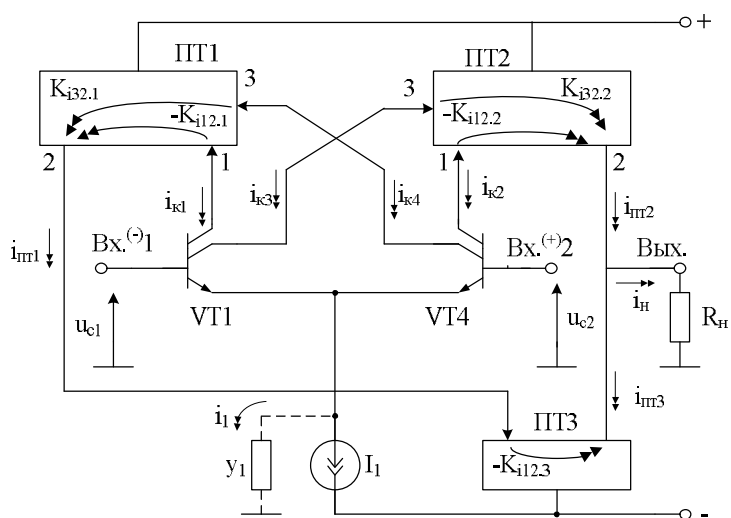


Рис. 9.7. Пример функциональной интеграции подсхем ДУ1 и ККс

Схема ДУ (рис. 9.2) имеет ряд модификаций.

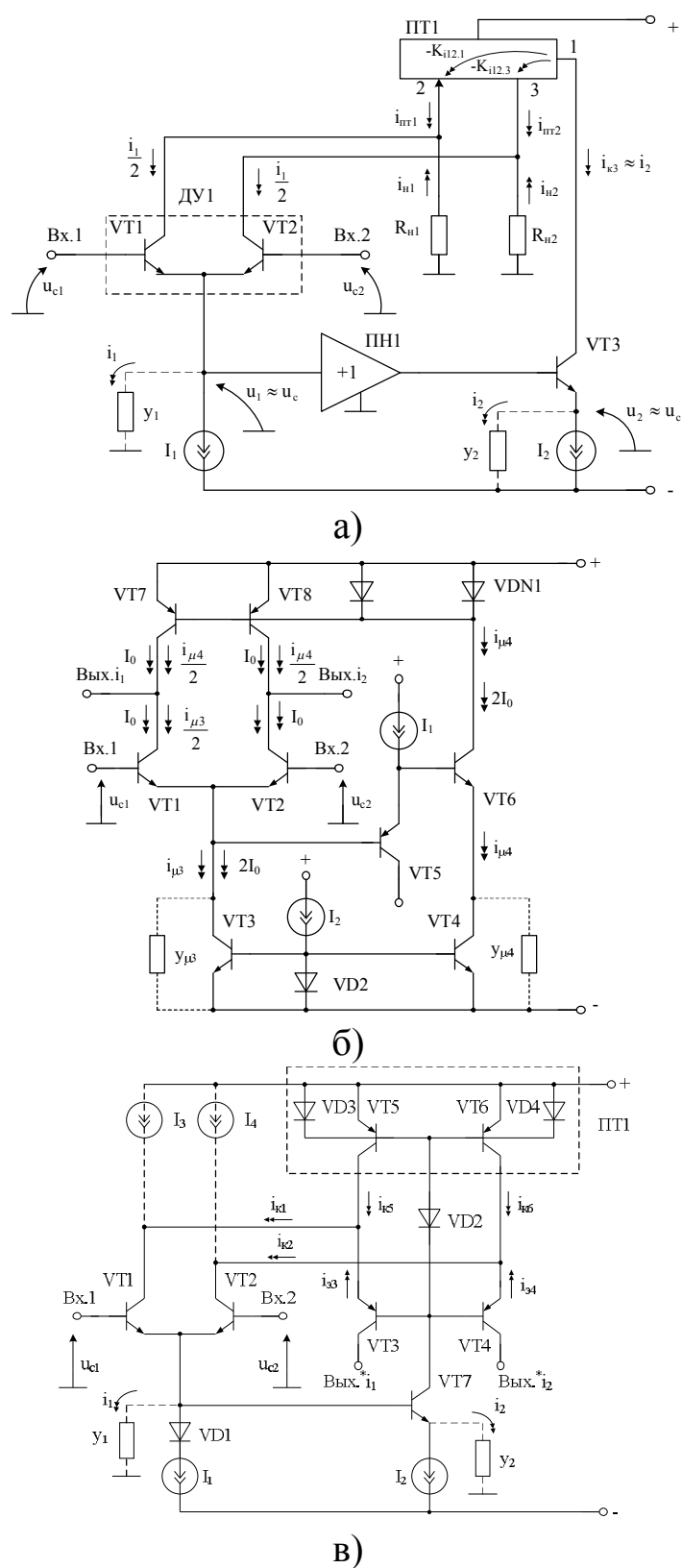


Рис. 9.8. Функциональная схема ДУ с параллельным каналом компенсации (а) и примеры её построения (б, в)

Параллельный канал компенсации импеданса  $y_1$  может организоваться в соответствии со схемотехническим решением (рис. 9.8а), в котором формирование и передача компенсирующего тока в выходную (как правило, низкоомную цепь) обеспечивается транзистором VT3 и повторителем напряжения ПН1.

В схемах ДУ рис. 9.9 используются другие модификации функциональных узлов архитектуры рис. 9.8а.

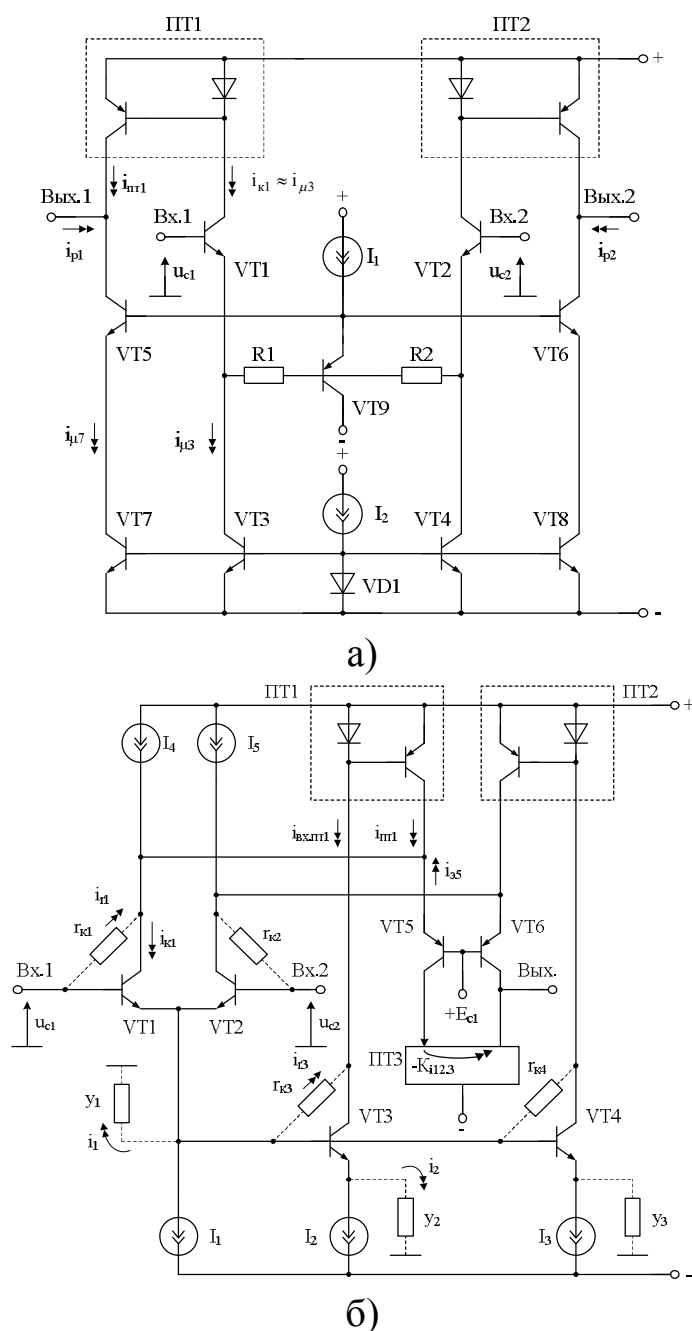


Рис. 9.9. Примеры построения ДУ с компенсирующим каналом  
(начало, окончание см. на с. 155)

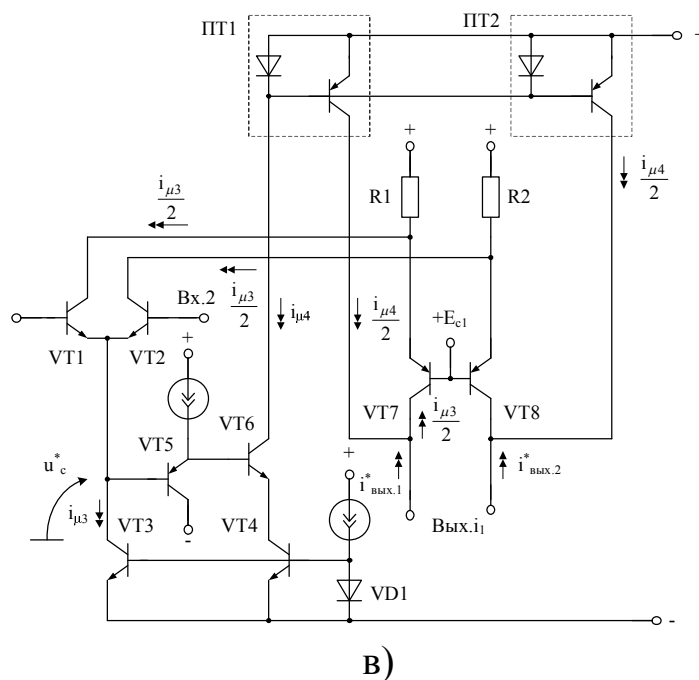


Рис. 9.9. Окончание (начало см. на с. 154)

В соответствии с принципами собственной и взаимной компенсаций возможно построение каскодных дифференциальных усилителей на основе базовой схемы рис. 9.10, в которой  $K_{\text{ос.сф}}$  повышается за счёт введения специального параллельного канала подавления синфазных ошибок в выходной цепи VT2-VT3.

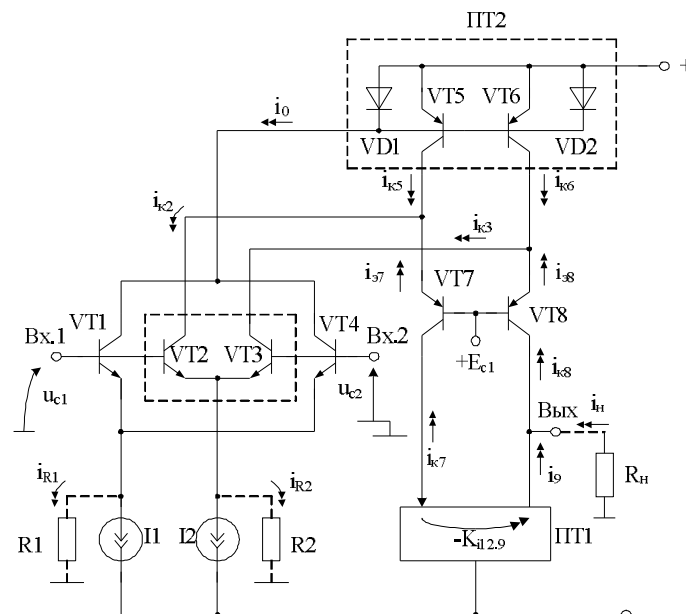


Рис. 9.10. Схема ДУ с компенсацией тока  $i_{R2}$  током  $i_{R1}$

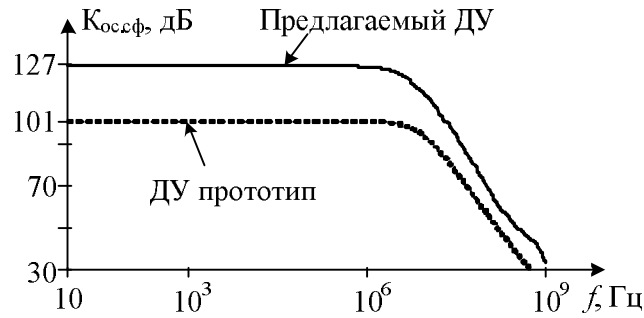


Рис. 9.11. АЧХ коэффициента ослабления входных синфазных сигналов ДУ  $K_{ос.сф}$

Коэффициент ослабления входного синфазного сигнала ДУ (рис. 9.1) определяется отношением

$$K_{ос.сф} = \frac{K_y}{K_{y.сф}} \gg 1,$$

$$K_y = \frac{R_H i_H}{u_{c1} - u_{c2}} = \frac{R_H i_H}{u_{вх}}, \quad K_{y.сф} = \frac{2R_H i_H^*}{u_{c1} + u_{c2}}, \quad (9.20)$$

где  $K_y \gg 1$  – коэффициент усиления дифференциального сигнала;

$K_{y.сф} \ll 1$  – коэффициент усиления синфазного сигнала;

$i_H$  ( $i_H^*$ ) – ток в нагрузке  $R_H$ , обусловленный дифференциальным (синфазным) сигналом, причём:

$$i_H \approx \frac{u_{вх}}{r_{э2} + r_{э3}} (1 + K_{i12.1}), \quad (9.21)$$

где  $r_{э2} \approx r_{э3}$  – сопротивление эмиттерного перехода транзисторов VT2 и VT3;

$K_{i12.1} \approx 1$  – коэффициент передачи по току «токового» зеркала ПТ1.

Из (9.20) и (9.21) можно найти, что

$$K_y \approx \frac{R_H}{r_{э3} + r_{э2}} (1 + K_{i12.1}) \approx \frac{2R_H}{r_{э3} + r_{э2}}. \quad (9.22)$$

Рассмотрим далее факторы, влияющие на передачу синфазного сигнала  $u_c = u_{c1} = u_{c2}$  со входа ДУ на его выход. Изменение  $u_{c1} = u_{c2} = u_c$  приводит к изменению токов через выходные проводимости  $y_2$  и  $y_1$  источников опорного тока  $I_1$  и  $I_2$ :

$$i_{R1} \approx y_1 u_c; \quad i_{R2} \approx y_2 u_c. \quad (9.23)$$



Это приводит к появлению приращений коллекторных токов транзисторов VT1, VT4 ( $i_{к1}$ ,  $i_{к4}$ ) и транзисторов VT2 и VT3 ( $i_{к2}$ ,  $i_{к3}$ ). Причём приращение тока  $i_0 = i_{R1} + i_{R2}$  поступает на вход токового зеркала ПТ2 (VT5 VT6) и создаёт на его синфазных выходах переменные токи  $i_{к5}$ ,  $i_{к6}$ . Поэтому токи эмиттеров транзисторов VT7 и VT8

$$i_{э7} = i_{к2} - i_{к5} \approx u_c(0,5y_2 - K_{i2}y_1), i_{э8} = i_{к3} - i_{к6} \approx u_c(0,5y_2 - K_{i2}y_1), \quad (9.24)$$

где  $K_{i2} = i_{к5}/i_0 \approx i_{к6}/i_0$ .

Из (9.24) следует, что для получения нулевых приращений  $i_{э7}$  и  $i_{э8}$ , а также нулевого тока в нагрузке  $i_n^* = 0$ , при котором  $K_{y.cф} = 0$  (и, как следствие,  $K_{oc.cф} = \infty$ ), необходимо, чтобы выходная проводимость источника опорного тока  $I_1$  удовлетворяла условию

$$y_1 = \frac{0,5}{K_{i2}} y_2. \quad (9.25)$$

При  $y_1 = y_2$  следует обеспечить коэффициент передачи  $K_{i2} = 0,5$ . В этом случае входной синфазный сигнал ДУ будет полностью подавляться и его  $K_{oc.cф} = \infty$ .

В общем случае выходной ток ДУ  $i_n^*$ , обусловленный наличием на его входах Вх.1 и Вх.2 синфазного сигнала  $u_c$

$$i_n^* = i_{к8} - i_9 = \alpha_8 i_{э8} - i_{к7} \alpha_7 K_{i12.1} = \alpha_8 i_{э8} - \alpha_7 K_{i12.1} i_{э7}, \quad (9.26)$$

где  $\alpha_7 \approx 1$ ,  $\alpha_8 \approx 1$ ,  $K_{i12.1} \approx 1$  – коэффициенты передачи по току эмиттера транзисторов VT7 и VT8 и токового зеркала ПТ1.

Уравнение (9.26) можно представить в виде:

$$i_n^* = u_c [\alpha_8 (0,5y_2 - K_{i2}y_1) - \alpha_7 K_{i12.1} (0,5y_2 - K_{i2}y_1)]. \quad (9.27)$$

Следовательно, коэффициент передачи синфазного сигнала ДУ (рис. 9.10)

$$K_{y.cф} = \frac{R_n i_n^*}{u_c} \approx R_n \alpha_8 (0,5y_2 - K_{i2}y_1) [1 - N_i], \quad (9.28)$$

где  $N_i = \frac{\alpha_7 K_{i12.1}}{\alpha_8}$  – коэффициент асимметрии элементов схемы ДУ.

Как следствие, по сравнению с известными ДУ (рис. 9.1), коэффициент ослабления входного синфазного сигнала предлагаемого ДУ существенно улучшается:

$$K_{oc.cф}^{-1} = 0,25y_2 (r_{э3} + r_{э2})(1 - N_Y)(1 - N_i), \quad (9.29)$$

где  $N_Y = 2K_{i2} \frac{y_1}{y_2} \approx 1$  – коэффициент асимметрии проводимостей источников опорного тока  $I_1$  и  $I_2$ ;

$r_{э2}, r_{э3}$  – сопротивления эмиттерных переходов VT2, VT3.

Причём в сравнении с базовой схемой это повышение  $K_{ос.сф}$  достигает величины:

$$n = \left| \frac{1}{1 - N_Y} \right| \gg 1. \quad (9.30)$$

При  $K_{i2} = 0,5$  и одинаковых токах источников  $I_1$  и  $I_2$  коэффициент асимметрии  $N_Y \approx 1$ , поэтому  $n \gg 1$ . Практически, как показывает компьютерное моделирование,  $n = 20 \div 100$ .

Таким образом, предлагаемый ДУ более эффективен при работе с синфазным сигналом.

В частном случае канал компенсации ошибок усиления, обусловленных синфазным сигналом, может быть функционально интегрирован с основным ДУ и цепью смещения статического уровня выходных транзисторов (рис. 9.12).

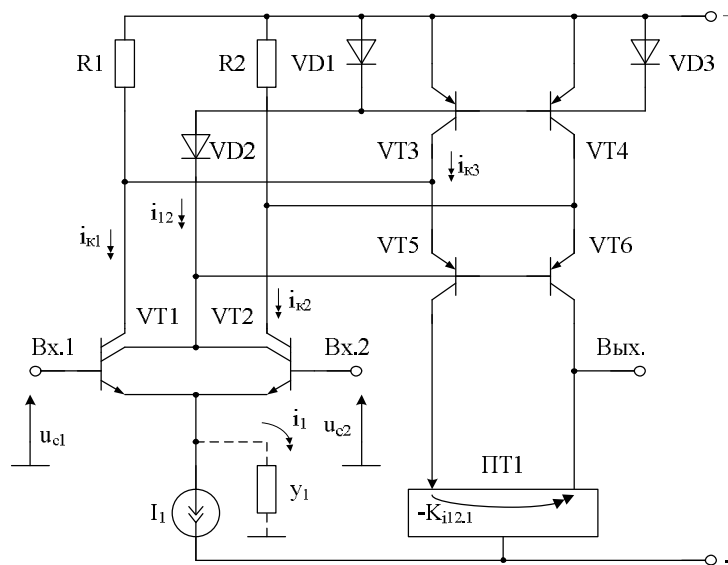


Рис. 9.12. Пример построения «перегнутого» каскодного ДУ с цепью собственной компенсации  $y_1$

Таким образом, выполненный выше анализ показывает, что организация параллельного канала компенсации импеданса токостабилизирующего двухполюсника  $y_1$  позволяет обеспечить построение симметричных ДУ с повышенным  $K_{ос.сф}$ .

## 9.2. Схемы с несимметричной активной нагрузкой

Классические ДУ с несимметричным включением активной нагрузки (рис. 9.13) стали одним из основных функциональных узлов современной аналоговой микросхемотехники, широко используются в структуре различных прецизионных преобразователей «напряжение-ток» и операционных усилителях. В данных структурах минимизируется эффект умножения ёмкости коллектор-база VT1-VT2. Существенный недостаток ДУ этого подкласса состоит в том, что они имеют невысокие значения коэффициента ослабления входного синфазного сигнала ( $K_{oc.cф}$ ), который существенно зависит от выходного сопротивления источника опорного тока  $I_1$ .

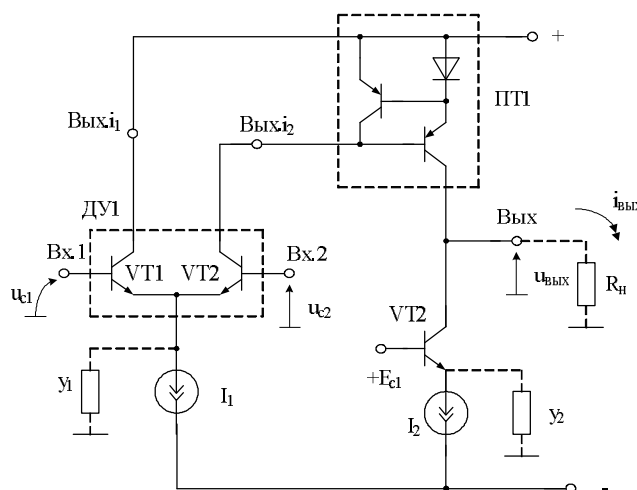


Рис. 9.13. Архитектура ДУ с несимметричным включением активной нагрузки

Далее на рисунках и в тексте приняты следующие обозначения параметров ДУ и элементов его схемы:

$K_y$  – коэффициент передачи дифференциального входного напряжения ДУ  $u_{вх} = u_{c1} - u_{c2}$ ;

$K_{yc}$  – коэффициент передачи синфазного входного напряжения  $u_c$ .

Причём между этими параметрами и коэффициентом ослабления входных синфазных сигналов  $K_{oc.cф}$  существует следующая взаимосвязь

$$K_y = \frac{u_{вых}}{u_{вх}} = S_{дс} R_n; \quad K_{yc} = \frac{u_{вых}}{u_c} = S_{cc} R_n;$$

$$K_{oc.cф} = \frac{K_y}{K_{yc}} = \frac{S_{дс}}{S_{cc}}, \quad S_{cc} = \frac{i_{вых}}{u_c}, \quad S_{дс} = \frac{i_{вых}}{u_{вх}},$$

где  $u_{\text{вх}}$  – напряжение между входами ДУ;

$u_{\text{с}}$  – синфазное входное напряжение на входах ДУ;

$u_{\text{вых}}$  – выходное напряжение ДУ ( $u_{\text{вых}} = i_{\text{вых}} R_{\text{н}}$ );

$R_{\text{н}}$  – сопротивление нагрузки, подключаемое к выходу ДУ;

$S_{\text{дс}}$  – крутизна передачи ДУ по дифференциальному входному сигналу  $u_{\text{вх}}$ ;

$S_{\text{сс}}$  – крутизна передачи ДУ по синфазному входному сигналу  $u_{\text{с}}$ ;

$C_1 = C_2 = C_s$  – ёмкость на подложку транзисторов источников опорного тока  $I_1$  и  $I_2$ .

Рассмотрим работу ДУ на примере анализа схемы рис. 9.14.

Если на входы ДУ (рис. 9.14а) подать синфазное входное напряжение  $u_{\text{с}} = u_{\text{с1}} = u_{\text{с2}}$ , то в выходных проводимостях  $y_1$  и  $y_2$  источников опорного тока  $I_1 = I_2 = I_3 = I_0$  появятся переменные составляющие

$$i_2 \approx u_{\text{с}} y_2, \quad i_1 \approx u_{\text{с}} y_1, \quad i_3 \approx y_3 u_{\text{с}}. \quad (9.31)$$

Приращение тока  $i_{12} = i_1 + i_2$  поступает в общую эмиттерную цепь дифференциального каскада ДУ1 и делится пополам. Как следствие, коллекторный ток транзистора VT2 (ток выхода Вых. $i_2$ ) и выходной ток  $i_{\text{пт1}}$  «токового» зеркала ПТ1

$$i_{\text{к2}} = \alpha_2 \frac{i_1 + i_2}{2}, \quad (9.32)$$

$$i_{\text{пт1}} = K_{i12.1} i_{\text{к2}} = K_{i12.1} \alpha_2 \frac{i_1 + i_2}{2}, \quad (9.33)$$

где  $\alpha_2 \approx 1$  – коэффициент усиления по току эмиттера транзистора VT2;

$K_{i12.1} \approx 1$  – коэффициент усиления по току «токового» зеркала ПТ1.

С другой стороны, коллекторный ток транзистора VT3

$$i_{\text{к3}} = \alpha_3 i_3 = \alpha_3 y_3 u_{\text{с}}. \quad (9.34)$$

Таким образом, в выходной цепи ДУ происходит взаимная компенсация двух близких по величине токов  $i_{\text{к3}}$  и  $i_{\text{пт4}}$ , обусловленных наличием на его входах синфазной составляющей входного сигнала  $u_{\text{с}}$ :

$$i_{\text{н}} = i_{\text{вых}} = i_{\text{пт1}} - i_{\text{к3}} = 0,5 K_{i12.1} \alpha_2 (i_1 + i_2) - \alpha_3 i_3. \quad (9.35)$$

С учётом (9.31) и (9.34) из (9.35) можно найти, что выходной ток ДУ

$$i_{\text{н}} = i_{\text{вых}} = [0,5 K_{i12.1} \alpha_2 (y_1 + y_2) - \alpha_3 y_3] u_{\text{с}}. \quad (9.36)$$

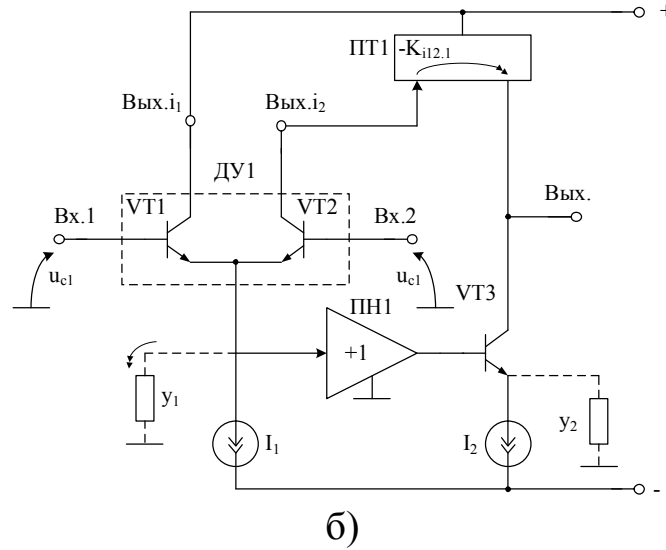
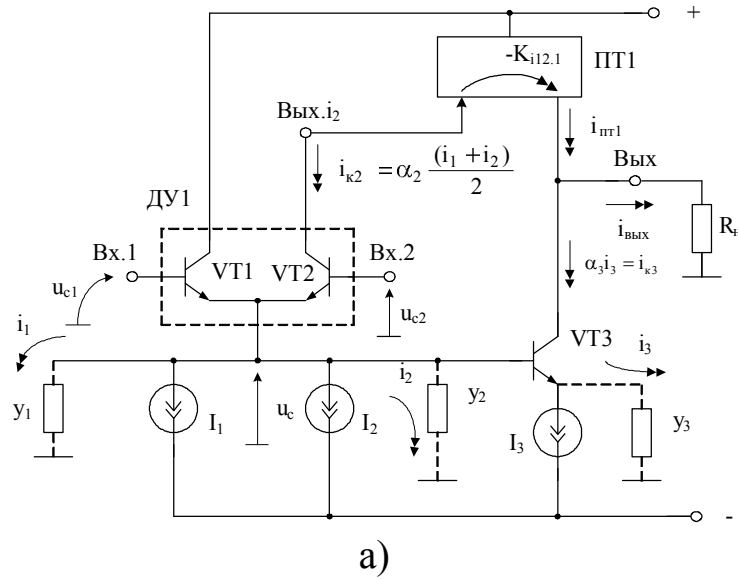


Рис. 9.14. Функциональные схемы ДУ с параллельными каналами компенсации проводимости  $y_1$

Причём крутизна передачи синфазного сигнала  $S_{cc}$  и коэффициент  $K_{yc}$  передачи  $u_c$  на выход ДУ (рис. 9.15)

$$S_{cc} = \frac{i_{\text{ВЫХ}}}{u_c} = 0,5K_{i12.1}\alpha_2(y_1 + y_2) - \alpha_3y_3. \quad (9.37)$$

$$K_{yc} = S_{cc}R_H = \frac{u_{\text{ВЫХ}}}{u_c}, \quad (9.38)$$

где  $R_H$  – сопротивление нагрузки ДУ.

Коэффициент усиления ДУ (рис. 9.14) по дифференциальному входу

$$K_y = \frac{u_{\text{ВЫХ}}}{u_{\text{ВХ}}} = S_{\text{дс}}R_H = \frac{R_H}{r_{\text{э1}} + r_{\text{э2}}} = \frac{R_H I_0}{2\varphi_T},$$

где  $I_0 = I_2 = I_1 = I_3$ ;

$r_{э1}, r_{э2}$  – сопротивления эмиттерных переходов транзисторов VT1 и VT2;

$\varphi_T \approx 25$  мВ – температурный потенциал.

В предлагаемой схеме за счёт интегральной технологии изготовления транзисторов и схемотехники обеспечивается высокая идентичность выходных проводимостей применяемых источников опорного тока  $I_1, I_2, I_3$ :  $y_1 = y_2 = y_3 = y_0$ . Поэтому при  $r_э = \varphi_T / I_э$ :

$$S_{cc} = y_0 [K_{i12.1} \alpha_2 - \alpha_3], \quad (9.39)$$

$$K_{yc} = R_H S_{cc}, \quad (9.40)$$

$$K_{oc.cф}^{-1} = \frac{K_{yc}}{K_y} = \frac{2\varphi_T}{I_0} y_0 [K_{i12.1} \alpha_2 - \alpha_3]. \quad (9.41)$$

Так как  $K_{i12.1} \approx 1$ ,  $\alpha_2 = \alpha_3 \approx 1$ , из формулы (9.41) следует, что  $K_{oc.cф}$  в ДУ (рис. 9.14а) повышается в  $N$  раз (по сравнению с ДУ (рис. 9.13)), где

$$N \approx \frac{K_{i12.1} \alpha_2}{|K_{i12.1} \alpha_2 - \alpha_3|} \approx \left| \frac{1}{K_{i12.1} \alpha_2 - \alpha_3} \right| \gg 1. \quad (9.42)$$

Реальные значения  $N$  достигают одного-двух порядков ( $N = 10 \div 100$  раз).

Если источники тока  $I_1$  и  $I_3$  работают при неодинаковых значениях координат статического режима, то это требует более точной оценки  $K_{oc.cф}$ :

$$K_{oc.cф}^{-1} \approx \frac{2\varphi_T y_0}{I_0} [0,5(1 + N_{Y2-1}) - N_{\alpha3-2} N_{Y3-1}],$$

где  $N_{Y2-1} = \frac{y_2}{y_1} \approx 1$  – коэффициент асимметрии проводимостей  $y_2$  и  $y_1$ ;

$$N_{\alpha3-2} = \frac{\alpha_3}{\alpha_2 K_{i12.1}} \approx 1 \quad \text{– коэффициент асимметрии коэффициента}$$

передачи тока каналов усиления;

$$N_{Y3-1} = \frac{y_3}{y_1} \quad \text{– коэффициент асимметрии проводимостей } y_3 \text{ и } y_1.$$

При этом выигрыш  $N^*$  по  $K_{oc.cф}$  и численные значения  $K_{oc.cф}$  можно оценить по формулам

$$N^* = \left| \frac{1}{0,5(1 + N_{Y2-1}) - N_{\alpha3-2} N_{Y3-1}} \right| \gg 1,$$

$$K_{\text{ос.сф}}^{-1} \approx \frac{2\varphi_{\text{т}} y_0}{I_0} (N^*)^{-1}.$$

Если в качестве источников опорного тока применяются классические «токовые» зеркала, то

$$K_{\text{ос.сф}}^{-1} = \frac{2\varphi_{\text{т}}}{U_{\text{э}} N^*},$$

где  $U_{\text{э}} \approx I_0 y_0$  – напряжение Эрли выходного транзистора «токового» зеркала. Для современных интегральных транзисторов n-p-n типа  $U_{\text{э}} = 30 \div 60$  В.

Для повышения идентичности статических режимов источников опорного тока  $I_1$  и  $I_3$  целесообразно применение согласующего повторителя ПН1 (рис. 9.14б), который обеспечивает одинаковые статические напряжения на двухполюсниках  $I_1$  и  $I_3$ . В целом, это даёт дополнительное повышение  $K_{\text{ос.сф}}$ .

В ряде случаев параллельный канал компенсации может быть организован по схеме с управлением от входов ДУ, что характерно для ранее рассмотренных схем с симметричной нагрузкой.

На рис. 9.15 показана схема ДУ, в которой обеспечивается компенсация проводимости  $y_1$  проводимостью  $y_2$ , которую имеет двухполюсник  $I_2$ , согласованный с шиной положительного источника питания.

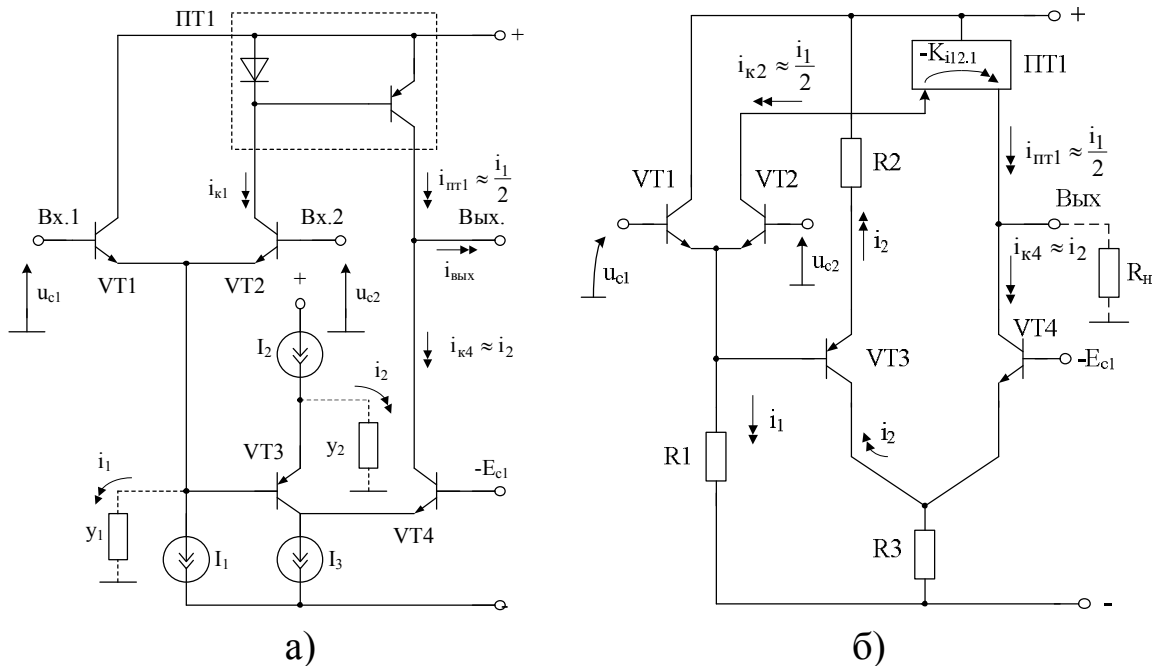


Рис. 9.15. Способ компенсации выходной проводимости ( $y_1$ ) источника опорного тока  $I_1$

Полученные выше аналитические соотношения подтверждаются результатами моделирования предлагаемых схем в среде PSpice с использованием моделей интегральных транзисторов ФГУП НПП «Пулсар» (г. Москва) (рис. 9.16–9.20).

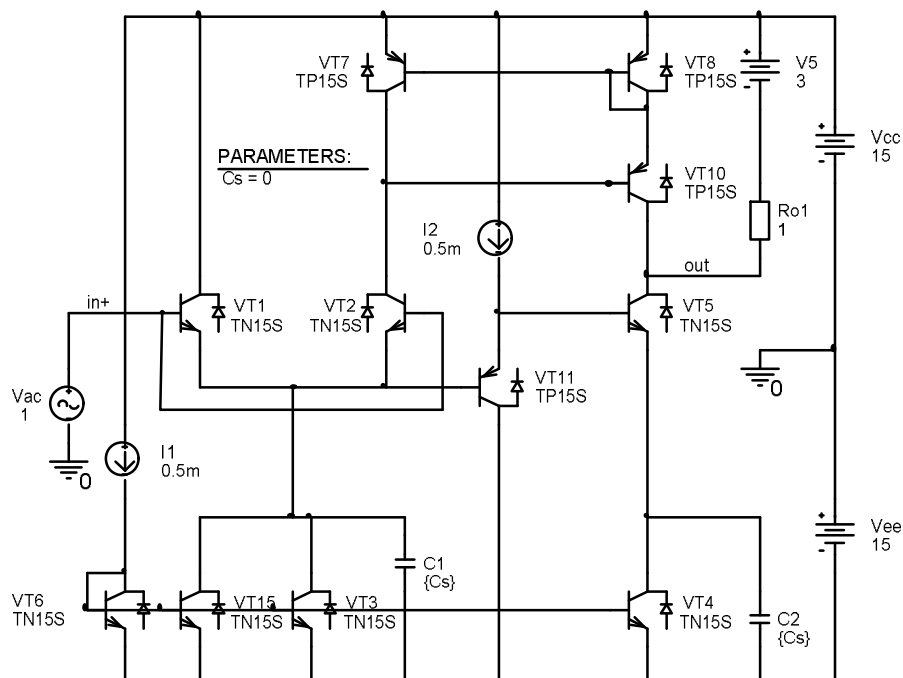


Рис. 9.16. Схема предлагаемого ДУ в среде PSpice при синфазном сигнале

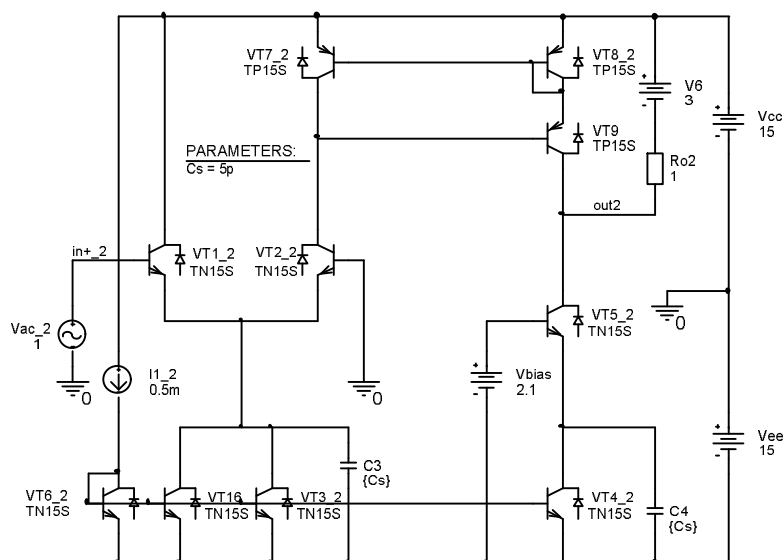


Рис. 9.17. Схема ДУ-прототипа в среде PSpice на дифференциальном сигнале



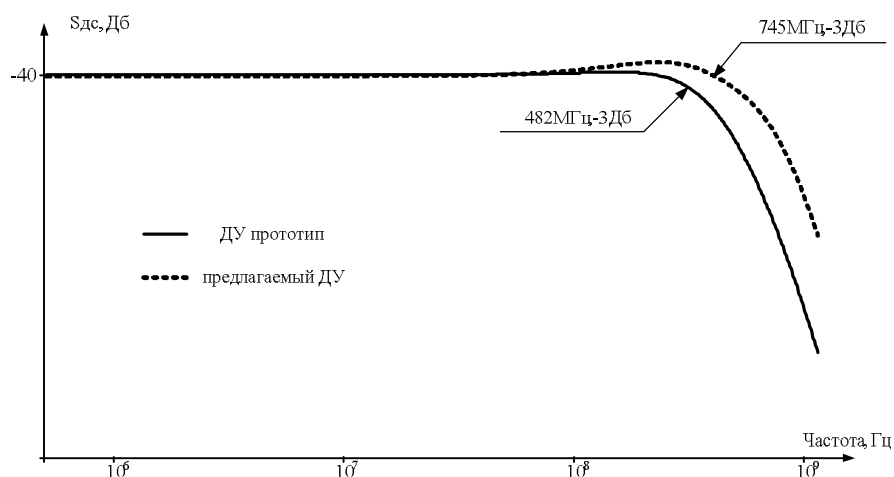


Рис. 9.18. Амплитудно-частотная характеристика крутизны ( $S_{dc}$ ) преобразования входного дифференциального напряжения в выходные токи сравниваемых ДУ

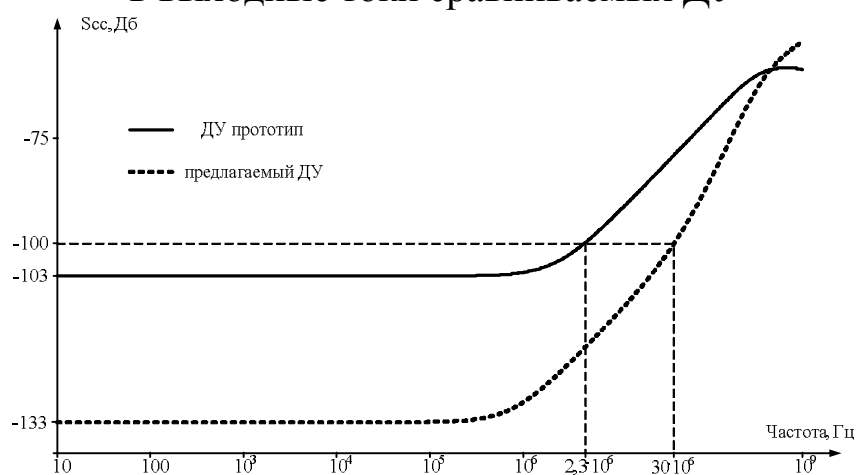


Рис. 9.19. Амплитудно-частотные характеристики крутизны преобразования ( $S_{cc}$ ) входного синфазного напряжения в выходные токи сравниваемых ДУ

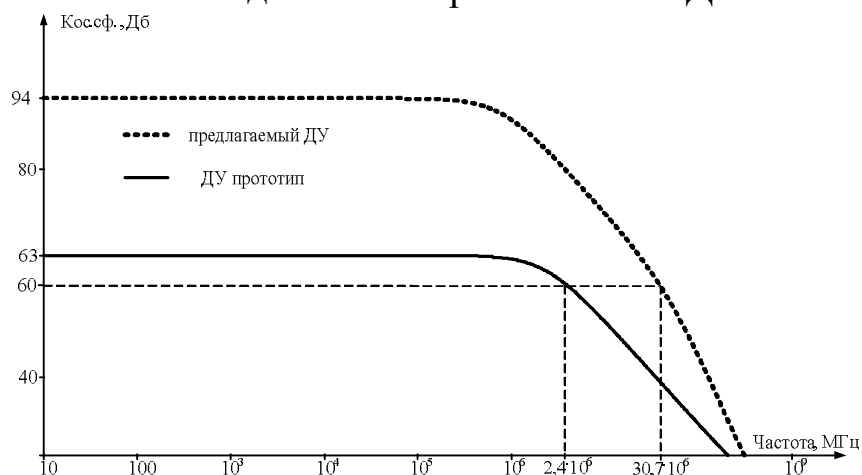


Рис. 9.20. Частотная зависимость коэффициента ослабления входного синфазного напряжения сравниваемых ДУ

Коэффициент ослабления синфазного входного сигнала ДУ (рис. 9.16) превышает величину  $K_{\text{ос.сф}} > 94$  дБ в достаточно широком диапазоне частот. При этом в предлагаемом ДУ расширяется диапазон частот по дифференциальному сигналу с 482 до 745 МГц.

В сравнении с ДУ-прототипом (рис. 9.17), который имеет  $K_{\text{ос.сф}} = 63$  дБ до частоты 2,4 МГц, предлагаемый ДУ (рис. 9.16) позволяет получить более широкий диапазон частот ( $f_{\text{вс}} = 30,7$  МГц) с таким же ослаблением синфазного сигнала.

В рассматриваемых схемах ДУ обеспечивается также более высокая степень параметрической компенсации влияния температуры и радиации на ЭДС смещения нуля, обусловленной смещением входных и выходных характеристик транзисторов источников опорного тока  $I_1, I_2, I_3$ .

Если изменяется напряжение питания ДУ и, как следствие, токи  $I_1$  и  $I_3$ , то в предлагаемом устройстве также повышается коэффициент подавления помехи по питанию.

### **9.3. Способы собственной и взаимной компенсаций $r_k$ - $C_k$ транзисторных источников опорного тока в дифференциальном усилителе**

#### **9.3.1. Классические дифференциальные усилители**

Применение принципов собственной компенсации паразитных импедансов позволяет решить проблему уменьшения составляющих  $K_{\text{ос.сф}}$ , связанных с конечной величиной проводимости (ёмкости) закрытого коллекторного перехода выходного транзистора ИОТ (рис. 9.21).

Для этой цели в схему вводится двухканальный делитель тока УТ1. Поэтому выходные токи ДУ, обусловленные синфазным сигналом  $u_c$ , уменьшаются

$$\begin{aligned} i_{\text{вых.1}} &= u_c y_{k3} [0,5 - K_{i1}]; \\ i_{\text{вых.2}} &= u_c y_{k3} [0,5 - K_{i2}]. \end{aligned}$$

Для получения нулевых значений этих токов необходимо выполнить условия

$$\begin{cases} K_{i1} = 0,5 \\ K_{i2} = 0,5. \end{cases}$$

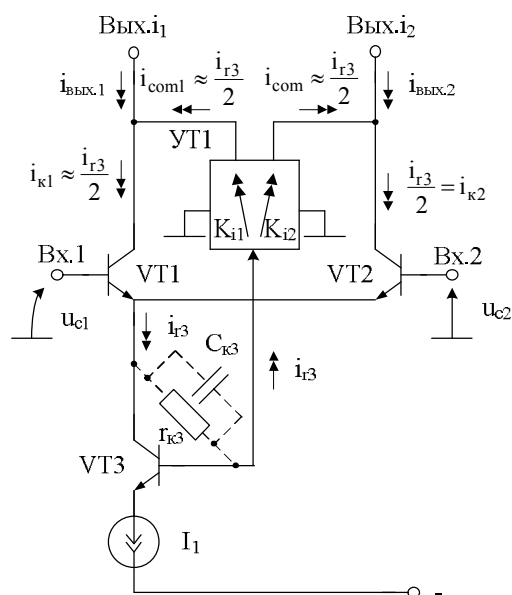


Рис. 9.21. Функциональная схема ДУ с собственной компенсацией  $r_k$ - $C_k$  транзистора VT3

Примеры построения ДУ, соответствующих функциональной схеме рис. 9.21, приведены на рис. 9.22–9.27.

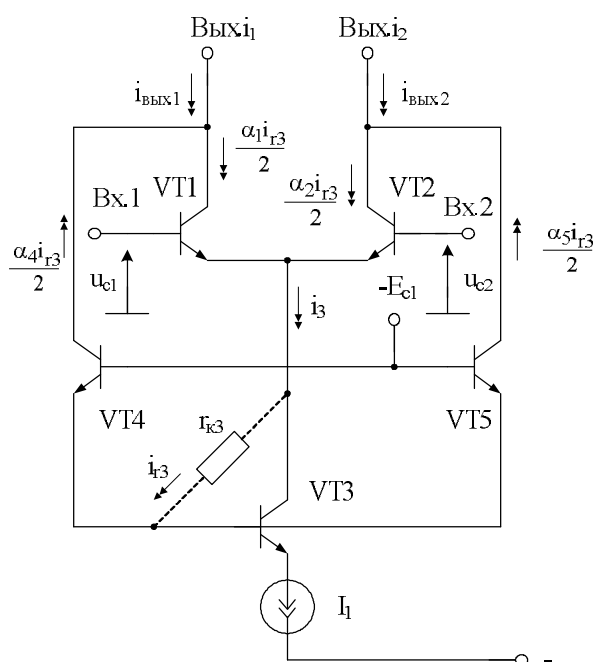


Рис. 9.22. Собственная компенсация  $r_{k3}$

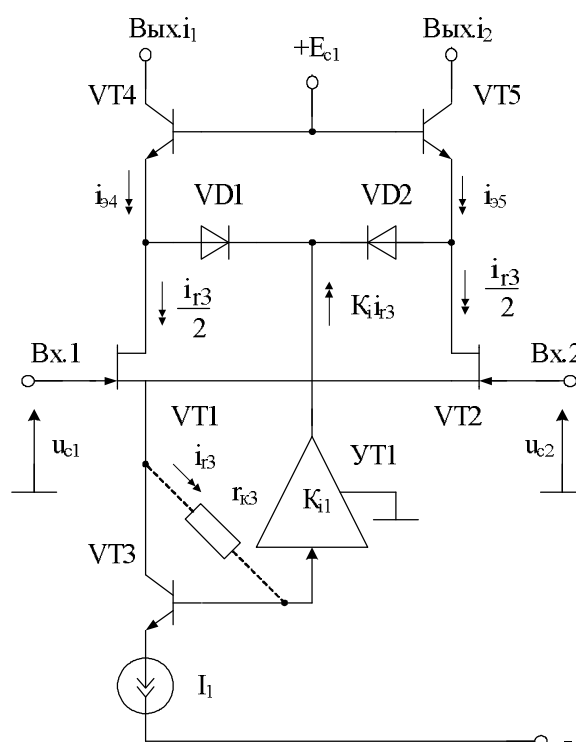


Рис. 9.23. Собственная компенсация  $r_{k3}$  в каскодном ДУ

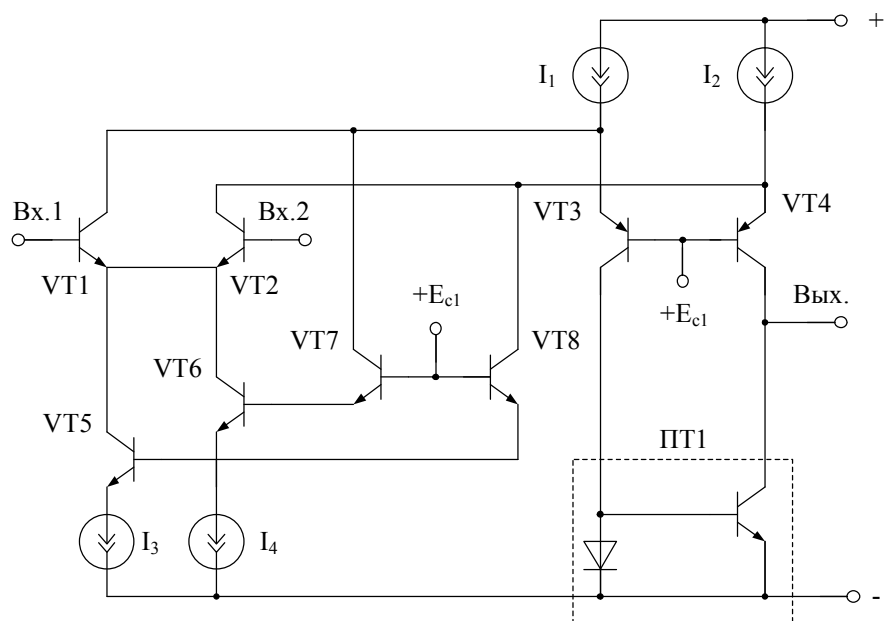


Рис. 9.24. Собственная компенсация  $r_{к5}$ ,  $r_{к6}$  в каскодном ДУ

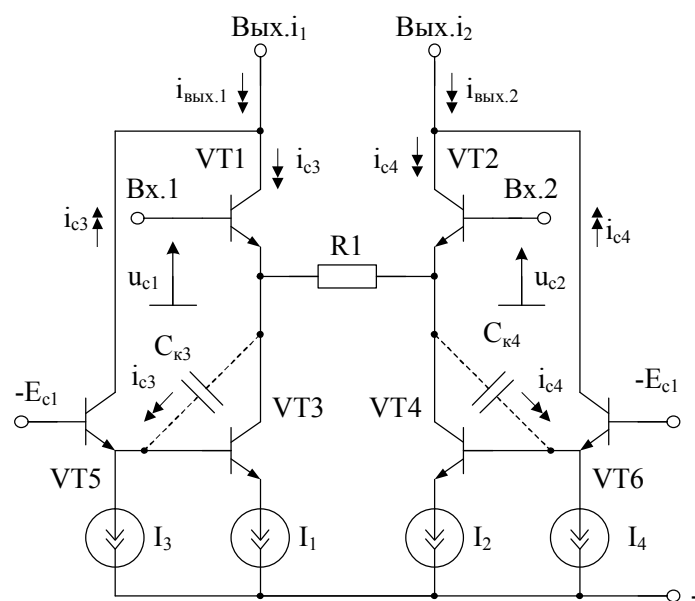


Рис. 9.25. Дифференциальный усилитель с цепями собственной компенсации  $C_{к3}$ ,  $C_{к4}$

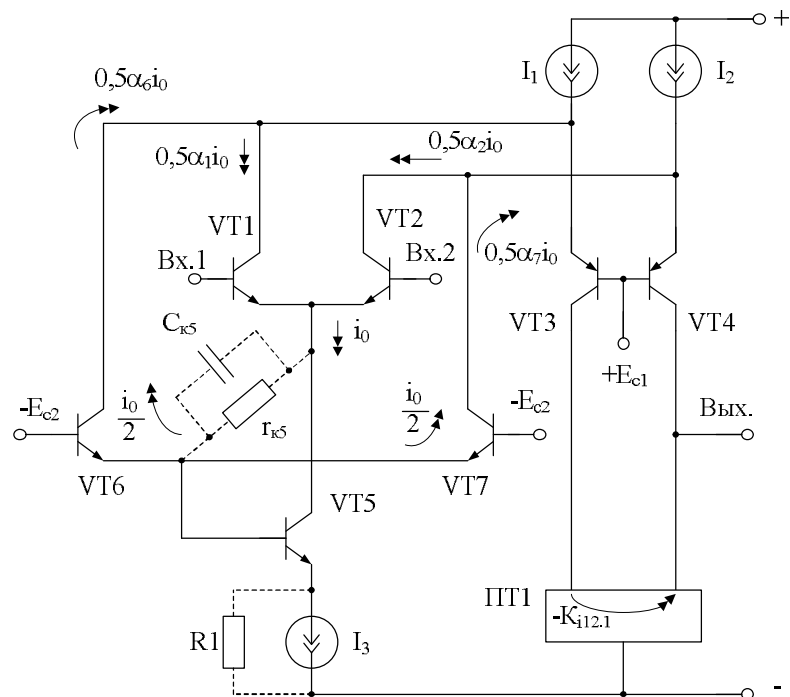


Рис. 9.26. Собственная компенсация  $r_{k5}$ - $C_{k5}$  в касковном ДУ

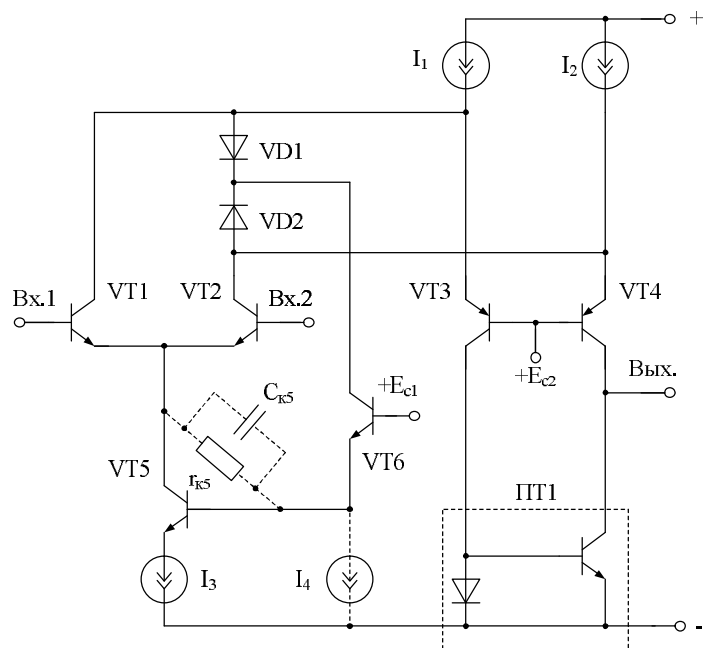


Рис. 9.27. Модификация схемы ОУ рис. 9.26

### 9.3.2. Дифференциальные усилители на «перегнутых» каскодах

Создание каналов собственной компенсации сопротивлений коллекторных переходов  $r_k$  транзисторов ИОТ в ДУ на основе перегнутых каскодов позволяет повысить их коэффициент ослабления синфазных сигналов. В общем случае для этой цели необходимо синтезировать специальную под схему активной нагрузки ПТ1 (рис. 9.28), имеющую два дополнительных входа 3 и 4, коэффициенты передачи по току от которых на выход ДУ близки к единице.

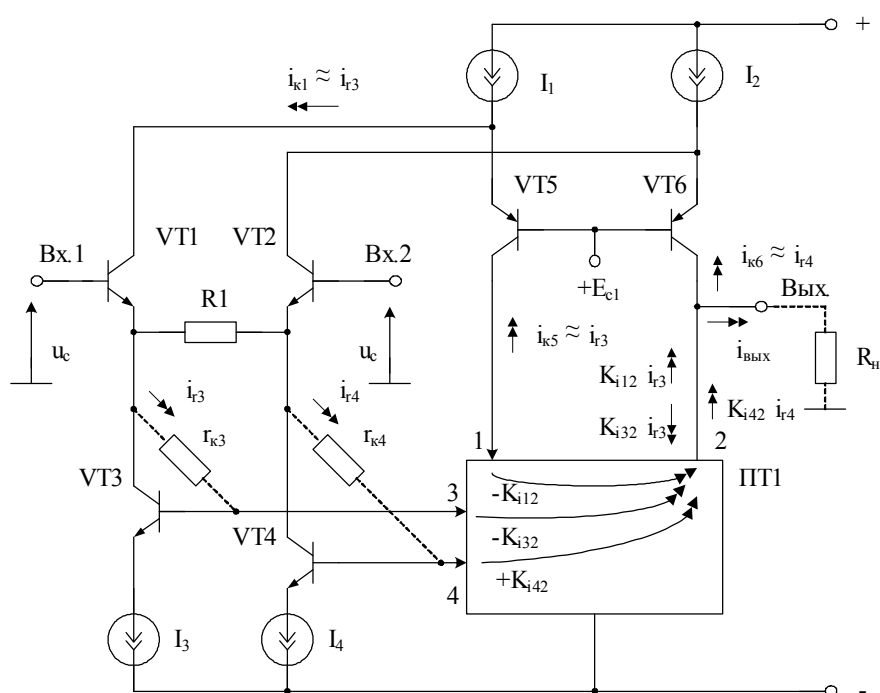


Рис. 9.28. Компенсация синфазных составляющих переменных токов  $i_{r3}$  и  $i_{r4}$  в ДУ на «перегнутых» каскодах

При  $\alpha_1 = \alpha_2 = \alpha_5 = \alpha_6 = 1$  входной синфазный сигнал  $u_c$  передаётся на выход ДУ и создаёт приращение тока в нагрузке

$$i_{\text{BbIX}} = u_{\text{c}} [(K_{i42} - 1)y_{\text{K}4} + (K_{i12} - K_{i32})y_{\text{K}3}].$$

Для получения  $i_{\text{вых}} = 0$  необходимо выполнить следующие условия

$$\begin{cases} K_{i42} = 1 \\ K_{i12} = K_{i32} \end{cases}.$$

Примеры построения практических схем, удовлетворяющих последним условиям, приведены на рис. 9.29–9.34.

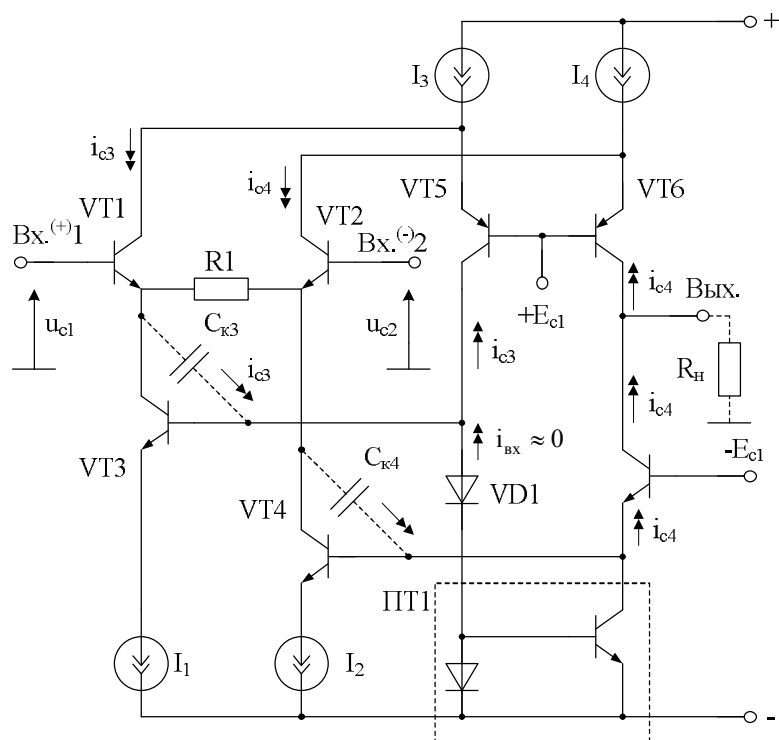


Рис. 9.29. Компенсация влияния  $C_{к3}$ ,  $C_{к4}$  на  $K_{ос.сф}$  в ДУ на основе «перегнутого» каскода

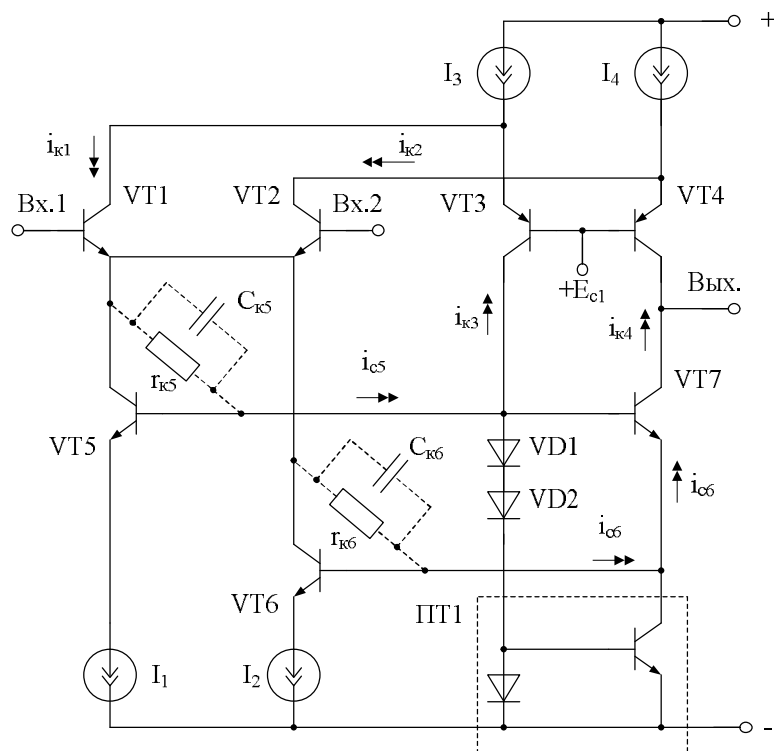


Рис. 9.30. Пример построения ДУ со специальной подсхемой активной нагрузки ПТ1 (рис. 9.28)

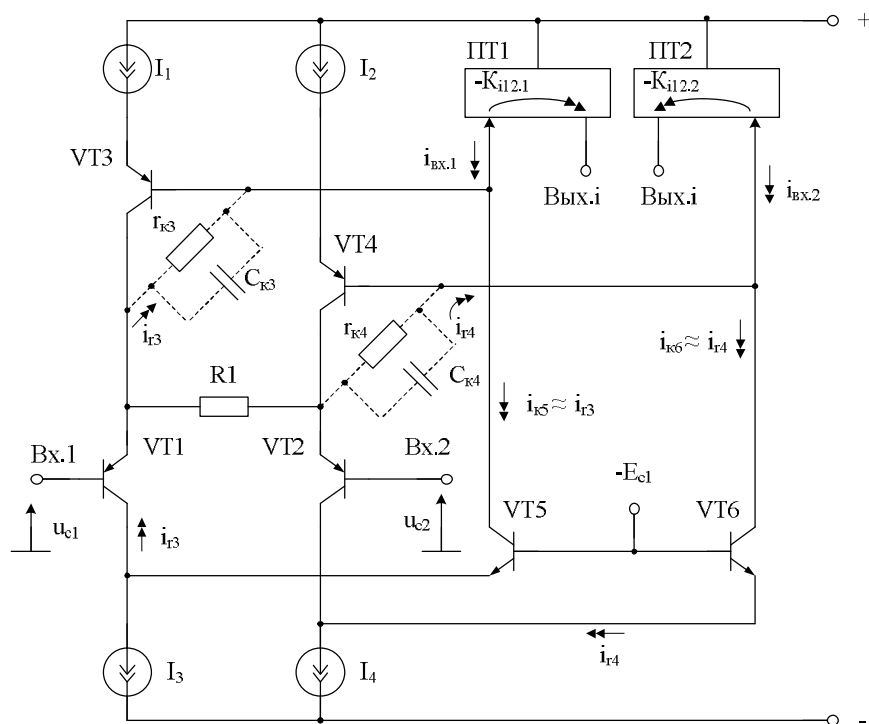


Рис. 9.31. Компенсация составляющей  $K_{ос.сф.}$ , обусловленной влиянием  $r_{к3}-r_{к4}$  в схеме каскодного ДУ

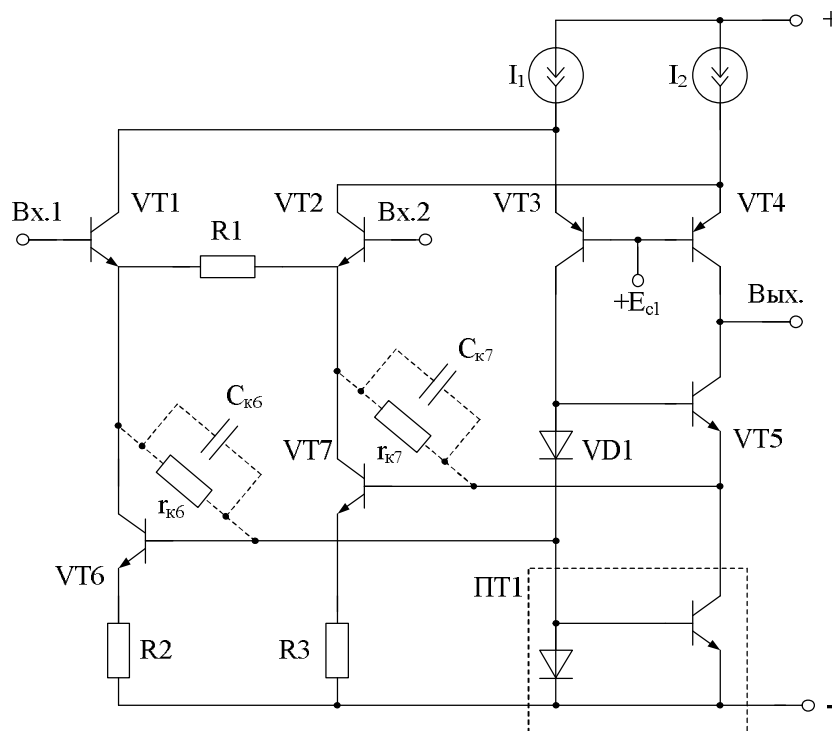


Рис. 9.32. Модификация схемы ДУ рис. 9.30



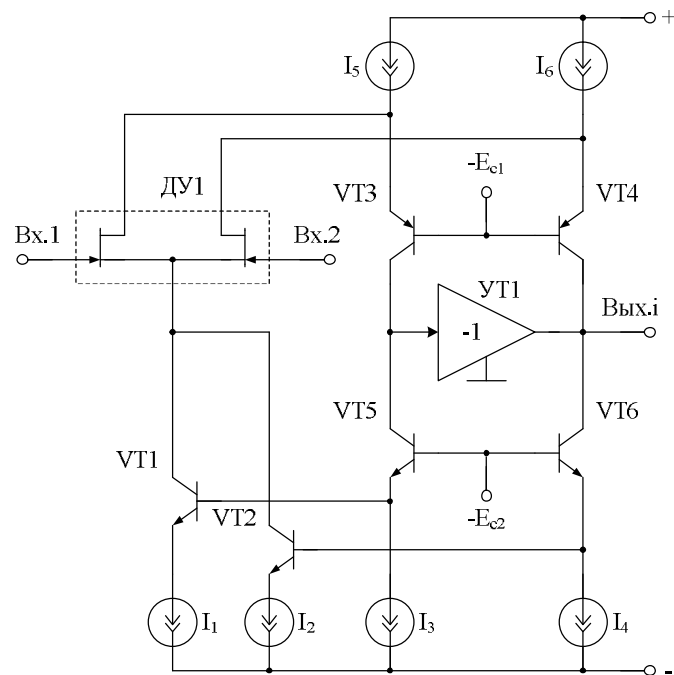


Рис. 9.33. Модификация схем ДУ рис. 9.30–9.32

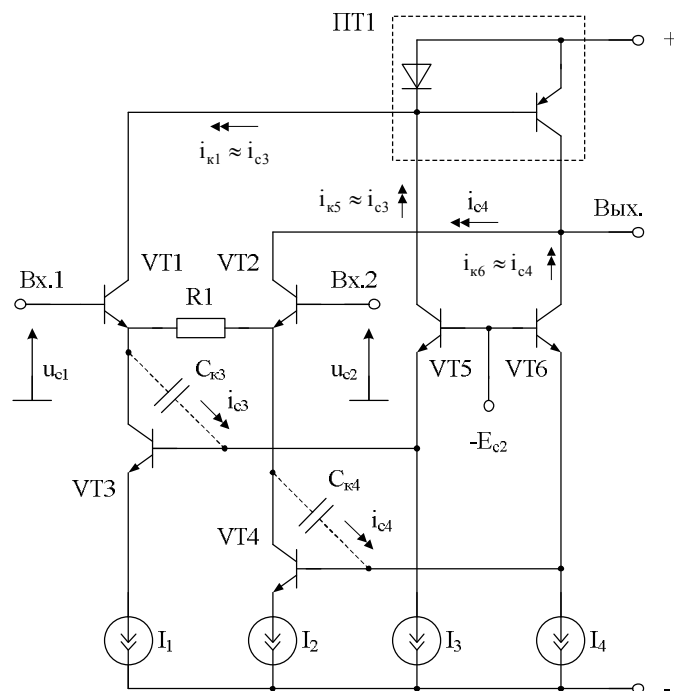


Рис. 9.34. Компенсация влияния на  $K_{ос.сф}$  ДУ паразитных ёмкостей  $C_{к3}$ ,  $C_{к4}$

### 9.3.3. Дифференциальные усилители на основе каскадов «ОК-ОБ-ОБ»

Условие подавления синфазной помехи, проникающего на выход ДУ (рис. 9.35) через  $r_{к3}$ - $C_{к3}$  транзистора VT3, можно предоставить в виде следующих ограничений на коэффициент передачи по току компенсирующего канала УТ1

$$K_{i1} \approx 0,5.$$

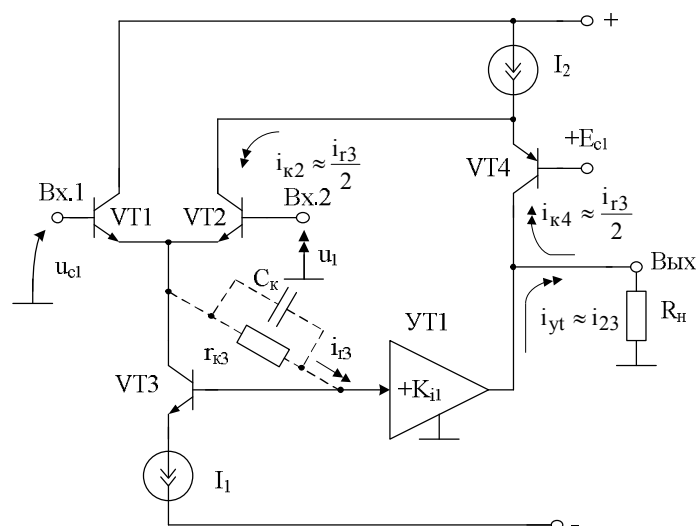


Рис. 9.35. Функциональная схема ДУ с компенсацией влияния  $r_{к3}$ - $C_{к3}$  на  $K_{ос.сф}$

Данному условию удовлетворяет, например, схема рис. 9.36.

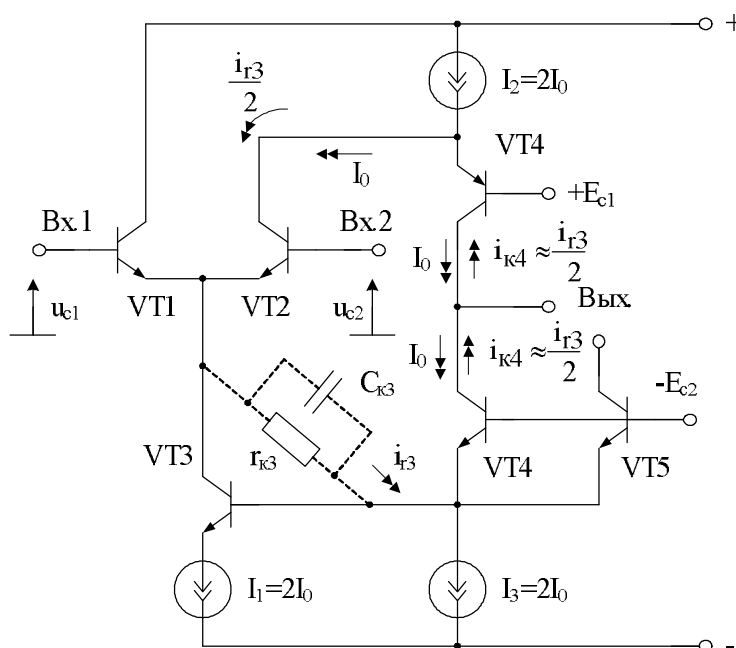


Рис. 9.36. Пример построения подсхемы УТ1 в ДУ рис. 9.35

### 9.3.4. Взаимная компенсация $r_k$ - $C_k$ в ДУ со следящим питанием

В схемах ДУ со следящим питанием (рис. 9.37) достаточно просто организовать взаимную компенсацию  $r_k$ - $C_k$  двух идентичных источников опорного тока на транзисторах VT5 и VT6.

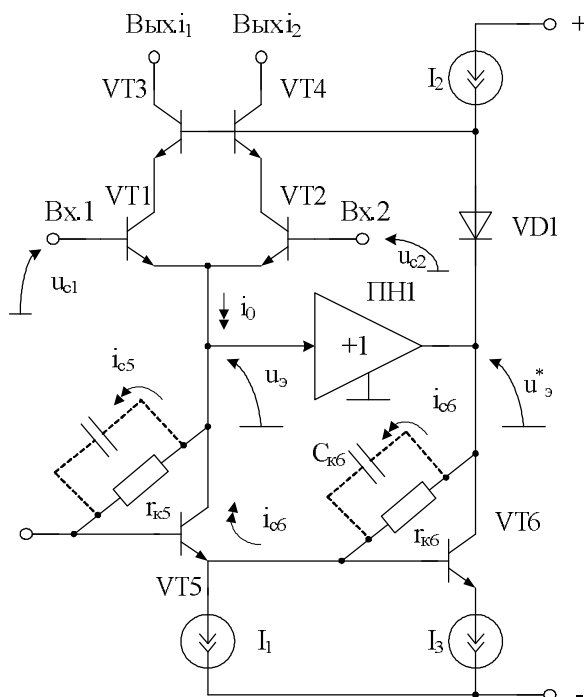


Рис. 9.37. Взаимная компенсация выходной проводимости транзисторов VT5-VT6 в ДУ со следящим питанием

Условия, которые необходимо выполнить для минимизации составляющих  $K_{oc.cф}$ , обусловленных влиянием  $r_{к5}$  и  $C_{к5}$ , можно представить в виде

$$\begin{cases} r_{к5} = r_{к6} \\ K_{y1} = 1 \\ C_{к5} = C_{к6} \\ R_{вх.1} = \infty \end{cases},$$

где  $K_{y1} \approx 0$ ,  $R_{вх.1}$  – коэффициент передачи по напряжению и входное сопротивление повторителя ПН1.

## Вопросы для самоконтроля

1. Назовите способы введения отрицательной обратной связи по синфазному сигналу в аналоговых микросхемах с дифференциальным входом.
2. Поясните работу на синфазном сигнале дифференциальных каскадов (ДК) на основе комплементарных усилителей тока.
3. Каким образом может быть скомпенсировано влияние на коэффициент ослабления входных синфазных сигналов ( $K_{ос.сф}$ ) сопротивления источников опорного тока  $R_0$  в комплементарных дифференциальных каскадах?
4. Поясните работу на синфазном сигнале дифференциальных каскадов на основе комплементарных «перегнутых» каскодов.
5. Почему напряжение Эрли входных транзисторов ДК влияет на его коэффициент ослабления входных синфазных сигналов?
6. Поясните работу входных каскадов быстродействующих ОУ с повышенным ослаблением синфазного сигнала
7. Каким образом может быть скомпенсировано влияние источников опорного тока на  $K_{ос.сф}$  ДК с архитектурой  $\mu A741$ ?
8. Поясните работу ДК с параллельными каналами компенсации импедансов токостабилизирующих двухполюсников.
9. Каким образом можно скомпенсировать влияние на  $K_{ос.сф}$  ёмкости коллекторного перехода транзисторов источника опорного тока дифференциальных каскадов?

## ЗАКЛЮЧЕНИЕ

Рассмотренные схемотехнические приёмы повышения  $K_{ос.сф}$  входных каскадов ОУ расширяют сложившиеся теоретические представления о методах повышения синфазной помехоустойчивости аналоговых микросхем с дифференциальным входом.

Схемотехника ДУ, базирующихся на архитектурных решениях главы 1, позволяет синтезировать дифференциальные операционные усилители с повышенным  $K_{ос.сф}$  при низковольтном питании.

## БИБЛИОГРАФИЧЕСКИЙ СПИСОК

### Основная литература

1. Ровдо, А.А. Схемотехника усилительных каскадов на биполярных транзисторах / А.А. Ровдо. – 2-е изд. – М. : Додэка-XXI, 2009. – 256 с. : ил. – (Схемотехника). – Библиогр.: с. 253–254. – ISBN 978-5-94120-234-8.
2. Титце, У. Полупроводниковая схемотехника : в 2 т. : пер. с нем. / У. Титце. – М. : Додэка-XXI, 2008. – Т. 1. – 828 с. : ил. – (Схемотехника). – Библиогр. в конце гл. – ISBN 978-5-94120-200-3.
3. Лехин, С.Н. Схемотехника ЭВМ : учеб. пособие для вузов / С.Н. Лехин. – СПб. : БХВ-Петербург, 2010. – 672 с. : ил. ; 23х16 см. – (Учебная литература для вузов). – Библиогр.: с. 651–653. – Рек. УМО по университетскому политехническому образованию. – ISBN 978-9775-0353-2.
4. Травин, Г.А. Основы схемотехники устройств радиосвязи, радиовещания и телевидения : учеб. пособие для вузов / Г.А. Травин. – М. : Высш. шк., 2007. – 606 с. : ил. ; 21 см. – Библиогр.: с. 600–602.
5. Крутчинский, С.Г. Структурный синтез в аналоговой микросхемотехнике : монография / С.Г. Крутчинский. – Шахты : ГОУ ВПО «ЮРГУЭС», 2010. – 260 с.
6. Агаханян, Т.М. Проектирование электронных устройств на интегральных операционных усилителях : учеб. пособие / Т.М. Агаханян. – М. : МИФИ, 2008. – 856 с.

### Дополнительная литература

7. Прокопенко, Н.Н. Ослабление синфазных сигналов в дифференциальных усилителях с двухтактными «перегнутыми» каскадами / Н.Н. Прокопенко, С.В. Крюков, Н.Н. Никуличев // Проблемы современной аналоговой микросхемотехники : тр. V Междунар. науч.-практич. семинара / под ред. Н.Н. Прокопенко. – Шахты : Изд-во ЮРГУЭС, 2006. – С. 86–89.
8. Прокопенко, Н.Н. Способ повышения синфазной помехоустойчивости дифференциальных усилителей с низковольтным питанием / Н.Н. Прокопенко, С.В. Крюков, А.В. Хорунжий // Радиолокация, навигация, связь : тр. XIII Междунар. науч.-технич. конф. – Воронеж, 2007. – Т. 2. – С. 1407–1415.

9. Каталог разработок Российско-Белорусского центра аналоговой микросхемотехники / редкол.: Н.Н. Прокопенко, С.Г. Крутччинский, Е.И. Старченко [и др.] ; под ред. Н.Н. Прокопенко. – Шахты : ГОУ ВПО «ЮРГУЭС», 2010. – 479 с.

### **Список электронных ресурсов**

10. Марченко, А.Л. Основы электроники : учеб. пособие для вузов / А.Л. Марченко. – М. : Пресс, 2008. – URL : <http://www.biblioclub.ru/book/47452/>

11. Щука, А. Электроника / А. Щука. – 2-е изд. – СПб. : БХВ-Петер-бург, 2008. – 752 с. – URL : <http://ibooks.ru/product.php?productid=22686> – Рек. УМО. – ISBN 978-5-9775-0160-6

12. Ослабление синфазного сигнала для дифференциального дуплексера (пат. № 2461123). – URL : <http://www.freepatent.ru/patents/2461123>

13. Защита от помех датчиков и соединительных проводов. – URL : <http://www.radiotex.narod.ru/noise.htm>

14. Ослабление синфазных помех для повышения целостности сигнала : информационный обзор // Медиагруппа «Электроника». – URL : [http://www.elcomdesign.ru/reviews/reviews\\_94.html](http://www.elcomdesign.ru/reviews/reviews_94.html)

15. Синфазный сигнал // Большая техническая энциклопедия. Технический словарь. – Т. VI. – URL : [http://www.ai08.org/index.php/term\\_/9da4ab975b545ba09f5c525f56aea9589c56535c59649e61a86b5b63929da260666b53976b5460a75aaba3a070a8a357aa67586c56a76462a25a585453.xhtml](http://www.ai08.org/index.php/term_/9da4ab975b545ba09f5c525f56aea9589c56535c59649e61a86b5b63929da260666b53976b5460a75aaba3a070a8a357aa67586c56a76462a25a585453.xhtml)

16. Джим Кэрки. Анализ схем на полностью дифференциальных усилителях = «Analysis of fully differential amplifiers» / Джим Кэрки ; пер. Дмитрия Иоффе. – URL : <http://www.dsioffe.narod.ru/articles/analiz.doc>

17. Прокопенко, Н.Н. Design and development of precision analog circuits of the new generation (Проектирование и разработка прецизионных аналоговых микросхем нового поколения) / Н.Н. Прокопенко // Материалы пленарного аналитического доклада междунар. семинара «Design of semiconductor components and electronic based

miniaturised systems: European and Russian R&D cooperation», Ульяновск, 19–20 мая 2011 г. – Ч. 1, 2. – URL : <http://shemotehnika.sssu.ru/index.php/conf/221-seminat-ul.html>

18. Крутчинский, С.Г. Входные каскады дифференциальных и мультидифференциальных операционных усилителей с высоким ослаблением синфазного напряжения / С.Г. Крутчинский, М.С. Цыбин, А.Е. Титов. – URL : <http://www.kosrad.ru/conf/MEC/data/papers/m10-121-99302.pdf>

19. Архитектура и схемотехника прецизионных дифференциальных усилителей с повышенным ослаблением синфазного сигнала / Н.Н. Прокопенко, А.С. Будяков, С.В. Крюков. – URL : <http://www.kosrad.ru/conf/MEC/data/year2006/43.pdf>

20. Hans Camenzind. Designing Analog Chips / Hans Camenzind. // Preliminary Edition Decemberber, 2004. – URL : [http://www.ax-09.ru/gruppa/materials/biblioteka/Shemotehnika/Camenzind\\_Analog%20design%20chips.pdf](http://www.ax-09.ru/gruppa/materials/biblioteka/Shemotehnika/Camenzind_Analog%20design%20chips.pdf)

*Учебное издание*

**Прокопенко Николай Николаевич**  
**Ковбасюк Николай Васильевич**  
**Крюков Сергей Владимирович**

**ОСНОВЫ ПРОЕКТИРОВАНИЯ  
ДИФФЕРЕНЦИАЛЬНЫХ УСИЛИТЕЛЕЙ  
ДЛЯ СИСТЕМ СВЯЗИ И ТЕЛЕКОММУНИКАЦИЙ**

**Учебное пособие**

Ответственный за выпуск Н.В. Ковбасюк

ИД № 06457 от 19.12.01 г. Издательство ЮРГУЭС.  
Подписано в печать 08.04.2013 г.  
Формат бумаги 60х90/16. Усл. печ. л. 11,25. Тираж 60 экз. Заказ № 123.

ПД № 10-65175 от 05.11.99 г.  
Типография Издательства ЮРГУЭС.  
346500, г. Шахты, Ростовская обл., ул. Шевченко, 147